

論理回路の Small-World 性および Scale-Free 性の考察

宮崎 敏明†

† 会津大学 コンピュータ理工学部 〒 965-8580 福島県会津若松市一箕町鶴賀

E-mail: †miyazaki@u-aizu.ac.jp

あらまし 自然界・人口物を問わずネットワーク構造の中に Small-World(SW) 性や Scale-Free(SF) 性が存在することが数多く報告されている。SW/SF ネットワークは、情報伝達が早く、ノードのランダム故障に対して頑健性があることが知られている。本稿では、論理回路を上記観点から検証した結果を報告する。検証に用いたベンチマーク回路の内、比較的大規模な回路に SW/SF 性が見られた。また、同一 RTL 記述から最適化の有無で論理合成した 2 つ回路を比較した結果、各回路内の論理ゲートの fanout 数の累積度数分布は、最適化の有無に関わらず SF 性があることが分かった。

キーワード スモールワールド、スケールフリー、論理最適化

Examinations of Small-World and Scale-Free characteristics in logic circuits

Toshiaki MIYAZAKI†

† School of Computer Science and Engineering, The University of Aizu

Tsuruga, Ikki-machi, Aizu-Wakamatsu, 965-8580 Japan

E-mail: †miyazaki@u-aizu.ac.jp

Abstract Recently, it has been reported that many networks existing in both natural and artificial things have the Small-World (SF) and/or Scale-Free (SF) characteristics. In general, the SW/SF networks can propagate information quickly from one to another, and have some robustness for random accidents or attacks. In this paper, we describe the results examining benchmark circuits from the SW/SF point of view. Relatively large circuits have the SW/SF characteristics. In addition, we compare two circuits synthesized from the same RTL description: one is generated with optimization option while the other one is done without the optimization. The distributions of the number of fanouts in both circuits follow the power-law, and both of them have the SF characteristics.

Key words small-world, scale-free, logic optimization

1. はじめに

近年、自然界・人口物を問わずネットワーク構造の中に Small-World(SW) や Scale-Free (SF) と呼ばれる性質が数多く発見され、注目されている [1]。SW とは、ネットワークを構成するノード数に比べ、任意のノード間の距離が短いという特徴を持っている。Watts らは、本性質を、定量的に評価する方法を提案した [2]。彼らの提案によれば、SW は、ノードがクラスターを形成しているにも関わらず、2 つのノード間の距離が短い性質を有している。

一方、Scale-Free(SF) ネットワークでは、ノードの度数分布がべき乗則 $P(k) \sim k^{-\gamma}$ となる [3]。ここで、 k はノード次数、 γ は定数。これは、ハブ (hub) と呼ばれる極端に大きな次数を持

つノードが存在することを意味し、格子 (lattice) やランダムグラフなど、従来扱われてきたノード度数分布がポアソン分布に従うグラフ構造とは明らかに異なる。SF 構造は、Internet や web のリンク関係、企業間取引、生物の食物連鎖など、我々の身近なネットワークに見ることができる。Hub の存在は、2 つのノード間の最短経路長を短くする効果を生む。よって、本性質は、上記 SW 性と深く関連する。

R. F. i Cancho 等は、論理回路のネットワーク構造にも SW/SF 性が存在するものがあることを示した [4]。しかし、論理最適化の効果が SW/SF 性に及ぼす影響など個々の論理回路の性質には、言及していない。また、SW 性にヒントを得て、従来の FPGA に斜め配線リソースを付加し、配線長の短縮化を狙った研究もなされている [5]。

$$C = (3/6 + 1/1 + 2/3 + 2/3 + 1/1)/5 = 0.7667$$

$$L = 1.3$$

$$D = 2$$

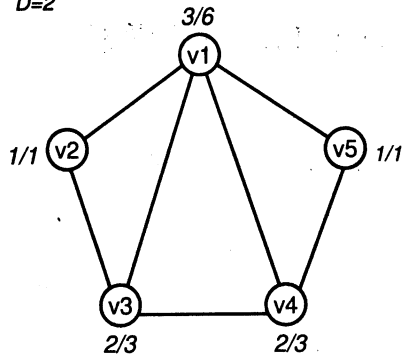


図1 Small-World パラメータの計算例

論理回路に SW/SF 性がどの程度存在するか詳細に吟味することは、論理回路の設計や最適化の新たな指標として SW/SF 性が使用できるか否かを判断する意味で重要と考える。

本稿では、ベンチマーク回路を使用して、SW/SF 性がどの程度存在するか検証する。次に、論理最適化が SW/SF 性に及ぼす影響を考察する。2章では、論理回路の SW/SF 性に関して検証するために用いたパラメータに関して述べる。3章では、ISCAS ベンチマーク回路に対して、2章で述べた計算を施した結果を述べる。4章では、論理最適化の効果を見るために、最適化の有無で同一RTL記述から論理合成した2つの回路の比較を行う。5章では、考察とまとめを行う。

2. ネットワークとしての論理回路

論理回路は、論理ゲートをノードとしたネットワーク構造を持つ。

2.1 Small-World 性

Watts らは下記2つのパラメータ L, C を定義し、その値により、SW 性の有無を数値的に判定できるようにした [2]。

- L (characteristic path length): 全ての2ノード間の最短経路のエッジ数 (shortest path) の平均。

- C (clustering coefficient): あるノード V に隣接するノードを k_v とすると、 k_v 間には、 $k_v C_2 = k_v(k_v - 1)/2$ のエッジが存在し得る。ここで、実際に存在するエッジの数を $k_v C_2$ で除した値を C_v とし、全てのノード V に対して C_v を求め、それを平均したもの。

図1に例を示す。図中 L, C は、図示したグラフに対して上記に従って計算した値である。また、 D は、最長パスであり、グラフの直径と呼ばれることもある。一般に、ノード数およびエッジ数が一定のグラフに於いて、 C が大きいグラフは、近傍同士のエッジが多いため L は大きくなり、 C が小さいランダムグラフでは L は小さくなる。しかし、その中間領域で、 L が小さいにも関わらず C の大きなグラフ構造が存在する。それが SW である。すなわち、同一のノード数とエッジ数を持つランダムグラフに比べ、SW ネットワークは、 $L \approx L_r$ かつ $C \gg C_r$ になる。ここで、 L_r, C_r はランダムグラフの L および C 。

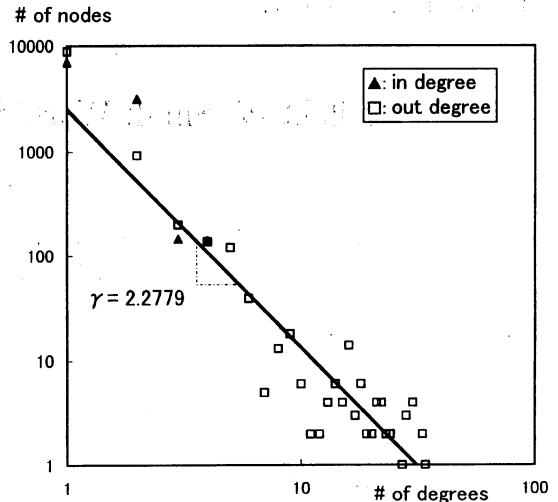


図2 回路 s15850 のノード度数分布

2.2 Scale-Free 性

Scale-Free (SF) 性を持つネットワークのノード度数の累積頻度分布は、べき乗分布 $P(k) \sim k^{-\gamma}$ となる [3]。ここで、 k は次数、 γ は定数。これは、ハブ (hub) と呼ばれる極端に大きな次数を持つノードが存在することを意味し、2つのノード間の最短経路長を短くする効果を生む。よって、本性質は、SW 性と深く関連する。

3. 検証

幾つかの ISCAS89 ベンチマーク回路に対して 2.1 章での述べた L と C を計算した。結果を、対応するランダムグラフの L と C と共に、表 1 に示す。ここで用いた回路は全て高々4入力1出力の論理ゲートまたは FF から構成されている。回路は全て無向グラフとして、 L と C の計算を行った。表中、#nodes および #edges は、各回路のノード数およびエッジ数をしている。ノード数は、I/O ピンも含んでいる。 $C = 0$ の回路は、 C の定義からわかるように短い再収斂やフィードバックループのない回路である。表から、比較的大きなノード数を持つ回路の幾つかは、SW の性質を満たしていることが分かる。SW 性が顕著であった回路 s15850 のノードの入力および出力度数分布を図 2 に示す。図中の直線は、出力度数分布に対するべき乗分布の近似線 ($\gamma = 2.2779$) である。図からわかるように良く近似できている。これは、fanout 数の多いゲートが少なからず点在することを意味している。

4. 論理最適化の効果

論理最適化は、時間制約や fanout 制約などの条件により、回路機能を変更せずに、回路要素 (論理ゲート、FF など) とその接続関係を変更する作業である。与える条件によっては、ノード数が増加することもあるが、一般には冗長な論理を排除することからノード数は減少し、またノードの度数平均は増加する。それらが、本稿で話題にしている SW/SF 性に、どのような影

表 1 Small-World パラメータの計算結果

Name	Circuits				Random Graph		Ratio	
	#nodes	#edges	L	C	Lr	Cr	L/Lr	C/Cr
s444	214	382	5.3615	0.0713	4.3333	0.0112	1.24	6.37
s510	262	456	4.7439	0.0019	4.5027	0.0247	1.05	0.08
s526	226	475	5.0563	0.0102	3.9099	0.0223	1.29	0.45
s641	492	617	10.1862	0.0000	6.7629	0.0055	1.51	0.00
s713	505	668	9.6348	0.0218	6.1320	0.0008	1.57	28.70
s820	349	799	3.7163	0.0000	4.0174	0.0120	0.93	0.00
s832	347	811	3.6507	0.0000	3.9806	0.0158	0.92	0.00
s953	479	811	5.6218	0.0007	5.0049	0.0126	1.12	0.05
s1196	589	1055	5.2422	0.0000	5.1159	0.0130	1.02	0.00
s1238	568	1087	4.8727	0.0000	4.8320	0.0046	1.01	0.00
s1423	770	1260	6.9791	0.0145	5.6604	0.0053	1.23	2.73
s1488	694	1420	4.2391	0.0000	4.8110	0.0053	0.88	0.00
s1494	688	1426	4.1988	0.0000	4.7739	0.0067	0.88	0.00
s5378	3077	4475	12.0795	0.0019	7.4354	0.0009	1.62	2.01
s9234	5885	8240	19.4690	0.0225	8.3358	0.0003	2.34	66.37
s13207	8803	11986	21.1825	0.0300	8.9686	0.0004	2.36	72.00
s15850	10484	14343	17.6889	0.0256	9.1028	0.0001	1.94	433.95
s38417	23977	33798	20.7237	0.0156	9.6028	0.0001	2.16	111.74
s38584	21007	34498	13.5259	0.0114	8.4080	0.0002	1.61	65.49

表 3 最適化の有無による Small-World パラメータの変化

name	Standard						Optimized					
	#nodes	#edges	D	< k >	L/Lr	C/Cr	#nodes	#edges	D	< k >	L/Lr	C/Cr
b02	29	50	6	3.45	0.96	0.47	28	49	6	3.50	0.99	2.19
b01	51	89	9	3.49	1.03	0.12	51	89	9	3.49	1.02	0.32
b06	58	100	9	3.45	1.05	0.32	57	99	9	3.47	1.03	0.63
b03	164	292	9	3.56	1.10	7.56	157	285	9	3.63	1.08	3.31
b09	171	307	9	3.59	1.09	4.65	161	295	8	3.66	1.10	12.28
b08	192	340	9	3.54	1.11	9.72	180	321	9	3.57	1.09	3.67
b10	217	387	10	3.57	1.14	6.36	191	359	10	3.76	1.12	3.98
b13	372	631	23	3.39	2.12	8.05	327	570	22	3.49	2.10	15.06
b07	442	807	11	3.65	1.13	13.45	428	814	10	3.80	1.12	9.98
b04	748	1352	12	3.61	1.13	12.97	639	1176	11	3.68	1.10	21.37
b11	777	1422	11	3.66	1.14	5.30	555	1116	10	4.02	1.10	7.35
b05	989	1942	16	3.93	1.49	3.85	563	1107	12	3.93	1.28	5.13
b12	1081	2099	17	3.88	1.31	22.16	1011	2013	17	3.98	1.32	54.18
b15	8958	17799	14	3.97	1.14	39.95	7613	16341	15	4.29	1.17	93.39
b14	10130	19248	14	3.80	0.99	20.10	5710	12126	13	4.25	1.08	36.07
b20	20258	38757	20	3.83	1.29	53.05	12533	27001	16	4.31	1.26	97.11
b21	20603	39537	20	3.84	1.29	78.21	12710	27208	17	4.28	1.28	133.98
b22	29983	57550	22	3.84	1.39	89.72	18118	38676	18	4.27	1.33	51.17
b17	32363	63334	23	3.91	1.63	319.50	24342	53073	25	4.36	1.72	243.53

響を与えるかを検証する。本検証には、ITC99 ベンチマーク回路を用いた [6]。各回路の機能概要を表 2 に示す。具体的に用いたデータは、VHDL で記述された RTL 記述を Synopsys 社 Design compiler で、最適化を施さない場合 (standard) と施した場合 (optimized option) で論理合成したテクノロジー非依存のネットリストである。結果を表 3 に示す。表中、L/Lr 欄および C/Cr 欄に示した値は、各回路に対する 2.1 章で述べた L および C と、対応するランダムグラフの L および C との比を、それぞれ示している。D 欄は、グラフの直径、すなわち、2 つのノードの最も遠い 2 つのノードの距離を示している。また、< k > 欄は、ノード次数の平均である。最適化した回路の方が、最適化していない回路に比べ、ノードの数が減少し、< k > の値は増えているものが多い。また、C/Cr の値は最適化した回路の方が最適化しなかった回路に比べ大きいものが多く、クラスタ化していることが分かる。これは、最適化していない回路に比べ、相対的に D が小さくなっていることから確認できる。図 3 は、回路 b15 の最適化有無の 2 つの場合について、それぞれノードの入力および出力次数分布を示している。fanin(図中、in) および fanout(図中、out) の分布は、最適化の有無による違いは見られない。一方、fanin, fanout を合計

表 2 ITC99 ベンチマーク回路機能概要

NAME	ORIGINAL FUNCTIONALITY
b01	FSM that compares serial flows
b02	FSM that recognizes BCD numbers
b03	Resource arbiter
b04	Compute min and max
b05	Elaborate the contents of a memory
b06	Interrupt handler
b07	Count points on a straight line
b08	Find inclusions in sequences of numbers
b09	Serial to serial converter
b10	Voting system
b11	Scramble string with variable cipher
b12	1-player game (guess a sequence)
b13	Interface to meteo sensors
b14	Viper processor (subset)
b15	80386 processor (subset)
b17	Three copies of b15
b20	A copy of b14 and a modified version of b14
b21	Two copies of b14
b22	A copy of b14 and two modified versions of b14

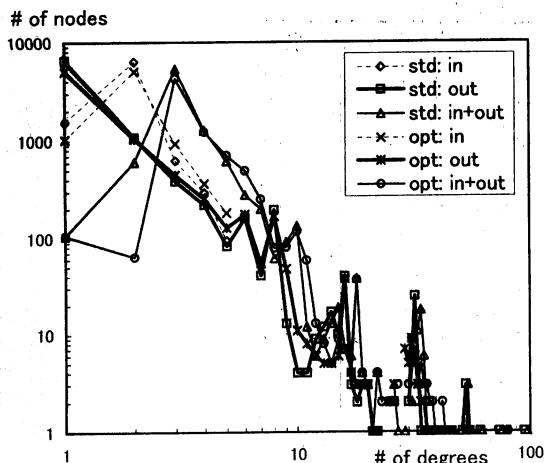


図3 回路 b15 の度数分布

したトータルな度数分布 (図中, in+out) では, 最適化された回路では, 次数2のノード数の著しい減少が見られる。次数2のノードとは, fanout 数が1であるインバータやFFである。特にインバータは, 最適化により, その数が本回路の場合, 1000個から482個に減少している。上述したように fanin, fanout の分布は大きな変化がないことから, インバータのような小論理ゲートは, 最適化によって, 他の論理に組み込まれたと推察される。また, $\langle k \rangle$ の値が, 表3に示したように, 3.97から4.29へ増加している。これは, 図上, 分布全体が右に若干シフトしていることから読み取れる。

図4は, 表3に示した全回路の度数分布を示している。分布の様子は, 図3と類似している。特に, fanout 次数の分布が最適化の有無によらず, べき分布していることが分かる。近似曲線の分布係数 γ の値は, それぞれは, $\gamma = 1.7418$ (最適化なし), $\gamma = 2.1254$ (最適化あり) であった。最適化を施した回路では, 最適化を施さない回路に比べ, fanout 数が30以上のノードの数が減少し, 10前後のノードの数が増加している。これは, γ の値の変化に呼応している。

Amaral 等は, SW 性を下記の3つのタイプに分類している[7]。

- Scale-Free ネットワーク。いわゆるべき分布に従うネットワーク。
- Broad-Scale ネットワーク。べき分布に従うが, 先端にカットオフが存在する。すなわち, 分布 $P(k) \sim k^{-\gamma}$ において, 極端に大きな k が存在しない。
- Single-Scale ネットワーク。ノード次数が急激に減少する。大きな k に対しては, $P(k) \sim k^{-\gamma}$ が成立するが, 極端に大きな k が存在しない。 $\langle k \rangle$ を中心とするポアソン分布に近いものなど。

文献[7]によれば, WWW, インターネット, 論文参照関係ネットワーク, 食物連鎖などは, Scale-Free であり, 共演関係ネットワークは Broad-Scale である。また, 航空路線や送電網など, ノードにリンクを張るコストやノード当りのリンク数に制限があるネットワークでは Single-Scale になる。

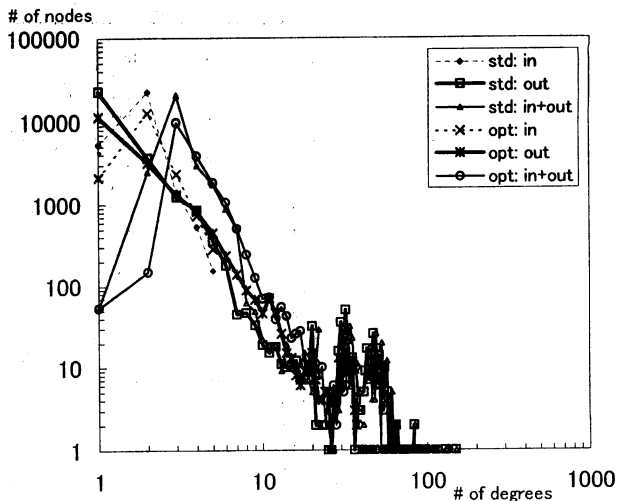


図4 表3に示した全回路の度数分布

本分類によれば, 制約を多く与えて論理合成した回路は, Single-Scale ネットワークに近づく と推測されるが, より詳細な検証が必要である。

5. おわりに

一般に, SW/SF-NW はランダム故障に対して頑健性がある。本性質を積極的に応用すれば, ソフトエラーを考慮しなければならない宇宙用途のLSI設計に有効である。また, ハブ化した論理ゲートの fanout 数の増大は, 回路の高速化, 低消費電力化の妨げになる場合がある。回路最適化のパラメータとして前述した SW/SF の特徴量を利用し, SW/SF 化を避ける最適化も考えられる。今後, 上記両面から, SW/SF 性を応用した論理回路の最適化手法を検討して行く。

謝 辞

Small-World パラメータの計算は, NTT 未来ねっと研究所 福田健介氏が作成し, 筆者が改変したプログラムを用いて行った。ここに記して感謝いたします。

文 献

- [1] S. N. Dorogovtsev, and J. F. F. Mendes, "Evolution of Networks— From Biological Nets to the Internet and WWW," Oxford Univ. Press, 2003.
- [2] D. J. Watts and S. H. Strogatz, "Collective dynamics of 'small world' networks", Nature, vol. 393, pp. 440-442, June 1998.
- [3] A.-L. Barabási, "Linked - the new science of networks," Perseus publishing, 2002.
- [4] R. F. i Cancho, C. Janssen, and R.V. Sole, "Topology of technology graphs: Small world patterns in electronic circuits," Physcal Rreview E, Vol. 64, 046119, Sept. 2001.
- [5] 月足, 飯田, 末吉, "Small-World Network 化配線構造の遅延削減効果についての評価," 信学技法 RECONF2005-12, May 2005.
- [6] <http://www.cad.polito.it/tools/itc99.html> "CAD Group: ITC'99 Benchmarks (2nd release)"
- [7] L. A. N. Amaral, A. Scala, M. Barthélémy, and H. E. Stanley, "Classes of small-world networks." Proceedings of the National Academy of Sciences, Vol. 97, No. 21, 2000.