

## 1V 電源動作・低フリッカノイズ CMOS フィルタ

山越陽夫† 山崎博†† 谷口研二†

† 大阪大学大学院工学研究科 〒565-0871 大阪府吹田市山田丘 2-1

†† (株)富士通研究所 〒211-8588 神奈川県川崎市中原区上小田中 4-1-1

E-mail: †{yamakosi,taniguti}@si.eei.eng.osaka-u.ac.jp, ††yamazaki.hiroshi@jp.fujitsu.com

あらまし Noninvasive フィルタとバイカッドを組み合わせたトポロジーによって 5 次逆チェビシェフローパスフィルタの急峻なカットオフ特性を持ち、かつフリッカノイズが小さい  $G_m - C$  フィルタを設計した。フィルタにソースフォロア回路を用いることで線形性の向上・低消費電力化を図り、90nm CMOS プロセスによるシミュレーションで、1V 電源動作で 72.3dB の 1% THD ダイナミックレンジと 2.25mW の消費電力を確認した。

キーワード CMOS,  $G_m - C$  フィルタ, 低電源電圧, フリッカノイズ, ソースフォロア

## A 1V Low Flicker Noise CMOS Filter

Haruo YAMAKOSHI†, Hiroshi YAMAZAKI††, and Kenji TANIGUCHI†

† Graduate School of Engineering Osaka University 2-1, Yamadaoka, Suita-shi, Osaka, 565-0871 Japan

†† Fujitsu Laboratories LTD. 4-1-1, Kamikodanaka, Nakahara-ku, Kawasaki-shi, Kanagawa, 211-8588 Japan

E-mail: †{yamakosi,taniguti}@si.eei.eng.osaka-u.ac.jp, ††yamazaki.hiroshi@jp.fujitsu.com

**Abstract** We designed filter composed of noninvasive filter and biquad which operates as a fifth-order inverse Chebyshev low-pass filter with low flicker noise. The  $G_m - C$  filter implements source follower circuits to reduce power consumption and to improve linearity. SPICE simulations of the filter using 90nm CMOS process with 1V power supply show dynamic range of 72.3dB and a power consumption of 2.25mW.

**Key words** CMOS,  $G_m - C$  filter, low supply voltage, flicker noise, source follower

### 1. はじめに

デジタル回路部を混載した最先端の CMOS-RF 集積回路では、1V 程度の電源電圧で動作するアナログフロントエンド回路の開発が必須となりつつある。無線通信機器の受信器は受信信号を BPF で取り出し、LNA で増幅する。その後ミキサを用いて低周波領域にダウンコンバートされる。さらに高周波領域の不要信号を LPF で除去して AD コンバータでデジタル化されたのち、DSP(Digital Signal Processor) で信号処理される。この内、LPF では MOSFET のフリッカノイズの影響を軽減することが非常に重要である。従来では 2 次の特徴を持つバイカッドを複数接続して高次のフィルタを実現しているが、次数が高くなると出力に伝達されるノイズも大きくなる。

本報告では、急峻なカットオフ特性を持ち、かつフリッカノイズが小さい 1V 電源動作フィルタを提案する。1V という低電源での動作のため、回路全体をトランジスタ 2 段積みで実現した。

### 2. フィルタ回路

ベースバンドの信号処理にはスイッチトキャパシタフィルタのような離散時間フィルタが従来広く使われてきたが、低電源電圧の条件下ではスイッチトキャパシタフィルタの重要な部分であるアナログスイッチの実現が非常に難しい。1V 程度の低電源電圧ではアナログスイッチを必要としない連続時間フィルタ、特に  $G_m - C$  フィルタが有効である。本研究では低電圧動作を意識して  $G_m - C$  構成のフィルタを取り上げた。

#### 2.1 フィルタトポロジー

今回設計したフィルタトポロジーを図 1 に示す。1 段目を noninvasive フィルタ、2 段目をバイカッドとしている。

フィルタの伝達関数  $H(s)$  は

$$H(s) = K \times \frac{1 + b_1 s^2}{1 + a_1 s + a_2 s^2 + a_3 s^3} \times \frac{1 + b_2 s^2}{1 + a_4 s + a_5 s^2} \quad (1)$$

$$K = G_{m0} R_P \times \frac{G_{m4}}{G_{m7}} \quad (2)$$

であり ( $a_1 \sim a_5, b_{1,2}$  に関しては付録を参照)、5 次逆チェビシェ

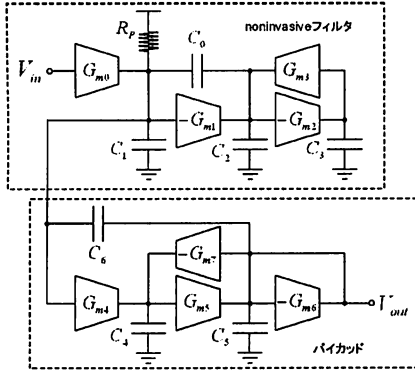


図1 フィルタトポロジー

フローパスフィルタの伝達特性を持つ。このトポロジーの最大のメリットは従来のバイカッドのみによるトポロジーに比べて低周波ノイズが小さくなることである。Cの容量を持つキャパシタのインピーダンスは $\frac{1}{sC}$ と表され、キャパシタは低周波領域では高インピーダンス素子、高周波領域では低インピーダンス素子としてふるまう。本報告でとりあげる noninvasive フィルタでは、フィードバックループの $C_0$ は低周波領域で高インピーダンスとなるため、 $G_{m1}, G_{m2}, G_{m3}$ の低周波ノイズが出力へ伝達しない。

また、1Vという低電源電圧での動作を保証するため、フィルタを構成するOTAをトランジスタ2段階目の擬似差動構成とした。

## 2.2 ソースフォロア回路の利用

一般的な $G_m - C$ フィルタでは、抵抗はOTAを用いた等価抵抗で代用される。しかし、noninvasiveフィルタの $R_P$ にOTAを使用すると、低周波ノイズはOTA単体のノイズの2倍となる。本フィルタではソースフォロア回路を用いてOTA構成とした。ソースフォロア回路は増幅器が低インピーダンス負荷を駆動する場合のバッファとしてよく用いられる。これまでのフィルタ回路ではソースフォロア回路はあまり使用されていなかったが、1V程度の電源電圧動作で低ノイズ化のためにはソースフォロア回路の使用は非常に有効である。ソースフォロア回路は、低ノイズ化に加え、線形性の向上・低消費電力化にも効果がある。また、レベルシフト回路であるソースフォロアはコモンモードフィードバック回路が不要である。

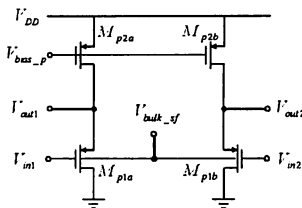


図2 擬似差動 PMOS ソースフォロア回路構成の OTA

図2が $G_{m0} \cdot R_P$ 部に用いる擬似差動 PMOS ソースフォロア回路構成のOTAである。 $G_{m0} \cdot R_P$ 部をこのOTA1つで実現することができる。このOTAの微小信号出力抵抗 $R_{out0}$ は

$$R_{out0} = \frac{1}{g_{mp1}} // \frac{1}{g_{mbp1}} // r_{o1} // r_{o2} \quad (3)$$

$$\simeq \frac{1}{g_{mp1} + g_{mbp1}} \quad (4)$$

となる。ここで、 $g_{mp1}, g_{mbp1}, r_{o1}, r_{o2}$ はそれぞれ $M_{p1a,b}$ のトランスコンダクタンス、基板トランスコンダクタンス、出力抵抗、 $M_{p2a,b}$ の出力抵抗である。従って、図2の回路の入力から出力へのゲイン $A_0$ は

$$A_0 = g_{mp1} R_{out0} \quad (5)$$

$$= \frac{g_{mp1}}{g_{mp1} + g_{mbp1}} \quad (6)$$

となる。これより、 $G_{m0}$ と $g_{mp1}, R_P$ と $\frac{1}{g_{mp1} + g_{mbp1}}$ が等価であることがわかる。ソースフォロア回路を用いると従来技術ではOTA2つで実現していたものをソースフォロア回路1つに置き換えることができる。PMOS ソースフォロア回路構成のOTAは $M_{p1a,b}$ の基板電位によって出力CMの電位を変え、バイアス電流によって $G_m$ 値をチューニングしている。

バイカッドにおいてもソースフォロア回路を利用した。図3がその回路構成である。PMOS ソースフォロア回路の場合と同様に考えると、図3の回路の微小信号出力抵抗 $R_{out1}$ は

$$R_{out1} \simeq \frac{1}{g_{mn1} + g_{mbn1}} \quad (7)$$

となり、入力から出力へのゲイン $A_1$ は

$$A_1 = g_{mn1} R_{out1} \quad (8)$$

$$= \frac{g_{mn1}}{g_{mn1} + g_{mbn1}} \quad (9)$$

となる。図1において、 $G_{m6}$ は $\frac{1}{G_{m6}}$ の値を持つ等価抵抗として用いられているため、 $G_{m5}, G_{m6}$ をソースフォロアで置き換えることができる。NMOS ソースフォロア回路構成のOTAもバイアス電流によって $G_m$ 値をチューニングしている。

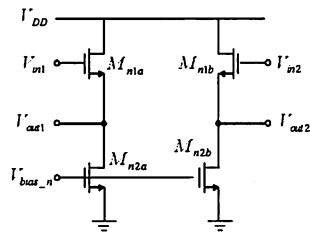


図3 擬似差動 NMOS ソースフォロア回路構成の OTA

図2, 3の回路を考慮したフィルタトポロジーを図4に示す。

## 2.3 OTA 回路

図5が $G_{m1}, G_{m2}, G_{m3}, G_{m4}, G_{m7}$ に用いた擬似差動OTAの回路構成である。OTAはNMOS, PMOSそれぞれ2つずつで構成されている。全てのトランジスタは飽和領域で動作し、

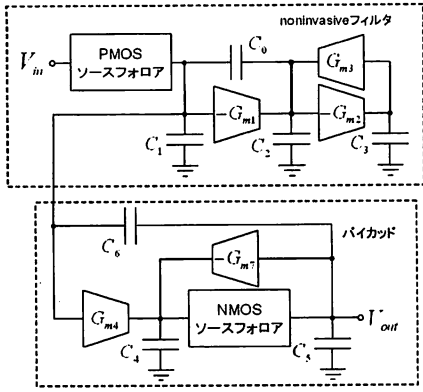


図4 ソースフォロアに置き換えたフィルタトポロジー

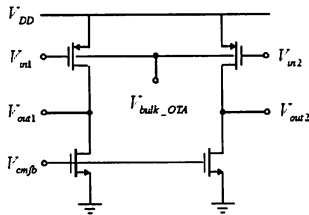


図5 擬似差動 OTA 回路

OTA のトランスコンダクタンス  $G_m$  は基板効果を考慮して

$$G_m = \frac{\partial I}{\partial V_{GS}} = \mu_p C_{ox} \frac{W}{L} (V_{GS} - V_{TH}) \quad (10)$$

$$V_{TH} = V_{TH0} + \gamma \left( \sqrt{|2\Phi_F + V_{SB}|} - \sqrt{|2\Phi_F|} \right) \quad (11)$$

となる。これより、OTA の  $G_m$  は一定のトランジスタサイズの下で入力 CM 電位と基板電位によって決まることがわかる。完全差動 OTA であればテール電流源によって  $G_m$  も決まるため、ある程度 CM 電位が違ってても所望の  $G_m$  にすることができる。一方、擬似差動 OTA では入力トランジスタのゲート・ソース間電圧が変化するとトランジスタに流れる電流が変化し、 $G_m$  も大きく変化する。従って、入力 CM 電位の設定が非常に重要となる。

ここで、 $G_{m5} \cdot G_{m6}$  を NMOS 擬似差動ソースフォロア回路で代用したため、 $G_{m1}, G_{m2}, G_{m3}, G_{m4}, G_{m7}$  の内、 $G_{m7}$  の入力 PMOS のゲート・ソース間電圧がその他の OTA より高くなる。 $G_{m7}$  を構成するトランジスタが線形領域で動作しないように  $G_{m7}$  の入力 PMOS はしきい値の大きなものを使用した。

#### 2.4 バイアス回路

前述のように、NMOS, PMOS の 2 段積み OTA では各ノードの CM 電位の設定が重要となる。OTA の出力 CM 電位は CMFB によって制御可能であるが、ソースフォロア回路に対しては入出力間の電位差を制御する回路が必要となる。PMOS を用いた  $G_{m0} \cdot R_P$  部のソースフォロア回路は入力トランジスタの基板電位のバイアス回路で出力 CM 電位を制御する。図 6 がそのバイアス回路である。PMOS ソースフォロア回路のダミー

の出力と参照電圧を比較し、これらが等しくなるようにソース接地増幅器を用いて PMOS の基板電位を設定する。この基板電位を PMOS ソースフォロア回路の入力 PMOS の基板に与えると  $G_{m1}, G_{m4}$  の入力 CM 電位を正確に設定することができる。

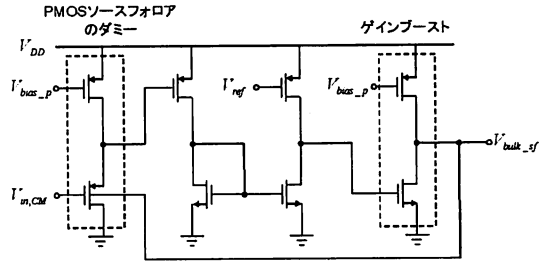


図6 PMOS 基板バイアス回路

一方、NMOS を用いた  $G_{m5} \cdot G_{m6}$  部のソースフォロア回路には出力 CM 電位が所望の電位となるような入力 CM 電位を生成する参照電圧生成回路を用いた。図 7 にその回路構成を示す。NMOS ソースフォロアのダミー出力と出力 CM の参照電圧を比較し、これらが等しくなるような NMOS ソースフォロアの入力電圧を  $G_{m4}, G_{m7}$  の CMFB 参照電圧とすると、出力 CM 電位が所望の電位となる。

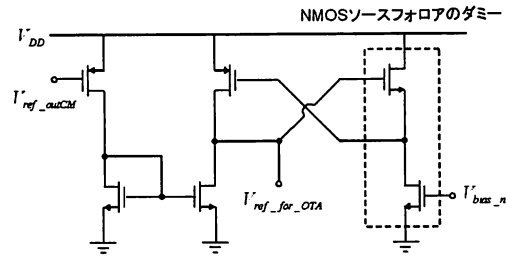


図7 参照電圧生成回路

### 3. シミュレーション結果

電源電圧 1V の下で、90nmCMOS プロセスを用いて 5 次逆チェビシェフフィルタを設計・シミュレーションした結果を図 8 に示す。バイアス電流・PMOS の基板電位によってカットオフ周波数が 7.1MHz~13.3MHz の間でチューニングが可能である。

従来のバイカッドのみで構成した同周波数特性を持つ 5 次逆チェビシェフフィルタの特性と比較を行った。カットオフ周波数を 10MHz としたとき同一消費電力の下で、様々な特性の改善が確認できた。ノイズ特性の比較を図 9 に示す。100Hz における出力ノイズは従来型フィルタは 877nV/√Hz であるが提案フィルタは 632nV/√Hz であり、ノイズが約 70% に減少した。1% THD におけるダイナミックレンジは従来型フィルタ、提案フィルタそれぞれ 62.6dB, 72.3dB となり、提案型フィルタ

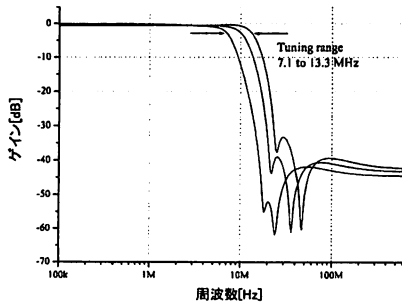


図8 周波数特性

が 10dB 良い特性となった。また、フィルタを構成するキャパシタは比較的大容量を使用しているため、チップ面積はキャパシタの占める面積で大きく左右される。フィルタ全体で使用する容量は従来型フィルタは 142pF であるのに対して提案フィルタは 59pF であり、約 40% に小面積化することができる。特性比較の詳細を表 1 に示す。

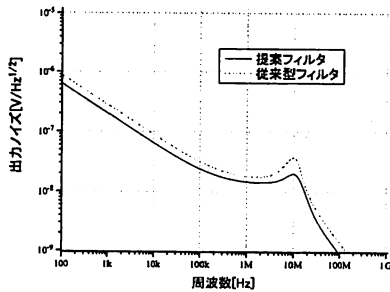


図9 ノイズ特性の比較

	提案フィルタ	従来型フィルタ
フィルタタイプ	5次逆chebyshevローパスフィルタ	
プロセス	90nm CMOS	
電源電圧	1V	
チューニングレンジ	7.1MHz~13.3MHz	7.5MHz~12.0MHz
帯域内ノイズ	54.8μV	84.3μV
100Hz-10MHz		
1%-THD DR (1MHz 信号)	72.3dB	62.6dB
全キャパシタ容量	59pF	142pF
消費電力	2.25mW	2.18mW

表1 提案フィルタと従来型フィルタの特性

#### 4. ま と め

noninvasive フィルタとバイカッドを組み合わせた 5 次逆chebyshev フィルタを設計した。OTA と抵抗をソースフォロア回路で置き換えることで低ノイズ化・線形性の向上・低消費電力化することができた。シミュレーションによって 1V の電源電圧で 72.3dB のダイナミックレンジと 2.25mW の消費電力を確

認し、同じ消費電力の従来型フィルタに比べてノイズや THD 特性を向上させることができた。チップ占有面積も 40% 程度に抑えられることを確認した。

#### 文 献

- [1] A. Zolfaghari and B. Razavi, "A Low-Power 2.4-GHz Transmitter/Receiver CMOS IC", IEEE J.Solid-State Circuits, vol. 38, no. 2, pp. 176-183, Feb. 2003.
- [2] K. A. Mezher and P. Bowron, "Noise-flow-graph analysis of OTA-C filters", IEEE International Symposium on Circuits and Systems, vol. 1, pp. 695-698, Sydney, NSW, May. 2001.

#### 付 録

フィルタの伝達関数の詳細を示す。

$$H(s) = K \times \frac{1 + b_1 s^2}{1 + a_1 s + a_2 s^2 + a_3 s^3} \times \frac{1 + b_2 s^2}{1 + a_4 s + a_5 s^2} \quad (12)$$

$$K = G_{m0} R_P \times \frac{G_{m4}}{G_{m7}} \quad (13)$$

$$a_1 = R_P (C_0 + C_1) \quad (14)$$

$$a_2 = \frac{C_3}{G_{m2} G_{m3}} \{C_0 (1 + G_{m1} R_P) + C_2\} \quad (15)$$

$$a_3 = \frac{C_3 R_P}{G_{m2} G_{m3}} \{C_0 C_2 + C_1 (C_0 + C_2)\} \quad (16)$$

$$a_4 = \frac{G_{m6} C_4}{G_{m5} G_{m7}} \quad (17)$$

$$a_5 = \frac{C_4 (C_5 + C_6)}{G_{m5} G_{m7}} \quad (18)$$

$$b_1 = \frac{C_3 (C_0 + C_2)}{G_{m2} G_{m3}} \quad (19)$$

$$b_2 = \frac{C_4 C_6}{G_{m4} G_{m5}} \quad (20)$$