

命令実装可能な教育用コンピュータシステムの開発

木村真也

群馬高専 電子情報工学科

鹿股昭雄

仙台電波高専 情報工学科

群馬高専・電子情報工学科と仙台電波高専・情報工学科では、コンピュータの内部構造と動作を教育するための教材と関連テキストを開発した。開発した教材はTTLおよびPLD(programmable logic device)を中心に構成したボード型コンピュータである。特徴としては、(1)コンピュータの内部を逐次、詳細に観測することができる、(2)学生が独自の命令・命令セットを設計し、容易に実装することができる、(3)命令の実行制御方式を3種類用意しており、選択してコンピュータシステムを構成できる点がある。

この教育システムはコンピュータ教育のみならず、大規模なデジタルシステム設計技術を教育する際の有効な教材としても利用できる。

実際の教育に利用した結果、学生がコンピュータの内部構造の理解と興味を一層増加する結果を得ることができた。

Implementation of the Educational Computer System Designable Instruction Set

Shinya KIMURA

Gunma National College of Technology
Department of
Information and Computer Engineering

Akio KANOMATA

Sendai National College of Technology
Department of
Information Engineering

In Gunma National College of Technology and Sendai National College of Technology, We designed and developed the computer system with text book to educate computer structure and internal behavior. This teaching material is the board type computer using TTLs and PLDs(programmable logic device). The feature of this computer system are (1) students are able to observe internal behavior and signals, (2) students are able to design the original instruction set and implement it easily, (3) control circuit is selectable from random logic control, PLA control, and microprogram control.

This computer system is used for not only education of computer structure and behavior but also education of large scale digital system design methodology.

The lecture and experiment using this computer system are enforced. Consequently, almost students promote a better understanding about internal structure and behavior of the computer and have more interest.

1 はじめに

コンピュータ技術は今日の電子情報システムの中枢である。しかし、高専における従来の教育はコンピュータの利用に重点を置くものであった。もちろん、コンピュータハードウェア教育も従来より行っているが、基本的な論理回路設計やマイクロコンピュータとそのインタフェース技術が中心であり、コンピュータの内部構造や大規模なデジタルシステムの設計まで扱うケースはほとんどなかった。

学生にコンピュータを設計・実現させることは、コンピュータの仕組みをよく理解させると同時に、将来、新しいアーキテクチャのコンピュータを設計できる独創力のある技術者の育成のための有効な教育方法と考える。同時に、このような教育は、大規模なデジタルシステムを開発するためのアルゴリズム設計、論理設計、テスト容易化設計、実装技術などの総合的な設計技術の育成にもつながる。

そのような観点から、実験教材として教育用コンピュータシステム(computer design education computer system, CDEC)を開発した。CDECはTTL, SRAMおよびPLDで構成しており、内部の状態を詳細に観測でき、かつ、自由に命令セットを定義しその実行制御を3種類の制御方式で容易に実現することができるシステムである。

近年、FPGA(field programmable gate array)が比較的手軽に利用できるようになり、それを利用したシステム設計技術教育が大学・高専において提案され、多くの効果を上げている。FPGAは、ハードウェア記述言語(hardware description language, HDL)と論理合成ツールを利用し、短期間で集積回路化ができる柔軟性がある。しかし、論理的な面が強調され、できあがる回路はブラックボックスのままとなる傾向がある。回路的な仕組み、タイミングの問題、的確なトラブルシューティングなど、将来、技術者としてシステムを設計・実装する上でベースとなる素養を育成することが難しいという問題が考えられる[1][2]。

高専には5か年一貫教育という特徴がある。そこで、低学年で基本的な論理回路設計を扱った後、CDECによる回路ベースのコンピュータ設計教育を行い、その後、FPGAを用いたシステム設計教育へと進めることができる。

2 高専におけるハードウェア設計教育

高専における教育の特徴として5年間の一貫教育と実験実習の重視がある。コンピュータに関する教育もこのような流れに沿った形でカリキュラムを組んでいる。群馬高専・電子情報工学科および仙台電波高専・情報工学科におけるハードウェア関連教育の内容と学年配当を示す。

学年	群馬高専・電子情報工学科	仙台電波高専・情報工学科
1	計算機概論(1単位) ブール代数 基本ゲート	基礎情報工学(1単位) ブール代数
2	マイコン(2単位) マイコンの仕組み 機械語命令 アセンブリ言語 論理回路(1単位) 組合せ回路	論理回路設計(2単位) 組合せ回路の設計 フリップフロップの設計
3	論理回路(1単位) フリップフロップ 非同期式順序回路 同期式順序回路	論理回路設計(3単位) カウンタ、レジスタの設計 レジスタ間データ転送 TTL, PLDの利用・応用
4	LSI工学(2単位) 組合せ回路とPLA, ROM レジスタレジスタブロック データ・バス部の設計 制御部の設計 コンピュータの設計例 マイコン・システム(1単位) マイコンのハードウェア インタフェース技術 マイコン応用	応用電子回路(3単位) PLDによる順序回路の設計 A/D, D/A変換回路の設計 デジタル信号処理の基礎 マイクロコンピュータ(3単位) アセンブリ言語 割込み処理 インタフェース技術 シングル・ボード・コンピュータ イン・サーキット・エミュレータ
5	コンピュータの設計実習(選択2単位) アーキテクチャ設計 制御シーケンスの設計 データ・バス、制御部の設計 論理回路シミュレーション FPGAによる実装・テスト	デジタル応用システム(2単位) モデル計算機の設計 マイクロプログラム制御 テスト手法

表1 高専におけるハードウェア関連教育の例

3.2.1 データバス部

CDECシステムではデータバス部には変更を加えることはできない。そのため、ハードウェア設計における基本的要素を残すことに重点をおいて設計を行った。また、特にハードウェア設計の特徴である並列動作の要素を含めること考慮している。ただし、ハードウェア量の増加につながるため、最少限度にとどめている。CDECのデータバス部では、メモリアクセスとCPU内部の演算・転送を並列に動作できるように配慮した。

データバス部は8ビットを基本とし、1バス構成とした。次にブロック図を示す。

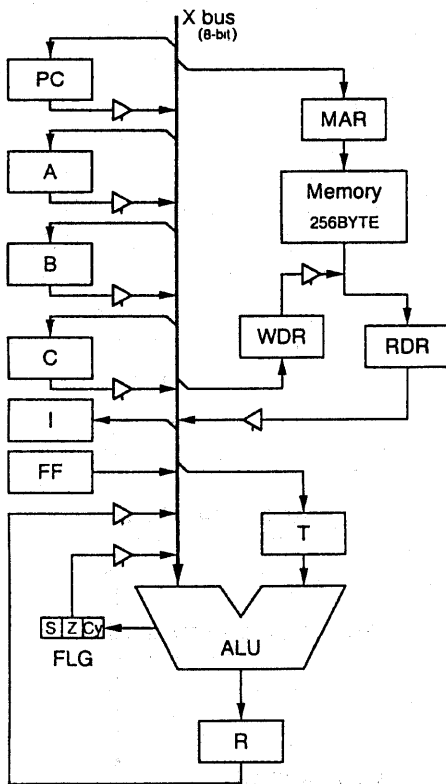


図2 CDECデータバス部の構成

レジスタはプログラムカウンタ(PC)、汎用レジスタ(A, B, C)、フラグレジスタ(FLG)があり、主記憶は256バイトである。また、Xバス、TEMPレジスタ、RSLTレジスタ、命令レジスタ(I)、フラグレジスタおよび制御信号(15ビット)は発光ダイオードで表示しており、常時観測することができる。

3.2.2 制御方式と各制御ボードの仕様

CDECの制御部は、命令を自作することができることが前提であるため、可変構造である必要がある。しかし、配線を変更する方法は配線ミスや不安定な動作の原因となるため避けた。そのため、可変部分をPLDやSRAMを利用して構成している。

また、制御方式としては、1種類に限定せず、複数の主要制御方式を用意している。まず、第1の制御方式は、ランダムロジック制御で論理回路の教育内容である順序回路に対応している。次に第2の制御方式として、状態をカウンタのカウント値に置き換え、制御信号の発生をPLA化したPLA制御方式を用意した。さらに、第3の制御方式は、第2の制御方式のカウンタに任意の値を設定できるようにしたマイクロプログラム制御で、第1から第3の制御方式を系統的に学習するようになっている。

(1) ランダムロジック制御ボード

ランダムロジック制御は、状態遷移図から順序回路を生成する手法をコンピュータ制御に応用した制御方式である。ただし、単一のシーケンサで構成すると状態数が多くなるため、命令実行の大まかな制御を行うメインシーケンサとメインシーケンサの1つの状態の中の動作をクロック単位で制御するサブシーケンサを組み合わせ構成している。

データバス部の制御信号はメインシーケンサとサブシーケンサおよび命令レジスタとフラグレジスタの信号を元に生成する。

メインシーケンサとサブシーケンサは、それぞれ1個のPLD(GAL)を使用して構成している。データバス部の制御信号生成部にもPLD(GALを3個)を使用している。ただし、実現できる命令数はこれらのPLD素子にプログラムできる範囲に限定される。

(2) PLA制御ボード

PLA制御ボードは、状態の保存にカウンタを利用したカウンタデコーダ法を用い、制御信号発生とカウンタのリセット制御信号を組合せ回路(and-or形式...PLA)により発生する回路構成をしている。PLA部は複数のPLD(GALを16個)を使用している。

状態数は最大16個で、カウンタをリセットする信号により任意の状態数の命令を作ることができ

るようになっている。実装できる命令数は50ないし100命令程度である。

(3) マイクロプログラム制御

制御記憶としてSRAMを使用し、3段パイプライン制御のマイクロシーケンサにより制御する。実装できる命令数は256種類で、マイクロプログラムは4096ステップ(1命令当たり16ステップ)を用意している。マイクロプログラムは1語16ビットで、垂直型(制御信号発生とマイクロ分岐を分離)としている。

3.2.3 ホストパソコンインタフェースボードとスイッチ制御ボード

(1) ホストパソコンインタフェースボード

ホストパソコンとCDECを接続するインタフェースとして、8ビットの平行ポートを6系統(8255を2個使用)。ホストパソコンからは次の操作ができる。

- ①主記憶へのデータ(命令)書込みと読み出し
 - ②マイクロプログラムメモリへのマイクロ命令の書込み
 - ③リセット、クロック、割込み要求信号の供給
- (2) スイッチ制御ボード

ホストパソコンを用意できない場合の代替装置で、ホストパソコンが提供する機能(前述)を備えている。ただし、スイッチ操作によるため、操作性は劣る。

また、スイッチ制御ボード特有の機能として、CDECシステムのデータバスボードへ直接制御信号を供給することができる。この機能を利用すると、命令実行のための制御信号供給シーケンスを手動で行うことができる。

3.4 サポートソフトウェアツール

CDECを利用したコンピュータ教育を行うために、必要となるソフトウェアとして表2に示すツールを用意した。

4 CDECを利用した教育内容と実施結果

4.1 CDECシステムを利用した教育

(群馬高専・電子情報工学科)

CDECシステムを利用した教育として表1に示した第4学年のLSI工学・後期において、次の内容を講義している。

メタ・アセンブラ	コード生成ルールをユーザがファイルとして定義し、そのルールに従ってオブジェクトを生成する汎用アセンブラ。
PLA制御リスト→PLD定義ファイル変換	ニーモニック表記した制御リストを元に、PLDの定義ファイル(論理式)を生成する。
PLA制御シミュレータ	PLA制御リストを元にクロック単位で命令を実行するシミュレータ。PLD化の前に動作確認することができる。
ホストパソコン・モニタ	ホストとしてパソコンを接続した場合、CDECの設定・観測・信号供給を行うためのユーザ・インタフェース。コマンド入力によりCDECをコントロールする。

表2 CDEC関連ソフトウェアツール

- ①アーキテクチャ仕様として、レジスタセット、メモリ空間、標準命令セットの説明
 - ②データバス部の構成と設計
 - ③ランダムロジック制御による命令の実現
 - ④PLA制御による命令の実現
 - ⑤マイクロプログラム制御による命令の実現
 - ⑥割込み機能の実現
- また、講義に引き続き第5学年においてPLA制御方式を利用した命令を実装する実験を実施している。実験内容は次のとおりである。
- ①課題を与え、標準命令セットの範囲でアセンブリプログラムを作成する。
 - ②①のプログラムをCDEC上で実行して動作を確認する。このときクロック単位で実行し、内部動作を詳しく観測する。
 - ③①のプログラムをプログラムサイズの縮小と実行時間の短縮の観点からどのような命令があれば良いかを考察し、命令仕様を決定する。
 - ④追加する命令の制御手順を考え、PLA制御リスト(状態と命令コードから発生する制御信号を定義したファイル)を作成する。
 - ⑤PLA制御リストをPLD定義ファイルへ変換し、PLDへ書き込む。
 - ⑥追加命令を使用したアセンブリプログラムを作成して、動作確認を行う。

講義後の意識 4年生		平成6年度	平成7年度
コンピュータの内部について	興味をもてた	11%	40%
	やや興味をもてた	71%	56%
	興味はわかなかった	18%	4%
コンピュータの内部の仕組み 動作原理について	理解できた	0%	11%
	まあまあ理解できた	37%	56%
	あまりできなかった	63%	33%
コンピュータの設計について	できそうだ	0%	4%
	簡単なものならできそうだ	23%	47%
	難しそうだ、できそうにない	77%	49%
コンピュータの自作について	やってみたい	14%	27%
	そのような科目があれば受けたい	50%	62%
	興味はない	36%	11%

実験後の意識 5年生		平成7年度	平成8年度
実験内容について	理解できた	29%	27%
	ほぼ理解できた	60%	60%
	難解であった	11%	13%
講義を受けた時と比較して	非常に理解が深まった	28%	11%
	理解が深まった	70%	83%
	理解は深まらなかった	2%	6%
命令を自作することについて	大抵の命令を作成できる	19%	20%
	簡単な命令を作成できる	74%	73%
	できない	7%	7%

表3 講義終了時および実験実施後の学生の意識

4.2 講義終了後と実験実施後の学生の意識

上記のCDECシステムを利用した教育を行った直後に実施した学生の意識調査の結果を示す(表3)。

- また、実験終了後の好ましい感想を次にあげる。
- 一実際に自分たちで命令を作ったりするのはおもしろい。
 - 一命令の制御手順を目で見えて理解できた。
 - 一計算機全体を作ってみたい。
 - 一コンピュータの内部の1つ1つの動作が手にとるようにわかった。

反面、講義に関して次のような感想もある。

- 一講義の進度が速すぎる。
- 一講義では制御方式がいろいろあり混乱した。

この点は、講義の進め方と実験とのバランスを改善する必要がある。

計を行なう科目(選択)を用意している。この科目では、ベースアーキテクチャを元に学生が拡張し、クロック単位の動作をC言語で記述したシミュレーションプログラムを作成して動作検証を行い、さらにデータバス部と制御信号発生部を設計し、独自開発の論理シミュレータを利用して設計検証を行い、最後にFPGAで実装する内容を1年(2単位)をかけて実施している。

また、仙台電波高専では、CDECやFPGAの活用を前提とした全学的なデジタルシステム教育の見直しを行っている。情報工学科では、4年次にCDECを利用したコンピュータ設計(デジタルシステム設計・22単位)を開始し、専攻科ではFPGAによる大規模システム教育(計算機アーキテクチャ・2単位)を2年後に実施の予定で準備を進めている。

5 あとがき

教育用コンピュータシステムCDECの開発思想、構成概略と教育の実施結果を述べた。CDECはコンピュータの内部の仕組みからデジタルシステムの設計技術教育まで、広い範囲に利用することができる教育用コンピュータシステムである。

CDECを利用した教育の次のステップとして、群馬高専・電子情報工学科では、コンピュータの設

[参考文献]

- [1] 安浦寛人, "情報科学のための教育用マイクロプロセッサの開発", 平成7年度科研費(試験研究B(1))研究成果報告書, 1996. 3
- [2] 鳳絃一郎・他, "VLSI設計教育の現状と将来", 信学誌Vol. 80, NO. 1, pp40-62, 1997. 1
- [3] 樋口龍雄監修, 木村真也・鹿股昭雄, "コンピュータの原理と設計", 日刊工業新聞社, 1996