

8ビットシングルチップマイクロコンピュータ MN1870シリーズ

井上武憲、黒瀬純男、水谷哲夫、吉本 豊、宮本昭仁、増田雅司、浜口敏文、西嶋 修

松下電子工業(株) 半導体事業本部

MN1870シリーズは、MN1880シリーズをベースとしたCPUコアに、強力な周辺機能を付加した、8ビットシングルチップマイクロコンピュータであり、家庭用VTRをはじめとした民生機器分野用として開発した。周辺機能として、2組のシフトレジスタとそれを有効に使ったリモコン送信機能、リモコン受信用ノイズフィルタ、μROMによるDMA方式を使った蛍光表示管ドライバなど、特徴ある機能を多く持っている。

ここでは、本マイクロコンピュータの概要、および特徴的な機能について述べている。

THE 8-BIT SINGLE-CHIP MICROCOMPUTER

MN1870 SERIES

Takenori INOUE, Sumio KUROSE, Tetsuo MIZUTANI, et al.
Semiconductor Group, Matsushita Electronics Corporation
Nagaokakyo, Kyoto, 617 Japan

The MN1870 series is a 8-bit shingle-chip microcomputer consisting a CPU core that is modified from the MN1880 series and powerful peripherals. This microcomputer has been developed to be used in home electric equipments, such as a VCR.

The MN1870 series has many characteristic peripherals; dual shift registers for a serial interface, an IR remote control transmitter function which uses the dual shift registers, a noise filter for IR remote control receiver function, a fluorescence display driver controlled by a uROM DMA, et al.

The paper describes the outlines and the features of the MN1870 series.

1. はじめに

家庭用VTRをはじめとした多くの民生機器の高機能化・高性能化に伴い、それらに使用されるシングルチップマイクロコンピュータ（マイクロコントローラ）もますます高機能なものが要求されている。また、プログラムのサイズも8Kバイトあるいはそれ以上と大規模な構成になりつつある。従来、民生機器分野では4ビットマイクロコンピュータが主流を占めていたが、4ビットマイクロコンピュータはもともと比較適小規模なシステムをターゲットとしたアーキテクチャであり、上記のような理由により、8ビットマイクロコンピュータに徐々に移行しつつある。

そこで我々は、従来からの8ビットシングルチップマイクロコンピュータMN1880シリーズをベースにして、ASIC展開に適したCPUコアを設計し、さらに強力な周辺機能を付加したMN1870シリーズを開発した。

以下、MN1870シリーズの概要および特徴的な機能を述べる。

2. CPUコアアーキテクチャ

2.1 ハードウェア構成

MN1870シリーズCPUのブロック図を図1に示す。算術及び論理演算を行なうALU、フラグ類CF（キャリーフラグ）・ZF（ゼロフラグ）・DF（ダイレクトアクセスフラグ）、ポインタレジスタ類IP（インストラクションポインタ）・SP（スタックポインタ）・XP（データポインタX）・YP（データポインタY）、命令レジスタIR、命令デコードを行なう μ ROM、割込み制御部、およびクロック発生部等からCPUコア部が構成されている。さらに、プログラムを格納するROM、データを格納するRAM、入出力を行なうI/Oポート、蛍光表示管ドライバやA/Dコンバータなどの周辺ハードウェア等により、シングルチップマイクロコンピュータが構成される。

アドレッシング空間はROM、RAMそれぞれ別に各64Kバイト持っており、今後のメモリサイズの増加にも充分対応できる。I/Oおよび周辺レジスタはRAM空間上に配置される。命令実行速度は1マシンサイクルが4.19MHzで0.95 μ sであり、また1段の命令プリフェッチキューを持っており、高速に命令を実行できる。

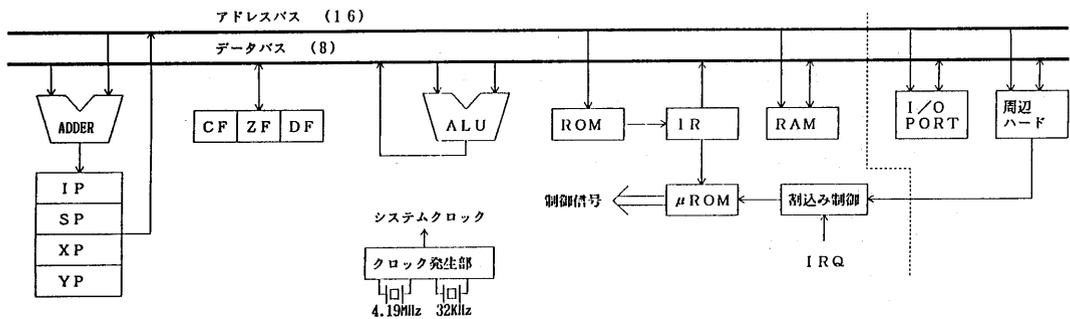


図1 MN1870シリーズ CPUコア ブロック図

MN1870シリーズはMN1880シリーズをベースとして開発したが、表1に両者の主な相違点を示す。MN1880シリーズはポインタレジスタ、フラグ類を2組持った、いわゆるデュアルCPU構成であったが、MN1870シリーズではシングルCPU化している。これは、MN1880シリーズは産業分野等高度なリアルタイム処理を必要とするアプリケーションをターゲットとしていたのに対し、MN1870のターゲットとする民生機器分野のアプリケーションにはシングルCPU構成でも充分との判断からである。

CPUのシングル化、さらに後述の命令セットの見直し等、アプリケーションに対するCPUアーキテクチャの最適化により、MN1870シリーズのCPUコア部のチップ面積はMN1880シリーズと比較して、同一プロセス換算で30%程度小さくできた。

表1. MN1870/MN1880コア機能比較表

	MN1870シリーズ	MN1880シリーズ
命令数	138	167
リビート機能	なし	あり
CPU構成	シングル	デュアル
動作モード	HALT/STOP/SLOW等9モード	STOP/SLOW等4モード
割込み要因	8	11
L S Iプロセス	CMOS 1.5 μ 1層AL	CMOS 2 μ 2層AL

2. 2 命令セット

MN1870シリーズの命令セットは、MN1870シリーズのサブセットに、レジスタ間接のビット操作・テスト命令、16ビットのインクリメント・デクリメント命令の合計6命令を新しく追加したものである。命令セットは、MN1880シリーズの実際のアプリケーションプログラムにおける命令使用状況の分析、さらにVTR等ターゲットとしたアプリケーションプログラムによるベンチマークテストなどにより決定した。

命令セットの特徴としては、アキュムレータを持たない、いわゆるメモリオリエンテッドな命令体系であり、データの転送はメモリ・メモリ間で直接行なわれ、演算もメモリ・メモリ間で行なわれ演算結果は直接メモリに格納される。また、乗除算命令(8ビット \times 8ビット、16ビット \div 8ビット)を持っているが、4ビットマイクロコンピュータでは内部データをBCDで持つのに対し、8ビットマイクロコンピュータでは内部データを2進数で持つ場合が多いと考えられ、2進 \leftrightarrow 10進変換に有用である。

なおベンチマークテストを、

- (1) 選局
- (2) キーマトリックスのスキャン
- (3) 時計機能
- (4) 曜日計算(カレンダー機能)
- (5) リモコン受信
- (6) 蛍光表示管表示

などの実際のアプリケーションプログラムに対して行ない4ビットマイクロコンピュータであるMN1500シリーズとの比較をしたが、MN1870シリーズの方がMN1500シリーズに対して、命令バイト数で約15%、命令数で約20%少なくなるという結果が得られた。

2.3 動作モード

MN1870シリーズは、図2に示すように、4.19MHzと32kHzのクロック切替、HALT、STOPモード等の組合せにより、全部で9通りの動作モードを持つ。これらのモードを使い分けることにより、広い電圧範囲で動作し、かつ低消費電力なシステムを構成できる。

表2に、MN1870シリーズファミリーの一品種であるMN18781の動作電圧範囲および消費電流を示す。

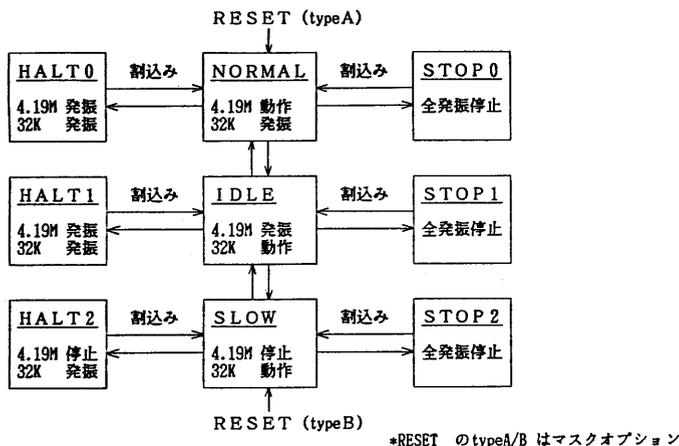


図2 CPU動作モード

表2. MN18781 動作電圧および動作電流

fosc	VDD	IDD
4.19MHz	4.5~5.5V	max 20mA
32kHz	2.7~5.5V	max 200 μ A (VDD=3V)
STOP	2.7~5.5V	max 20 μ A (VDD=3V)

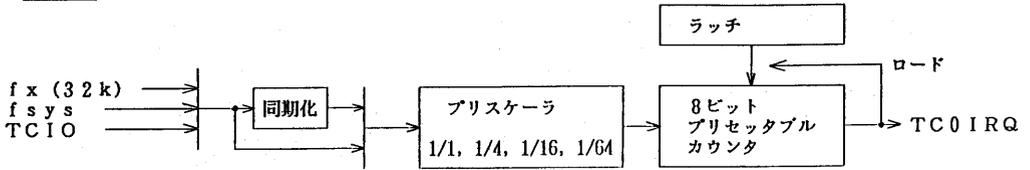
3. 周辺アーキテクチャ

以下、現在製品化されているMN18781及びMN18762の周辺ハードウェアのアーキテクチャを述べる。

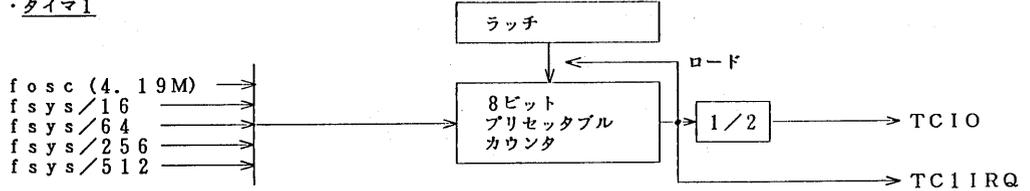
3.1 タイマカウンタ

タイマカウンタは、8ビットのプログラマブルカウンタ（タイマ0、タイマ1）、タイミングベース用カウンタ（タイマ2）、ウォッチドッグタイマ（タイマ3）の合計4本から構成される。タイマカウンタのブロック図を図3に示す。

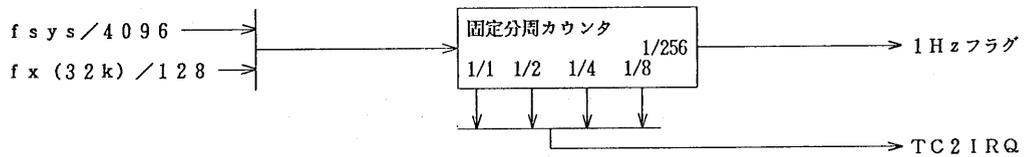
・タイマ0



・タイマ1



・タイマ2 (タイミングベース)



・タイマ3 (ウォッチドッグ)

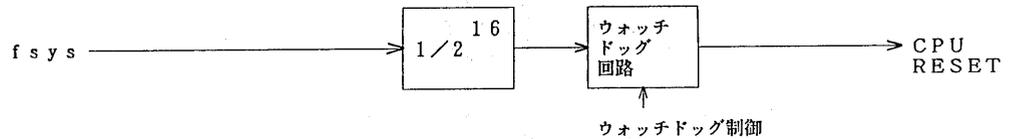


図3 タイマカウンタ ブロック図

3. 2 シリアルインターフェース

シリアルインターフェースのブロック図を図4に示す。独立して使用可能な2組の8ビットシフトレジスタから構成されているが、さらにスワップモードで使うこともできる。

シフトレジスタを2組持たせたのは、図5のような、マルチマイクロコンピュータ構成時のCPU間通信、およびMNOS（不揮発性メモリ）、CRTC（TV用文字パターン発生コントローラ）などの周辺LSIとの通信が必要な、複雑なシステム構成への対応を考慮したからである。従来は、周辺LSIとの通信は通常のI/Oポートを使い、ソフトウェアでシリアル・パラレル変換する場合が多かったが、MN1870シリーズでは専用のシフトレジスタを割当てることが可能であり、ソフトウェアの負担を軽くできる。

シリアルビットカウンタはリード/ライト可能であるので、1～8ビットの任意ビット長のデータが送信可能である。

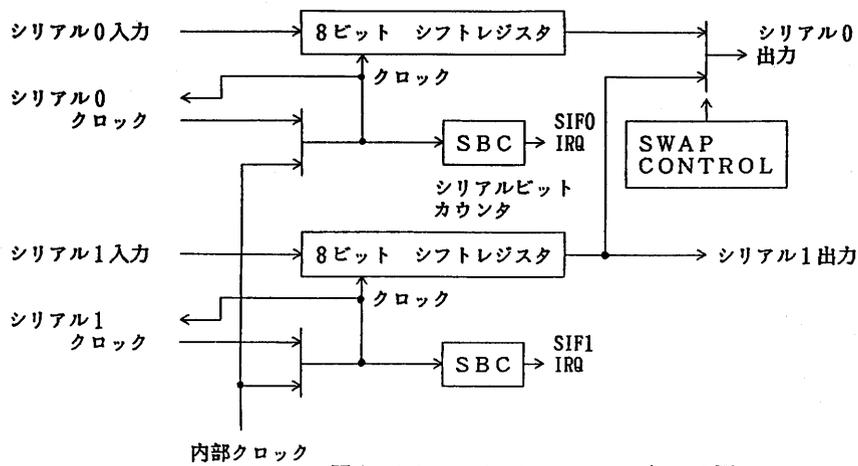


図4 シリアルインタフェース ブロック図

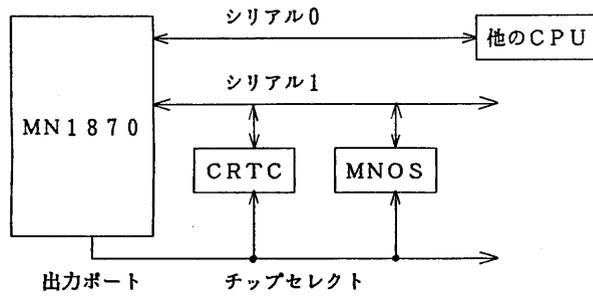
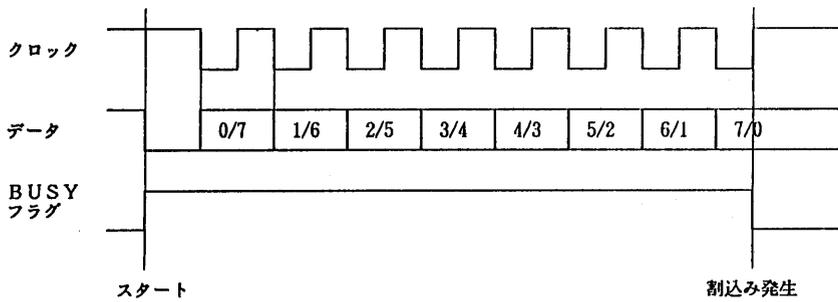


図5 シリアルインタフェース システム構成例



・クロックが "H" でデータが "H" から "L" に変化 スタートコンディション

図6 シリアルデータ形式

スワップモードは2組のシフトレジスタを交互に使用するモードである。8ビット以上の任意ビット長のデータを連続して送信可能であり、後述のリモコン送信機能に応用される。

送信および受信データ形式を図6に示す。基本的にはMN1500シリーズと上位互換性のある、スタートコンディションを持ったクロック同期方式である。MSB/LSBいずれをデータの先頭にするかとクロックの極性がソフトウェアプログラマブルであり、さらに前述のように任意のビット長データが転送でき、柔軟性に富んだシリアルインターフェースといえる。

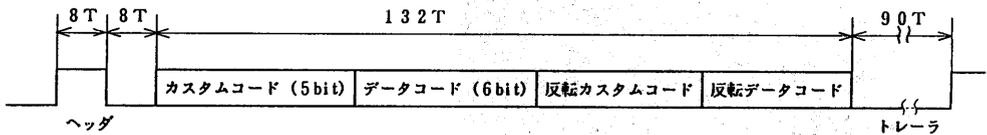
3.3 リモコン送信機能

従来、リモコン送信機には専用LSIが使用されていた。しかし最近、リモコン送信機に液晶表示を付加してVTRの番組予約を手元で行なうシステムや、バーコードによる番組予約システムなどが出現してきており、リモコン送信をマイクロコンピュータで行なうアプリケーションも増えつつある。

民生機器分野で使用される赤外線リモコンは、一般に、数10kHz程度のキャリアをON/OFFし、そのデューティの違いによって1/0のデータをシリアルに転送する形式を取っている。図7に松下のリモコンデータ形式を示す。

MN1870シリーズでは、このようなリモコンデータ波形を、シリアルインターフェース、タイマカウンタ、および若干の専用ハードウェアで発生できる。そのシステム構成ブロック図を図8に示す。2組のシフトレジスタをスワップモードで交互に使用し、シフトクロックおよびキャリアはタイマカウンタの出力を使用することにより、最小限の追加ハードウェアでソフトウェアの負担が軽いリモコン送信機能を実現できた。

・全体の形式



・データ形式

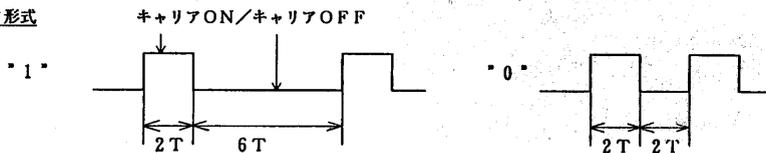


図7 松下リモコン データ形式

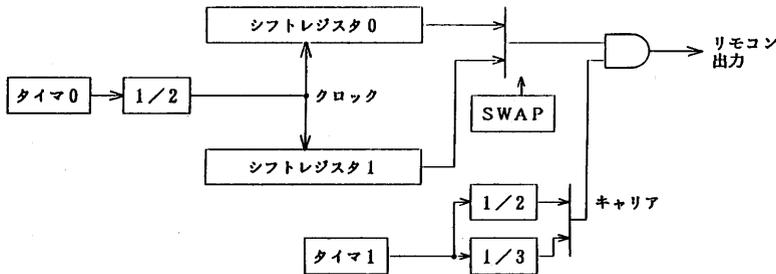


図8 リモコン送信機能 ブロック図

3. 4 リモコン受信機能

受信した赤外線リモコンデータは、専用ハードウェアで増幅され、さらにフィルタによりキャリアが除かれた1/0のロジックデータとしてマイクロコンピュータに入力される。マイクロコンピュータはパルス幅を測定することによりデータをデコードする。

ここで問題になるのが蛍光灯などの外来光によるノイズである。従来、このノイズに対してはすべてソフトウェアで対処していたが、MN1870シリーズではソフトウェアの負担を軽くし、また受信データに対する信頼性を高くするために、ノイズフィルタを内蔵させた。図9にノイズフィルタのブロック図を、図10にノイズフィルタの効果をオシロスコープによる観測波形で示す。

ノイズフィルタの動作原理は、入力波形をクロックでサンプリングし、一定区間に1/0いづれが多く含まれているかにより出力を決定している。

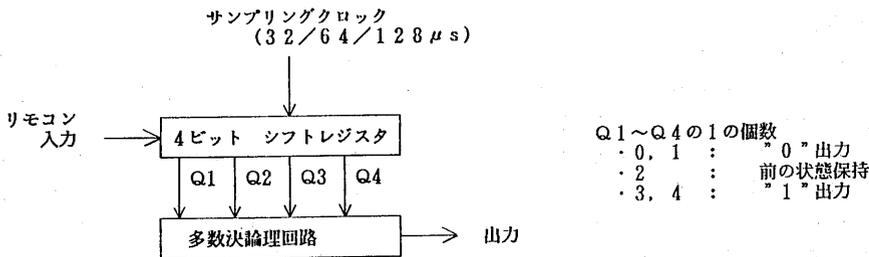
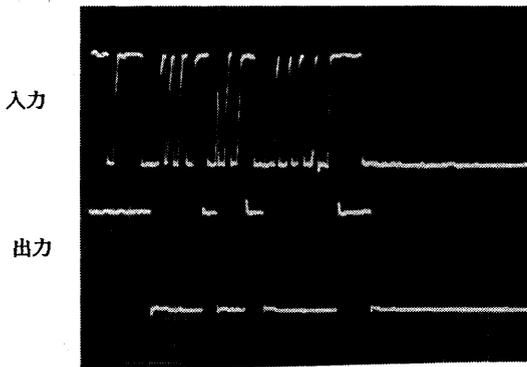


図9 リモコン受信ノイズフィルタ



サンプリングクロック=64 μs

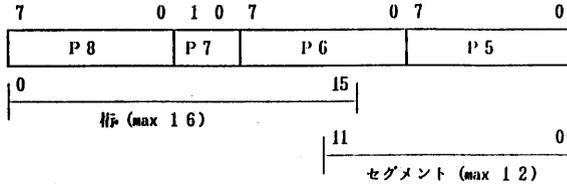
2V/div, 1ms/div

図10 ノイズフィルタの効果

3. 5 蛍光表示管ドライバ

MN18781は最大12セグメント×最大16桁（ただし両者の合計最大26本）の蛍光表示管（以下FLTと略す）を直接駆動できる。ダイナミック点灯のハードウェアを内蔵しておりRAMの表示バッファ部のデータが自動的に順次出力される。

FLT出力ポートはソフトウェアでアクセスできる高耐圧入出力ポート機能も持っており、余った端子を通常の入出力に使ったり、キーマトリックスのスキャン出力との兼用、あるいはソフトウェアによるよりきめの細かいFLTダイナミック表示をすることが可能である。ポートの構成を図11に示す。



- ・ P5, P8は8ビット単位で通常ポート/FLTポート切り換え可.
- ・ P6, P7は1ビット単位で通常ポート/FLTポート切り換え可.
- ・ 桁の14~15, セグメントの10~11はビット単位で切り換え可.

図11 FLT出力ポートの構成

FLT表示制御部のブロック図を図12に示す。通常、ダイナミック表示をハードウェアで行なう場合、表示RAMはCPUと表示制御部双方からアクセスされるため、デュアルポートRAMにする。しかし、デュアルポートRAMはチップ面積を増加させる。

そこで、我々はμROMによるDMA方式を採用した。μROMは命令デコードに使用しているが、DMA要求信号を一種の割込み要求信号としてμROMへ入力する。つまり、DMA要求が発生すると命令実行を一時中断し、RAMから出力ラッチへのデータ転送をμ命令の実行にて行なう。この方法だと命令の実行が1桁表示のたびに2マシンサイクル停止、つまり244または488μsごとに1.9μs停止して、実行速度が1%前後低下することになるが、プログラミング上はほとんど問題にならない。

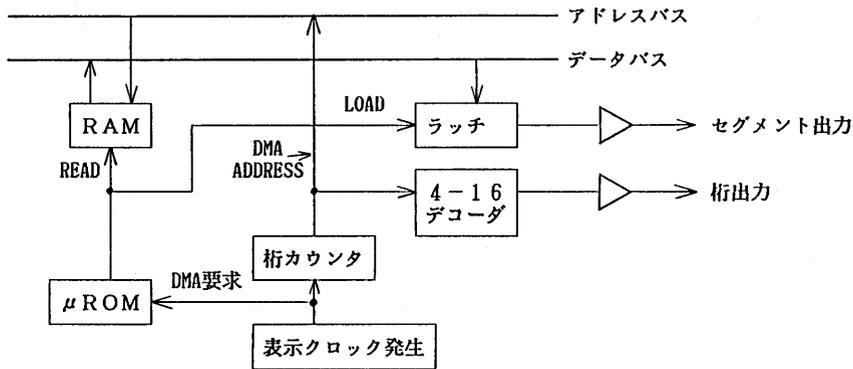


図12 FLT表示制御部ブロック図

4. まとめ

MN1880シリーズのCPUコアの、分野アプリケーションというターゲットへの最適化により、新たにASIC展開に適したチップ面積の小さなCPUコアを設計した。さらに、高機能なタイマカウンタ、シリアルインタフェース、およびユニークなリモコン送信機能、FLT表示機能などの周辺機能を設計しローコストかつ高性能な8ビットシングルチップマイクロコンピュータMN1870シリーズを開発できた。

表3にMN18781の諸元を、表4にMN18762の諸元を、また図13にMN18781のチップ写真を示す。

表 3. MN18781 諸元

R O M	8 K b y t e
R A M	2 5 6 b y t e
タ イ マ	8 b i t × 2, タイミングベース, ウォッチドッグ
シ リ ア ル	8 b i t × 2
表示ドライバ	蛍光表示管 (最大12セグメント×16桁ただし 合計最大26)
割 込 み	外部×2, タイマ×3, シリアル×2, FLT表示×1
リモコン受信	ノイズフィルタ有り
P W M	1 4 b i t
アナログ入力	コンパレータ×1, 4 b i t 簡易 A D × 1
H S y n c 入力	1 0 b i t カウンタ
実 行 速 度	0.95 μ s (4.19MHz), 125 μ s (32kHz)
パッケージ	6 4 S D I L
トランジスタ数	約 1 2 万

表 4. MN18762 諸元

R O M	6 K b y t e
R A M	2 5 6 b y t e
タ イ マ	8 b i t × 2, タイミングベース, ウォッチドッグ
シ リ ア ル	8 b i t × 2
表示ドライバ	液晶 (32セグメント×3または4)
割 込 み	外部×2, タイマ×3, シリアル×2, キー入力×1
リモコン受信	ノイズフィルタ有り
リモコン送信	各社方式に対応可
実 行 速 度	0.95 μ s (4.19MHz), 125 μ s (32kHz)
パッケージ	8 4 Q F P
トランジスタ数	約 1 0 万

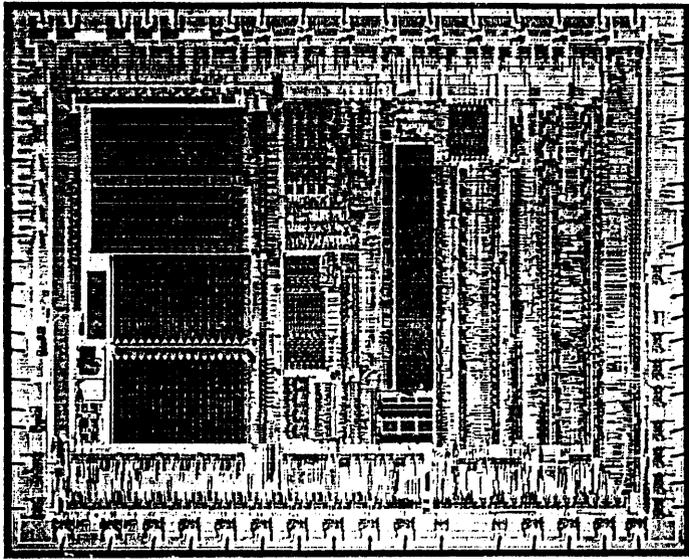


図13 MN18781 チップ写真

謝辞

最後に、本発表の機会を与えていただいた松下電器産業（株）中央研究所 真弓GM並びに坂尾PLに感謝致します。また、本開発において日頃より助言をいただいている園原課長、製品化に尽力していただいた開発部並びにマイコンSE課の皆様に感謝致します。