

## 三次元 CT 用マルチプロセッサシステムのハードウェア評価

佐々木 徹<sup>†</sup> 福田 安志<sup>†</sup> 石橋 政一<sup>††</sup>

我々はコーンビーム三次元 X 線 CT のボクセル再構成用の分散メモリ型マルチプロセッサシステムを作成した。コーンビーム CT は二次元の投影像から三次元ボクセルを直接生成するために処理すべきデータ量が大きく、データ転送方法がシステムの性能を左右する重要な要素のひとつとなっている。実際、我々のシステムにおいても、コンボリューションのプロセスがバスネックになってしまっている。そこで今回我々は個々のデバイスのアクセス時間を細かく評価し、この実測データをもとにデータ転送方法を再検討してみたところ、97 秒かかっていたコンボリューションを 71 秒まで短縮することができた。

### Hardware Evaluation of Multi-processor System for 3D-CT

TOHRU SASAKI,<sup>†</sup> YASUSHI FUKUDA<sup>†</sup> and MASAICHI ISHIBASHI<sup>††</sup>

We developed the distributed memory multiprocessor system for cone beam 3-D CT. Since 3-D voxels are reconstructed directly from 2-D projections in cone beam CT, the system must process large size of data and the performance depends on data transfer rate, not only on computing power. In our system, the data transfer time limits the system performance in the convolution process. Therefore we measured the access time of each devices and we improved the software so that we achieved the reduction of the convolution time from 97 seconds. to 71 seconds.

#### 1. はじめに

三次元 CT の方式としてはヘリカルスキャン (スバイラル) 方式のほうが現在一般的であるが、我々はコーンビーム方式を採用している。(3),4),5)

ヘリカルスキャン CT は二次元投影像から再構成した二次元 CT 像を補間して三次元 CT 像を得るのに対し、コーンビーム CT は図 1 に示すように二次元投影像から直接三次元 CT 像を生成するため、何ら補間せずにボクセルを得ることができるという利点を持つが、再構成に要する計算量が非常に大きくなってしまい、現在のワークステーションでは再構成に 1 時間以上要してしまう。

そのため我々は TMS320C40 をプロセッサとする図 2 のような分散メモリ型マルチプロセッサシステムを作製し処理時間の短縮を図った。再構成プログラムを実装し、256<sup>3</sup> ボクセルを再構成するのに要する時間を実測してみると 6 分半程度であったが、ハードウェアの性能から概算してみるとデータの転送方法を工夫すればハードウェアを変更しなくても処理時間を短縮

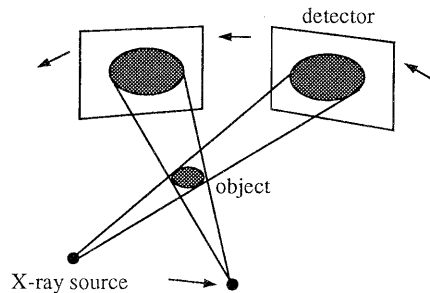


図 1 コーンビーム CT の概念

できることが予想できた。(6)

そこで今回はハードウェアの性能を細かく実測し、その結果を踏まえて処理時間の短縮を試みた。

#### 2. 再構成アルゴリズム

再構成のアルゴリズムには Feldkamp 法<sup>1)</sup>を用いている。Feldkamp 法は二次元 CT でよく用いられている Filtered-Backprojection 法の三次元版であり、フーリエ変換や逆フーリエ変換を直接計算せず、解析的に式を変形してフーリエ変換や逆フーリエ変換を実空間のコンボリューションに置き換えているので計算が簡単になる。実際のプログラムは Webb が定式化したも

<sup>†</sup> (株) ソニー木原研究所  
Sony Kihara Research Center, Inc  
<sup>††</sup> 株式会社エム・イー  
ME, Inc

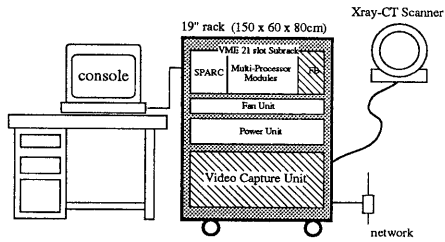


図2 再構成装置の概要

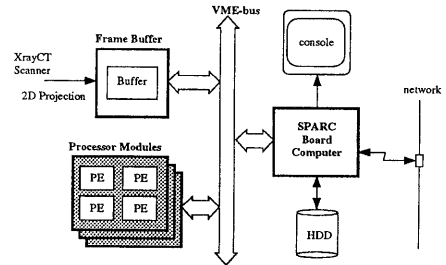


図3 再構成装置のシステム構成

のを適用しており、Webbによると各点のボクセル値  $f(x, y, z)$  は以下の式により求めることができる。2)

$$f(x, y, z) = \sum_{k=0}^{N_v-1} [a^2 / [a + r \cos(\phi - \Phi_k)]^2] \bullet P'(x_{dk}, y_{dk}, \Phi_k) \quad (1)$$

$$P'(x_d, y_d, \Phi_k) = \sum_{n'_y = -N_y/2+1}^{N_y/2} P(x_d, y'_d, \Phi_k) \bullet B(x_d, y'_d)g(n_y - n'_y, \Delta y_d) \Delta y_d \quad (2)$$

$$y_d = n_y \Delta y_d$$

$$y'_d = n'_y \Delta y_d$$

$$B(x_d, y_d) = (a + b) / \sqrt{(a + b)^2 + x_d^2 + y_d^2}$$

$$g(n, \Delta y) = 2 / (\pi^2 \Delta y^2 (1 - 4n^2))$$

a: X線源から回転軸までの距離

b: デテクタから回転軸までの距離

$g(n, \Delta y)$  は Shepp-Logan の補正関数と呼ばれる。再構成の処理は (2) 式に対応する投影像のコンボリューションと (1) 式に対応する各ボクセルへのバック投影像からなる。

また、実際に計測されるデータは透過してきた X 線の強度であるが、ボクセル値は透過率ではなくて吸収係数を表すので、投影像のピクセル値は、吸収係数の経路積分値でなければならない。そこで、コンボリューションの前処理として (3) 式のように測定された X 線強度に対して対数変換を施しておく必要がある。

$$\int_S^D \mu(x, y, z) dl = -\ln(I/I_0) \quad (3)$$

$I$ : 測定された X 線強度

$I_0$ : 物体を置かない場合に測定された X 線強度

$\mu(x, y, z)$ : 各点の X 線吸収係数

また、対数変換以外にも測定系に依存する投影像の補正等もコンボリューションの前処理として行う必要がある。以下本稿ではコンボリューションという場合にはこれらの前処理も含めることにする。

### 3. 再構成装置のハードウェアの構成

再構成装置のハードウェアは

- (1) ホストワークステーション
- (2) マルチプロセッサシステム
- (3) 画像入力部

から構成され、各モジュールは VME バスによって接続されている。6)

図3に再構成装置の構成図を示す。

#### 3.1 ホストワークステーション

ホストワークステーションとして、SPARC ボードコンピュータにハードディスクやディスプレイやネットワークを接続したものを使用している。GUI の開発や IO 等は SPARC ステーションと同一の環境が利用できる。

#### 3.2 画像入力部

512MByte の容量を持ち、X 線撮像装置から送られてくるプロジェクションデータをバッファする 2 ポートメモリである。

#### 3.3 マルチプロセッサシステム

テキサスインスツルメント社製の DSP TMS320C40 を 4 個搭載するボードを 16 ボードまで実装することが可能である。従って、システムの最大 PE 数は 64PE (3.2GFLOPS) である。なお、ボードサイズはユーロ規格 9U × 340mm である。

図4にマルチプロセッサボードのブロック図を示す。

VME インタフェースには Cypress 社製の VIC068 を使用しており、VIC068 に内蔵されている DMA コントローラは DSP 上のプログラムから利用すると、VME バス上のデバイスとボード上の共有メモリとの間のブロック転送を行うことができる。

PE の諸元を表1に示す。扱うデータサイズが大きいことを考慮して、ローカルメモリや共有メモリのサイズを大きくとっている。ボード上の 4 つの共有メモリに対するブロードキャストが可能である。

TMS320C40 はプロセッサあたり 8 ビットのプロセッサ間リンクを 6 本具備しているが、我々のマルチプロセッサボードではボード内の 4 つのプロセッサを正方形に接続し、それ以外のリンクはフロントパネル

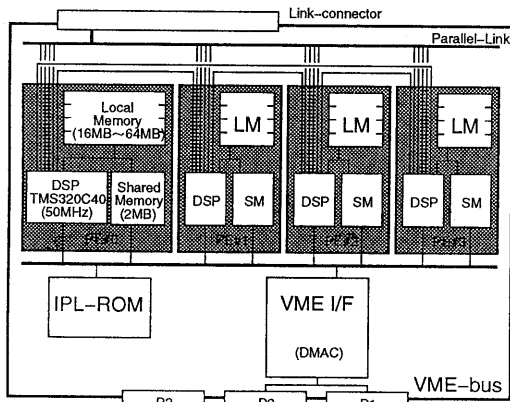


図4 マルチプロセッサボードのブロック図

上で接続することができるが、本アプリケーションではボード内のリンクのみ使用し、ボード間のプロセッサ間リンクは使用していない。

#### 4. アプリケーションの実装

##### 4.1 再構成プログラムの並列化

シングルプロセッサの場合、再構成のプログラムは図5に示すように角度とX-Y-Z座標に関する四重ループとなる。これを各プロセッサに分配する方法を5に示す。

コンボリユーションの場合には第一ループである角度に関するループのイタレーションを各プロセッサに分配し、バックプロジェクションの場合には、再構成されるボクセルの領域を各プロセッサに分担させることができるので、第二ループのX座標に関するループのイタレーションを各プロセッサに分配する。このように分配するループが異なるので、第一ループである角度に関するループを、コンボリユーションとバックプロジェクションの二つのループに分離している。

##### 4.2 再構成処理の流れ

再構成の処理は

- (1) コンボリユーション
- (2) フレームデータの書き戻し
- (3) バックプロジェクション
- (4) ボクセルデータの出力

の順に進行する。

##### 4.2.1 コンボリユーション

コンボリユーションの場合は、各PEは異なるプロ

表1 プロセッサエレメントの諸元

プロセッサ	TMS320C40 (@50MHz)
演算性能	50MFLOPS at peek
ローカルメモリ	16MB~64MB
共有メモリ	2MB (1MB × 2Bank)

##### (1) シングルプロセッサのプログラム

```

loop Angle
  convolution
  loop X
  loop Y
  loop Z
  backprojection
  endloop Z
  endloop Y
  endloop X
endloop Angle
  
```

##### (2) 並列化したプログラム

```

parallel loopAngle
  convolution
  endloop Angle
loop Angle
  parallelloop X
  loop Y
  loop Z
  backprojection
  endloop Z
  endloop Y
  endloop X
endloop Angle
  
```



図5 再構成プログラムの並列化

ジェクションフレームを処理するので、各PEはまったく独立にプロジェクションフレームをフレームメモリから取り出す。

##### 4.2.2 フレームデータの書き戻し

コンボリユーションが終了するとDSPはコンボリユーションを施したプロジェクションフレームをフレームバッファメモリに書き戻す。

##### 4.2.3 バックプロジェクション

バックプロジェクションの場合は、各PEが全プロジェクションフレームを必要とし、各PEはフレームメモリからコンボリユーションを施されたプロジェクションフレームを取り出す。その際VMEバスはブロードキャストができないので、図9のように同一ボード上の4PEに対してブロードキャストしてVMEバス上のデータ転送量を1/4に減らしている。プロセッサ間リンクを使用して同期をとっている。また、ホストはフレームデータをバッファしているため、フレームバッファメモリから読み出しは各フレームに対して一度でよい。

##### 4.3 ボクセルデータの出力

再構成が終了するとDSPは再構成したボクセルデータをフレームバッファメモリに出力する。その後このボクセルデータをホスト上のViewer等が表示などに使用する。

##### 4.4 データ転送と演算のパイプライン化

各PEの共有メモリが2バンク構成なので、2つのバンクを図6のようにダブルバッファとして使用し、データ転送と演算のパイプライン化することにより、データ転送時間を隠蔽している。これは、コンボリユーションの場合にも、バックプロジェクションの場合にも適用できる。

#### 5. ハードウェアの評価

性能評価するにあたり、再構成を行うデータのサイズを表2に示す。

##### 5.1 演算能力

プロセッサあたりの演算能力はピークで、

- 50MFLOPS/PE

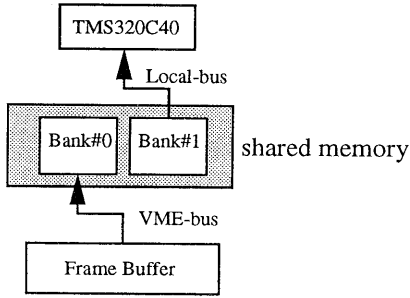


図6 共有メモリのダブルバッファ

である。従って32PEの場合ピーク値では1.6GFLOPSの演算能力を持つ。表2のデータの場合の再構成に要する時間を測定してみると、

- コンボリユーション : 5.6sec/frame
- バックプロジェクション : 527μsec/voxel

である。

例えば、32PE構成の場合を演算時間を見積もつてみると、1PEあたり処理量がコンボリユーションでは11~12フレーム、バックプロジェクションでは1Mvoxelなので演算時間は

- コンボリユーション : 67.3sec
- バックプロジェクション : 276sec

と見積もられる。

## 5.2 データ転送能力

データ転送能力を各デバイス毎に実測により評価した結果を表3に示す。表中以下の点に注意。

- FB.Mem はフレームバッファメモリを表す。
- フレームバッファメモリはブロック転送をサポートしていないので、シングル転送のみ記す。
- Hostがマスタの場合、SPARCボード上のDMACが実際の転送を行う。
- DMACがマスタであるというのはDSPボード上のVME I/FチップのDMACがスレーブとDSPボードの共有メモリとの間の転送を行うということを指す。
- DSPがマスタであるというのはDSPがVMEバスに直接アクセスするということを指す。

表2 評価に使用したデータのサイズ

2D-Projection Data	
フレームサイズ	640 × 480 (16b 固定小数点)
フレーム数	360 (1° 毎に 360)
2D-Convolved Projection Data	
フレームサイズ	320 × 240 (単精度浮動小数点)
フレーム数	360 (1° 毎に 360)
3D-Voxel Data	
ボクセル数	256 <sup>3</sup> (単精度浮動小数点)

### 5.2.1 ボード内バスの転送能力

LBusは各PEが独立にアクセスできるので高速である。LBus上のメモリはリード時80nsec、ライト時120nsecでアクセスできる。

一方、GBusは各PEに共有されるためLBusと比較してかなり遅い。その理由は320C40はバスサイクルのタイミングを規定する25MHzの基準クロックを出力するがこの基準クロックがスベック上かなりばらついており、回路の動作マージンを確保するためサイクル数が伸びてしまっていることによる。

### 5.2.2 VMEバスの転送能力

VMEバスの転送時間はマスターデバイスとスレーブデバイスの組合せやアクセスのタイプによってかなりばらつきが見られた。これはVME I/Fデバイスの種類やVME I/Fとボード上のデバイスを接続する部分の回路構成に大きく依存していることが原因であると思われる。

DSPボードはスレーブ動作時にWrite Postingできるため、リード時とライト時のアクセス時間の差は大きく、DSPボードがスレーブの場合のマスターデバイスからも比較的高速にWrite Cycleが実行できる。

表3 データ転送能力(実測値)

#### LBUSの転送能力

Master	Slave	RW	B/S	Tran.Rate
DSP	Local.Mem	R	S	47.7MB/s
DSP	Local.Mem	W	S	31.8MB/s
DSP	Sh.Mem	R	S	47.7MB/s
DSP	Sh.Mem	W	S	31.8MB/s

#### GBUSの転送能力

Master	Slave	RW	B/S	Tran.Rate
DSP	Sh.Mem	R	S	11.9MB/s
DSP	Sh.Mem	W	S	13.6MB/s

#### VMEバスの転送能力

Master	Slave	RW	B/S	Tran.Rate
Host	FB.Mem	R	S	4.12MB/s
Host	FB.Mem	W	S	4.46MB/s
Host	DSP Board	R	B	5.59MB/s
Host	DSP Board	W	B	7.35MB/s
DMAC	FB.Mem	R	S	4.74MB/s
DMAC	FB.Mem	W	S	4.05MB/s
DMAC	DSP Board	R	B	9.17MB/s
DMAC	DSP Board	W	B	9.35MB/s
DSP	FB.Mem	R	S	4.69MB/s
DSP	FB.Mem	W	S	7.55MB/s
DSP	DSP Board	R	S	3.86MB/s
DSP	DSP Board	W	S	9.54MB/s

## 6. プログラムの改良

演算に関してはコンボリユーションやバックプロジェクトはかなりチューニングされているので、もはや改良の余地が小さいと見られるため、ここではデータの転送方法について検討してみた。

### 6.1 コンボリユーションの処理時間

PE数とコンボリユーションに要する時間との関係を図10に示す。コンボリユーションの場合、VMEバス上のデータ転送量はプロセッサ数によらず一定である。全データ量は

$$(640 \times 480 \times 2)B/frame \times 360frames \\ \cong 221MB$$

であるから、改良前のインプリメンテーションでは図7のようにHostが各PEにフレームデータを供給しているため、Hostが一旦フレームデータをバッファする必要があるので、データ転送のオーバーヘッドが無くても

$$221MB \div 4.12MB/s + 221MB \div 7.35MB/s \\ \cong 83.7sec$$

以上の処理速度は得られない。32PEの場合の演算時間は67sec程度なのでデータ転送がボトルネックとなっていると考えて良い。実際、処理時間を測定するとは97secである。

しかし、図8のようにDSPボード上のDMAコントローラがフレームデータを供給すると直接データが転送できるのでデータ転送時間は

$$221MB \div 4.74MB/sec \cong 46.6sec$$

となり、ボトルネックが解消できると予想される。実際、改良後の処理時間を測定してみると71secとなり、データ転送のボトルネックは解消され、演算時間のほうが処理時間をリミットするようになることが確認できた。

ただし、この場合には同一ボード上の4PEがDMAコントローラを共有するのでDMAコントローラのアクセス権を受け渡す必要があり、プロセッサ間リンクを通じてセマフォを受け渡す機能を追加した。

### 6.2 バックプロジェクトの処理時間

PE数とバックプロジェクトに要する時間との関係を図11に示す。バックプロジェクトの場合、図9のようにデータを転送しているため、VMEバス上のデータ転送量はバス上のブロードキャストができないためボードに比例して増加する。全データ量はボードあたり

$$(320 \times 240 \times 4)B/frame \times 360frames \\ \cong 111MB$$

であるから、Nをボード枚数として同様に

$$111MB \div 4.12MB/s + \\ 111MB \div 7.35MB/s \times N \\ \cong 26.9sec + 15.1sec \times N$$

がバスの転送レートから見た場合の性能の限界である。

コンボリユーションのときと同様にDMAコントローラを使用した場合のデータ転送時間を見積もってみると

$$111MB \div 4.74MB/s \times N \cong 23.4sec \times N$$

となる。N=8の場合を考えると  
(HOST)147.7sec < (DMAC)187.3sec  
となりDMAコントローラを使用するとデータ転送時間が増大してしまう。しかし、演算時間が276secであるため、どちらにしろ演算のほうがボトルネックになる。

## 7. まとめ

現在のハードウェアの構成では、データ転送能力と演算能力のバランスという面では32PE構成が適当であるが、コンボリユーションの場合にはPE数30あたりから、データ転送がボトルネックになっていた。

これを改善するために、フレームデータを供給するデバイスにホスト(SPARC)からマルチプロセッサボード上のDMAコントローラに変更したところ、コンボリユーションの処理時間を97secから71secに短縮することができた。

一方、バックプロジェクトの場合には32PEまでは演算時間が処理時間をリミットしており、データ転送方法を改良しても性能改善には繋がらない。

## 参考文献

- 1) Feldkamp, L.A. and Davis, L.C. and Kress, J. W.: Practical cone-beam algorithm, *J. Optical Society of America*, Vol.1, pp.612-619 (1984)
- 2) Webb, J. and Sutcliffe, J. and Burkinshaw, L. and Horman, A.: Tomographic Reconstruction from Experimentally Obtained Cone-Beam Projection, *IEEE Trans.*, Vol.MI-6, pp.67-73 (1987)
- 3) Endo, M. and Satoh, K. and Okazaki, T. and Hattori, Y. and Kobayashi, S. and Jimbo, M.: Development of a 3D CT Scanner with a Cone Beam and Videofluoroscopic System, *Suppl. Radiology*, RSNA, Vol.197(P), p.292 (1995)
- 4) Okazaki, T. and Satoh, K. and Kusakabe, M. and Endo, M. and Fukuda, Y. and Sasaki, T. and Iida, R.: A parallel processing system for high-speed volume reconstruction of a 3D X-ray CT, *Proc. SPIE Medical Imaging*, Vol.2431, pp.456-459 (1995)
- 5) 遠藤, 吉田, 松本, 館野, 日下部: コーンビームCTによる正常人胸部の撮影, 第55回日本医学放射線学会学術発表会抄録 S119 演題 426 (1996)
- 6) 佐々木, 福田, 岡崎, 遠藤: 分散メモリ型マルチプロセッサシステムを用いた三次元X線CT像の再構成, 情報処理学会, JSP'96, pp.251-258 (1996)

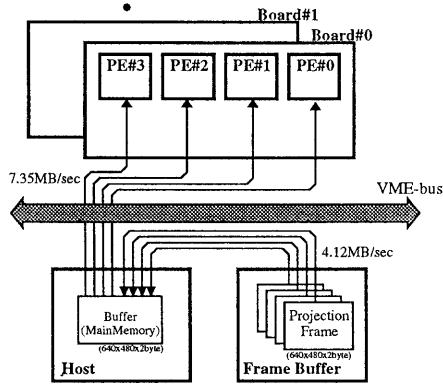


図7 コンボリューションの場合のフレームデータの供給 (HOST)

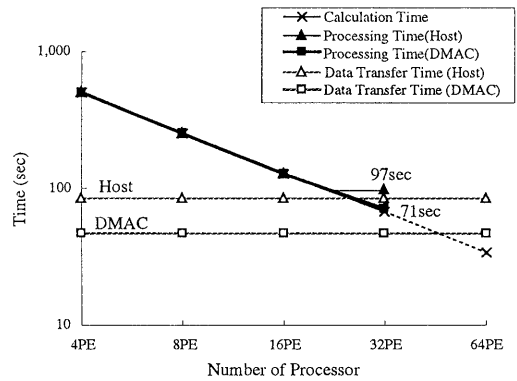


図10 コンボリューションの処理時間 (実測値)

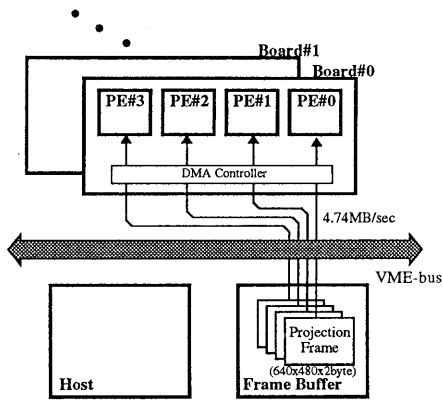


図8 コンボリューションの場合のフレームデータの供給 (DMAC)

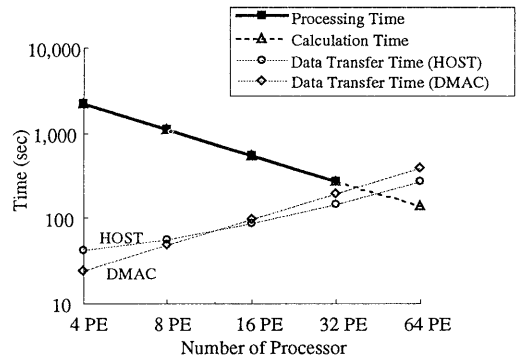


図11 バックプロジェクションの処理時間 (実測値)

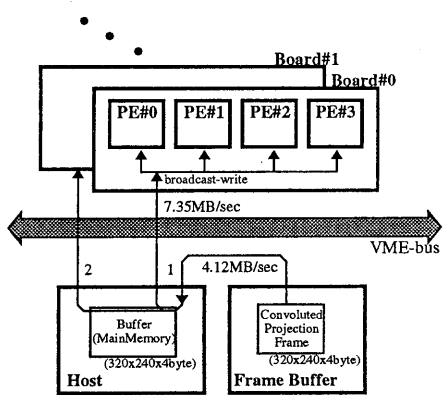


図9 バックプロジェクションの場合のフレームデータの供給

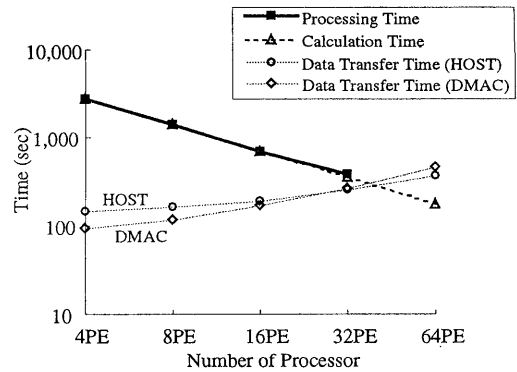


図12 再構成に要する時間 (実測値)