

sgshare 分岐予測機構における選択機構が予測性能に与える影響の評価

布施 裕基 安藤 秀樹 島田 俊夫

名古屋大学大学院 工学研究科

本論文では、破壊的競合の削減により高い分岐予測精度を実現する sgshare 予測機構において、PHT の選択精度を改善することで予測精度の改善を試みる。そこで、従来の PHT の選択器に代わって分岐履歴情報を付加した選択器を用い、選択器の変更が予測精度に与える影響について評価を行う。SPECint95 ベンチマークを用いた評価の結果、グローバル分岐履歴を付加した理想的な選択器では、従来の選択器と比較して予測精度を改善できることが分かった。一方、グローバル分岐履歴を付加した現実的な選択器では、偏りの大きい分岐命令の選択精度が悪化し破壊的競合が増加することで、予測精度の改善量は制限を受けることが分かった。ローカル分岐履歴を付加した選択器では、選択精度の改善による破壊的競合の削減の効果は少なく、sgshare 予測機構の選択器として用いることは不適切であることが分かった。

Evaluation of impact that the selector of sgshare branch predictor has on prediction performance

Yuuki Fuse Hideki Ando Toshio Shimada

Graduate School of Engineering, Nagoya University

In this paper, we attempt to improve branch prediction accuracy by improving selection accuracy of PHT in *sgshare* branch predictor, which achieved high branch prediction performance by reduction of destructive aliasing. We use the selector with branch history information instead of the traditional selector, and evaluate the effect on prediction accuracy caused by the modification of the selector. Our evaluation results show that we can improve prediction accuracy by using the ideal selector with global branch history compared to the traditional selector. On the other hand, we have found that predictor performance improvement is limited when using the realistic selector with global branch history, because selection accuracy of strongly-biased branches becomes worsen and destructive aliasing increases. We have also found that it is inappropriate to use the selector with local branch history as the selector of *sgshare* predictor, because there is little effect of destructive aliasing reduction.

1 はじめに

深いパイプライン構成と広い命令発行幅を持つ近年のスーパースカラ・プロセッサにおいては、分岐予測精度がプロセッサの性能に大きな影響を与える。今後の高性能プロセッサの性能を十分に引き出すためには、現在よりもさらに高精度の分岐予測が要求されると考えられる。

近年の分岐予測機構の研究では、予測情報を保持するテーブル (PHT: Pattern History Table) において発生する競合の問題 [1] に注目し、この競合の問題を解決することでさらに高い予測精度を実現したものが多く見られる [2][3][4][5][6][7][8]。

sgshare 予測機構 [2] はそのような分岐予測機構の 1 つであり、PHT を分岐方向の偏りによって 2 つに分離し、分離された PHT を選択器が選択するという予測方式を採用することで、PHT において発生する破壊的競合 [1] を削減し、高い分岐予測精度を実現した。

sgshare 予測機構では、選択器の精度を改善するこ

とで予測精度をさらに改善できると考えられる。なぜならば、選択精度を改善することで各 PHT が正しい偏りの情報で更新される機会が増加するため、PHT での破壊的競合をさらに削減できると考えられるからである。本論文では、sgshare 予測機構において選択精度を改善するために、分岐履歴情報を付加した選択器を使用することを提案する。そして、分岐履歴情報を付加した選択器を用いることが予測精度に与える影響について評価を行う。

以下、2 章では関連研究および sgshare 予測機構について説明する。3 章では sgshare 予測機構における選択器の役割について考察する。4 章では分岐履歴情報を付加した選択器が予測精度に与える影響について評価を行う。5 章で本稿をまとめる。

2 関連研究

本章では、分岐予測に関する関連研究について述べる。また、本稿での評価の対象となる sgshare 予測機構の基本動作についての説明を行う。

2.1 分岐予測に関する研究

過去に提案された分岐予測機構の多くは、分岐命令の過去の分岐方向の振る舞いと将来の分岐方向との間に相関があることを利用して予測を行うものである。その初期の研究において、2ビットカウンタ(2bc)予測機構 [10] が提案された。

2bc 予測機構は、各エントリが2ビットカウンタで構成されるテーブルを使用して予測を行う。分岐命令は分岐命令アドレスを用いてテーブルを参照し、参照したカウンタ値によって次の分岐方向の予測を得る。分岐命令の結果が Taken であれば対応するカウンタを1増加させ、Not-taken であれば1減少させる。

2レベル適応分岐予測機構 [11] は、2bc 予測機構を高精度化した予測機構である。2レベル適応分岐予測機構では、分岐命令アドレスに加えて過去の分岐履歴情報を予測に利用している。利用する主な分岐履歴情報には、グローバル分岐履歴とローカル分岐履歴の2種類がある。GAs 予測機構 [11] や gshare 予測機構 [12] に代表されるグローバル分岐履歴を利用する予測機構では、予測しようとする分岐命令の直前に現れた数個の分岐命令の分岐結果を利用して予測を行う。また PAs 予測機構 [11] に代表されるローカル分岐履歴を利用する予測機構では、予測しようとする分岐命令の過去の分岐結果のパターンを利用して予測を行う。

分岐予測機構では、競合の発生により予測精度が制限されることが過去の研究において明らかになった [1]。特に、予測に用いる情報の多い2レベル適応分岐予測機構においては、2bc 予測機構に比べて競合の発生量は多くなる [1]。そこで、2レベル適応分岐予測機構によって得られる予測精度の向上を維持しながら、競合による悪影響を低減するための工夫を組み込むことで、高い分岐予測精度を実現する分岐予測機構が数多く提案されている [2][3][4][5][6][7][8]。

また、Chang らは静的な分岐方向の偏りに応じて分岐命令の分類を行うことで、分岐予測に分岐履歴情報を用いた場合の分岐方向の偏りと分岐予測精度との関連について評価を行った [9]。

2.2 sgshare 予測機構

sgshare 予測機構 [2] は、gshare 予測機構において発生する競合の問題を解決し、予測精度を改善する分岐予測機構として提案された。sgshare 予測機構は、競合の中でも特に破壊的競合 [1] と呼ばれる種類の競合に注目している。

競合のない状態では予測ミスを起こさなかった分岐命令が、競合の発生により予測ミスとなった場合、

その時に発生した競合を破壊的競合と呼ぶ。破壊的競合は、分岐方向の偏りの異なる2つ以上の分岐が、予測時に PHT の同じエントリを使用することによって発生する。sgshare 予測機構では、この破壊的競合の発生を削減することにより予測精度の向上を目指している。

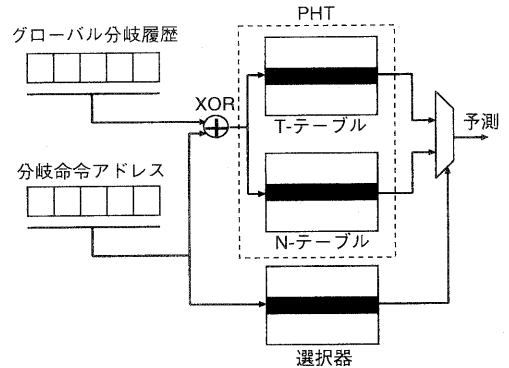


図 1: sgshare 予測機構の構成

図 1 に sgshare 予測機構の構成を示す。sgshare 予測機構では、gshare 予測機構においてただ1つ存在していた PHT を2つに分割し、それぞれを T-テーブルおよび N-テーブルと名付けている。そして、分岐命令毎に、Taken に偏りの大きい分岐は T-テーブルを、Not-taken に偏りの大きい分岐は N-テーブルを使用させるように動作する。同じ偏りを持つ分岐命令の予測情報を同一の PHT に割り当てることで、PHT において競合が発生したとしても、それが破壊的競合となる可能性は単一の PHT を用いた時に比べて低くなり、破壊的競合の削減につながる。

予測の際に T-テーブル、N-テーブルのどちらを使用するかは、PHT とは別に設けられた選択器が決定する。選択器の各エントリは1ビットあるいは2ビットのカウンタで構成され、分岐毎の分岐方向の偏り情報を保持する。

sgshare 予測機構の動作は次の通りである。分岐予測時には、T-テーブル、N-テーブルおよび選択器を同時に参照し、選択器の出力が Taken であれば T-テーブルの出力を、Not-taken であれば N-テーブルの出力を予測結果として出力する。予測を行った分岐命令の結果が判明すると、選択器と、予測時に選択器によって選択された側の PHT を、分岐結果によって更新する。

3 選択器に関する考察

sgshare 予測機構では、選択器での PHT の選択精度を改善することで、予測精度を改善できると考えられる。選択器での PHT の選択が誤りであった場合、予測に対して次の 2 つの悪影響が考えられる。1 つは、予測時に誤った偏り方向の PHT を用いることで、正しい偏り方向の PHT を選択した場合に比べて予測ミスを起こしやすくなるという点である。もう 1 つは、更新時に PHT の偏り方向とは逆方向の偏りにカウンタが更新されるため、そのカウンタを使用する別の分岐命令が現れた場合、たとえ正しい偏り方向の PHT を選択していたとしても破壊的競合が発生し予測ミスを起こす可能性があるという点である。従って、選択器での PHT の選択精度の改善により、前述の悪影響を低減させることで、予測精度の改善が期待できる。

現在の sgshare 予測機構の選択器は、各エントリに設けた 1 ビットあるいは 2 ビットのカウンタを用いて分岐命令毎の分岐方向の偏りを測定し、その偏りに応じて PHT を選択している。今、静的な分岐方向の偏りで分岐命令を分類する [9] ことを考える。偏りの大きい分岐命令については、各分岐命令は選択器に割り当てられた 1 つのカウンタによって、偏りを容易に測定することができる。一方で、条件によって分岐方向の変わる偏りの小さい分岐命令については、1 つのカウンタのみではその振る舞いを捉えるには不十分である。このことから、現在の選択器では偏りの小さい分岐命令において PHT の選択を十分正確には行っていないものと考えられる。しかし、偏りの小さい分岐命令の振る舞いをうまく捉える方法が存在する。それは分岐履歴情報を用いることである。過去の分岐予測の研究においても、分岐履歴情報を用いない予測機構 (たとえば、2bc 予測機構 [10]) と、分岐履歴情報を用いた予測機構 (たとえば、gshare 予測機構 [12]) との予測精度の差は明らかである。そこで、sgshare 予測機構の選択器についても分岐履歴情報を付加することで、偏りの小さい分岐命令の選択精度を改善することができ、その結果予測精度を改善できるのではないかと考えられる。

4 分岐履歴情報を付加した選択器が予測精度に与える影響の評価

本章では、sgshare 予測機構の選択器に分岐履歴情報を付加することで選択精度の改善を試み、選択精度が予測精度に与える影響について評価を行う。選択器に付加する分岐履歴情報は、グローバル分岐履

歴とローカル分岐履歴の 2 種類について評価を行う。

4.1 評価環境

評価にはトレース駆動型シミュレータを使用した。ベンチマークプログラムは SPECint95 の 8 種を使用した。

また、比較対象として、T-テーブル、N-テーブル、選択器がともに 2K バイト (インデックス長 13 ビット) で総ハードウェア量が 6K バイトとなる sgshare 予測機構を用いた。

4.2 グローバル分岐履歴を用いた選択器

本節では、従来の選択器の他に、グローバル分岐履歴を付加した選択器として次の 2 種類の選択器を仮定して評価を行う。

1 つは、理想的な選択器である。この選択器ではハードウェア量の制限を設けず、従来の選択器で使用する 13 ビットの分岐命令アドレスに、グローバル分岐履歴ビットを単純に追加したインデックス長を用いる。もう 1 つは、現実的な選択器である。この選択器は、従来の選択器と同じインデックス長を持ち、同じハードウェア量で構成される gshare 予測機構である。

表 1 に測定結果を示す。理想的な選択器および現実的な選択器では、選択器に用いるグローバル分岐履歴長を 0 から 13 (現実的な選択器のインデックス長の最大値) まで変化させた時に、予測ミス率が最も低くなる場合の予測ミス率と、その時に選択器で用いた履歴長 (最適履歴長) を示してある。

まず、理想的な選択器での結果について述べる。表 1 より、全てのベンチマークにおいて、理想的な選択器では従来の選択器よりも低い予測ミス率となっている。この結果より、選択器において理想的にグローバル分岐履歴を用いることで、予測精度改善の効果があるということが分かる。

次に、現実的な選択器での結果について考察する。表 1 より、現実的な選択器では、jpeg を除き従来の選択器よりも低い予測ミス率を達成している。しかし、gcc と go では理想的な選択器の場合と比べて予測ミス率の改善量は非常に少なくなっている。

図 2 は、現実的な選択器での破壊的競合の削減量を示す。縦軸は従来の選択器に対する破壊的競合の削減量を示し、正の値であれば破壊的競合の削減、負の値であれば破壊的競合の増加を示す。2 本で組になっている棒グラフは、左側が分岐方向の偏りが 90% 未満の分岐命令の場合、右側が分岐方向の偏りが 90% 以上の分岐命令の場合である。分岐方向の偏りとは、1 つの分岐命令の動的出現回数に対して、多く分岐した分岐方向の出現回数の割合である。

表 1: グローバル分岐履歴を用いた選択器の予測ミス率

ベンチマーク	従来の選択器	理想的な選択器		現実的な選択器	
	予測ミス率 (%)	最適履歴長 (ビット)	予測ミス率 (%)	最適履歴長 (ビット)	予測ミス率 (%)
compress95	7.04	6	6.90	6	6.90
gcc	7.34	13	4.72	2	7.25
go	16.99	13	9.80	2	16.63
jpeg	10.75	13	10.72	0	10.75
li	5.38	5	5.25	5	5.25
m88ksim	1.84	12	1.77	10	1.78
perl	4.42	12	3.71	9	4.19
vortex	0.74	7	0.62	3	0.72
平均	6.81	13	5.47	2	6.73

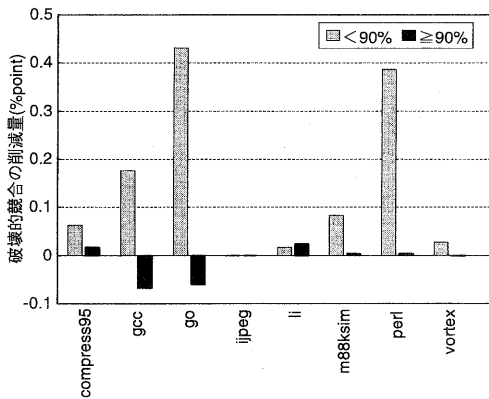


図 2: 現実的な選択器での破壊的競合の削減量

表 1 および図 2 から、ベンチマークはその性質により以下の 3 種類に大別できる。

(1) compress95, li

表 1 において、理想的な選択器と現実的な選択器とで最適履歴長が一致していることから、現実的な選択器においても理想的な選択器の時と同等の性能改善の効果を得られているといえる。

(2) gcc, go, jpeg

表 1 において、理想的な選択器に比べて現実的な選択器では予測ミス率の改善量が少なく、最適履歴長も極端に短いことが分かる。

jpeg は、理想的な選択器においても得られる性能向上はわずかで、現実的な選択器ではそのわずかな性能向上が得られないため最適履歴長が 0 となっている。

gcc, go については、図 2 から、現実的な選択器では偏りの小さい分岐命令の破壊的競合を大きく削減した一方で、偏りの大きい分岐命令の破壊的競合

を増加させていることが分かる。

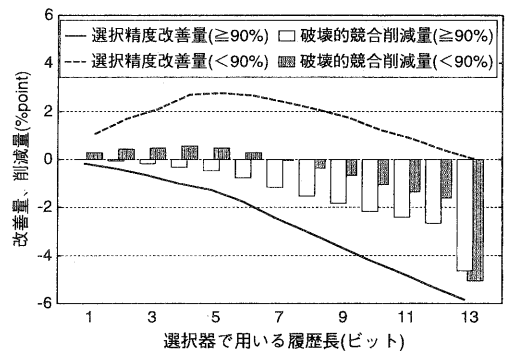


図 3: 現実的な選択器を用いた場合の選択精度の改善量と破壊的競合の削減量 (go)

図 3 は、go において現実的な選択器を用いた場合の、選択精度の改善量と破壊的競合の削減量との関係を示す。縦軸は、従来の選択器に対する選択精度の改善量および破壊的競合の削減量であり、横軸は選択器で用いる履歴長である。折れ線グラフは選択精度の改善量を、棒グラフは破壊的競合の削減量を示している。各グラフはさらに 2 つに分類している。1 つは分岐方向の偏りが 90% 以上の分岐命令に対するものであり、他方は 90% 未満に対するものである。

図 3 より次のことが分かる。現実的な選択器で用いる履歴長を長くすると、偏りの大きい分岐命令の選択精度は単調に悪化する。偏りの小さい分岐命令の選択精度は、履歴長が 5 になるまでは改善していくが、それ以上の履歴長になると逆に悪化していく。これは、履歴ビットの付加により 1 つの分岐命令が選択器の複数のエントリを使用するようになったこ

とで、選択器において発生する競合が増加したためである。偏りの大きい分岐命令の選択精度の悪化は、そのまま破壊的競合の増加に繋がっている。一方、偏りの小さい分岐命令は、履歴長が7以上になると、選択精度は従来よりも改善しているにも関わらず破壊的競合が増加している。これは、偏りの大きい分岐命令の破壊的競合の増加でPHTが汚染されることが、偏りの小さい分岐命令の破壊的競合の増加につながり、その増加量が選択精度の改善による破壊的競合の削減量を上回ったものと考えられる。従って、図3から、偏りの大きい分岐命令による破壊的競合の増加が少なく、かつ偏りの小さい分岐命令の破壊的競合の削減量が多くなるような場合が最適履歴長(この場合は2)となっていることが分かる。

(3) m8ksim, perl, vortex

これらは上記の2つの分類の中間の性質を示しており、偏りの小さい分岐命令の選択精度の向上により、図2において破壊的競合を削減していることが分かる。また、偏りの大きい分岐命令については、選択器の変更は破壊的競合の増減にほとんど影響していない。

以上の結果をまとめる。グローバル分岐履歴を付加した理想的な選択器では、従来の選択器と比較して選択精度を改善することで予測精度を改善することができることが分かった。また、グローバル分岐履歴を付加した現実的な選択器において、理想的な選択器と比較して予測精度の改善量が少ないのは、偏りの大きい分岐命令の選択精度の悪化による破壊的競合の増加により、予測精度の改善量が制限を受けるためであることが分かった。

4.3 ローカル分岐履歴を用いた選択器

本節では、従来の選択器の他に、ローカル分岐履歴を付加した選択器としてPAs予測機構を用いて評価を行う。PAs予測機構は、従来の選択器とはほぼ同一のハードウェア量で、全ベンチマーク平均の予測ミス率が最も小さくなる履歴長とした。

表2は、従来の選択器およびPAs予測機構を用いた選択器(以下PAs選択器と呼ぶ)での予測ミス率の比較を示す。また、図4は、PAs選択器を用いたことによる予測ミス率の改善の内訳を示す。縦軸は従来の選択器に対する予測ミス率の改善量であり、正の値であれば予測ミス率削減、負の値であれば増加を示す。2本で組になっている棒グラフは、左側が分岐方向の偏りが90%未満の分岐命令の場合、右側が分岐方向の偏りが90%以上の分岐命令の場合である。予測ミス率の改善量はさらに2種類に分類しており、一方は破壊的競合が原因の予測ミスの改善量を、他方は競合によらない本質的な予測ミスの

表 2: ローカル分岐履歴を付加した選択器の予測ミス率

ベンチマーク	従来の選択器 (%)	PAs 選択器 (%)
compress95	7.04	6.19
gcc	7.34	7.95
go	16.99	17.44
jpeg	10.75	10.66
li	5.38	5.31
m8ksim	1.84	1.81
perl	4.42	4.30
vortex	0.74	0.77
平均	6.81	6.81

改善量である。

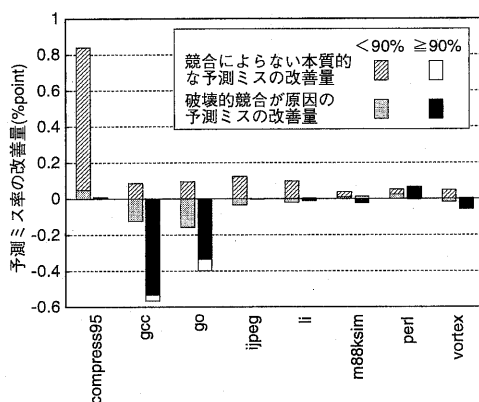


図 4: ローカル分岐履歴を用いた選択器での予測ミス率改善の内訳

表2および図4から、ベンチマークはその性質により以下の3種類に大別できる。

(1) compress95

表2において、従来の選択器と比較してPAs選択器では予測ミス率が大きく改善していることが分かる。また図4より、偏りの小さい分岐命令での、競合によらない本質的な予測ミスの改善量が多いことが分かる。この原因は次のように考えられる。

分岐履歴情報を用いた予測では、分岐方向の偏りが小さい分岐命令の振る舞いを、分岐履歴パターンを用いて細かく分類することで、個々の分岐履歴パターンでの分岐方向の偏りを見出そうとしている。しかし、分岐履歴パターンを用いてもなお強い分岐方向の偏りが見つけられない場合には、本質的な予測ミスが発生する。PAs選択器を用いた場合、予測にローカル分岐履歴とグローバル分岐履歴の両方を

用いるため、1つの分岐命令についての分岐履歴パターンによる分類は従来よりも細くなる。そのため、従来の分類では強い偏り方向を持たなかった分岐履歴パターンについても、さらに細かく分類することで強い偏り方向を見出せる機会が増加し、本質的な予測ミス削減できたものと考えられる。

(2) gcc, go

表2において、従来の選択器と比較して予測ミス率が悪化していることが分かる。また図4より、これらはいずれも偏りの大きい分岐命令の破壊的競合が増加している。この理由は、グローバル分岐履歴を付加した選択器の場合と同じく、履歴情報を用いることで偏りの大きい分岐命令の選択精度が悪化したためである。一方、偏りの小さい分岐命令についても、偏りの大きい分岐命令の破壊的競合の増加に追従して破壊的競合が増加しており、全体として予測ミス率を悪化させる結果となっている。

(3) jpeg, li, m8ksim, perl, vortex

表2および図4において、従来の選択器と比較して予測ミス率の変化はわずかであり、PAs選択器を用いる利点は少ない。

以上の結果をまとめる。ローカル分岐履歴を付加した選択器を用いても、compress95を除くベンチマークでは予測ミス率改善の効果は少ない。逆にgccとgoでは、偏りの大きい分岐命令の選択精度の悪化が破壊的競合を著しく増加させ、予測精度を悪化させる。これは、破壊的競合を削減することで予測精度の向上を目指すsgshare予測機構の目的と相反している。従って、sgshare予測機構の選択器としてローカル分岐履歴を付加した選択器を用いることは不適切であるといえる。

5 まとめ

高性能プロセッサの性能を十分に引き出すためには、分岐予測精度のさらなる改善が求められる。本論文では、破壊的競合の削減により高い分岐予測精度を実現するsgshare予測機構において、従来の選択器の代わりに分岐履歴情報を付加した選択器を用いることを提案し、選択精度の改善が予測精度に与える影響について評価を行った。評価の結果、グローバル分岐履歴を付加した理想的な選択器では、従来の選択器と比較して予測精度を改善できることが分かった。一方でグローバル分岐履歴を付加した現実的な選択器では、偏りの大きい分岐命令の選択精度が悪化し破壊的競合が増加することによって、予測精度の改善量は制限を受けることが分かった。また、ローカル分岐履歴を付加した選択器では、選択精度の改善による破壊的競合の削減の効果は少なく、sgshare予測機構の選択器として用いることは

不適切であることが分かった。

謝辞

本研究の一部は、文部省科学研究費補助金基盤研究(C)課題番号1068034、同じく課題番号11680351、及び財団法人カシオ科学振興財団研究助成の支援により行った。

参考文献

- [1] C. Young, N. Gloy, and M. D. Smith, "A Comparative Analysis of Schemes for Correlated Branch Prediction," In *Proc. 22nd Int. Symp. on Computer Architecture*, pp.276-286, June 1995.
- [2] 野口良太, 森 敦司, 小林良太郎, 安藤秀樹, 島田俊夫, "分岐方向の偏りを利用し破壊的競合を低減する分岐予測方式," 情報処理学会論文誌, Vol.40, No.5, pp.2119-2131, 1999年5月.
- [3] C-C. Lee, I-C. K. Chen, and T. N. Mudge, "The Bi-Mode Branch Predictor," In *Proc. 30th Int. Symp. on Microarchitecture*, pp.4-13, December 1997.
- [4] E. Sprangle, R. S. Chappell, M. Alsup, and Y. N. Patt, "The Agree Predictor: A Mechanism for Reducing Negative Branch History Interference," In *Proc. 24th Int. Symp. on Computer Architecture*, pp.284-291, May 1997.
- [5] P. Michaud, A. Sez nec, and R. Uhlig, "Trading Conflict and Capacity Aliasing in Conditional Branch Predictors," In *Proc. 24th Int. Symp. on Computer Architecture*, pp.292-303, May 1997.
- [6] P-Y. Chang, M. Evers, and Y. N. Patt, "Improving Branch Prediction Accuracy by Reducing Pattern History Table Interference," In *Proc. 4th Int. Conf. on Parallel Architectures and Compilation Techniques*, pp.48-57, October 1996.
- [7] T. Juan, S. Sanjeevan, and J. J. Navarro, "Dynamic History-Length Fitting: a third level of adaptivity for branch prediction," In *Proc. 25th Int. Symp. on Computer Architecture*, pp.155-166, June 1998.
- [8] A. N. Eden and T. Mudge, "The YAGS Branch Prediction Scheme," In *Proc. 31st Int. Symp. on Microarchitecture*, pp.69-77, December 1998.
- [9] P-Y. Chang, E. Hao, T-Y. Yeh, and Y. N. Patt, "Branch Classification: A New Mechanism for Improving Branch Predictor Performance," In *Proc. 27th Int. Symp. on Microarchitecture*, pp.22-31, November 1994.
- [10] J. K. Lee and A. J. Smith, "Branch Prediction Strategies and Branch Target Buffer Design," *Computer*, 17(1), January 1984.
- [11] T-Y. Yeh and Y. N. Patt, "A Comparison of Dynamic Branch Predictors that use Two Levels of Branch History," In *Proc. 20th Int. Symp. on Computer Architecture*, pp.257-266, May 1993.
- [12] S. McFarling, "Combining Branch Predictors," *WRL Technical Note TN-36, Digital Western Research Laboratory*, June 1993.