

## 小規模 FPGA による実時間歩行者検出

小林駿也<sup>†</sup> 梅津 直弥<sup>‡</sup> HU Zijian<sup>‡</sup> 山口 佳樹<sup>‡</sup>

<sup>†</sup>筑波大学情報学群情報科学類

<sup>‡</sup>筑波大学システム情報工学研究科コンピュータサイエンス専攻

### 1 はじめに

歩行者検出には、歩行者の服装や向き、その場の明るさに左右されない特徴量を用いる必要がある。そこで本研究では Histogram of Oriented Gradients (HOG) を採用した。HOG は輝度の変化量を用いる特徴量であり、明るさの変化に強く、輪郭情報を捉えることができる特徴量となっている。HOG 特徴量の抽出は、反復的な計算を要するため計算量が大きくなってしまふ。そこで FPGA による HOG 特徴量の抽出を行った。

### 2 HOG

HOG 特徴量はピクセルの輝度の変化の方向ごとの強度を計算し、ピクセルをいくつかまとめたセル単位でヒストグラム化した後、セルをいくつかまとめたブロック単位で正規化することで求められる。

#### 2.1 輝度強度・勾配を求める

ある画素 P の座標を  $(x, y)$ 、画素 P の x 方向の輝度勾配を  $f_x(x, y)$ 、y 方向の輝度勾配を  $f_y(x, y)$  とする。

$$\begin{cases} f_x(x, y) = L(x + 1, y) - L(x - 1, y) \\ f_y(x, y) = L(x, y + 1) - L(x, y - 1) \end{cases}$$

これらを用いて輝度の勾配強度  $\text{norm}(x, y)$ 、輝度勾配角  $\text{theta}(x, y)$  を以下の式で求める。

$$\begin{cases} \text{norm}(x, y) = \sqrt{f_x(x, y)^2 + f_y(x, y)^2} \\ \text{theta}(x, y) = \tan^{-1}(f_y(x, y) / f_x(x, y)) \end{cases}$$

#### 2.2 セルによるヒストグラム化

HOG では、ヒストグラムを利用する。そこで、 $p \times p$  ピクセルで 1 つのセルを作り、勾配方向と勾配強度でヒストグラムを作成する。その際、180 度を 20 度ごとに分割し、9 つの方向に振り分けてヒストグラムを作成する。

### 2.3 ブロックごとの正規化

セルを  $q \times q$  で構成されたブロックを作り、このブロックごとに特徴量  $v(n)$  を正規化する。

$$v'(n) = \frac{v(n)}{\sqrt{\sum_{k=1}^{q \times q} v(k)^2 + \epsilon}}, \epsilon = 1$$

この計算はブロックを 1 セルずつずらしながら行う。よって、この特徴量の次元  $\text{dim}$  は以下のようになる。ただし、セルサイズ  $p \times p$  ピクセル、ブロックサイズ  $q \times q$  セル、画像サイズ  $\text{width} \times \text{height}$  ピクセルとする。

$$\text{dim} = \left(\frac{\text{width}}{p} - q + 1\right) * \left(\frac{\text{height}}{p} - q + 1\right) * q^2 * 9$$

### 3 提案手法

#### 3.1 実装環境

表 1 に本研究の実装環境を示す。使用した Atlys ボードには Xilinx Spartan-6 LX45 (XC6SLX45-2CSG324C) が搭載されている。

表 1 : 実装環境

FPGA	Digilent 社 Atlys ボード
開発ソフトウェア	ISE Design Suite
カメラモジュール	Digilent 社 VmodCAM

#### 3.2 実装概要

図 1 に、2 つのカメラの HOG 特徴量抽出領域を比較してその対応箇所をディスプレイに表示する、というシステムの概要を示す。

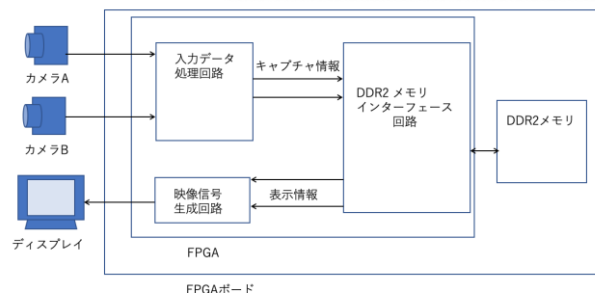


図 1 : システム概要

Real-time pedestrian detection system with a small-size FPGA

<sup>†</sup> College of Information Science, School of Informatics, University of Tsukuba

<sup>‡</sup> Department of Computer Science, Graduate School of Systems and Information Engineering, University of Tsukuba

図2に2つのカメラのHOG 特徴量抽出領域を示す。今回は小規模 FPGA を用いたため、セルサイズは2×2ピクセル、ブロックサイズは2×2セル、比較領域は4×4ピクセルとした。

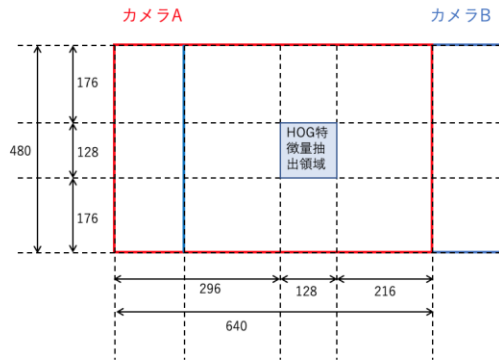


図 2 : HOG 特徴量抽出領域

## 4 結果

### 4.1 実験結果

図3に天井回り縁にカメラBの比較領域を合わせた実験結果を示す。左がカメラA, 右がカメラBの画像であり, カメラBの比較領域(青枠)と対応したところをカメラA側の画面に表示している。

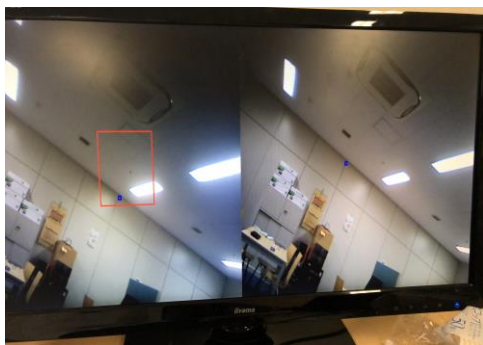


図 3 : 実行結果 1

図4にカメラBの比較領域を壁の何もないところに合わせた実験結果を示す。

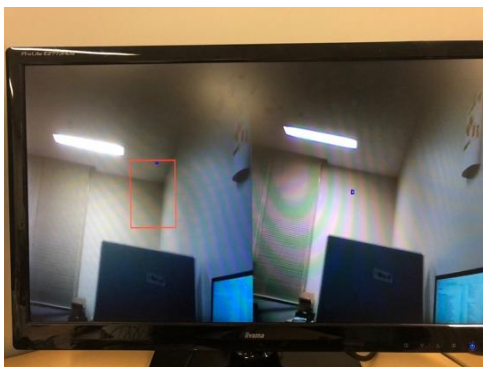


図 4 : 実験結果 2

## 4.2 考察

実験結果1ではカメラAとカメラBで対応した場所を表示したが, 実験結果2ではまったく関係のない場所が表示された。これは比較領域が小さいため, 比較するブロックの特徴量の差がなくなってしまったことが原因であると考えられる。

## 5 評価

### 5.1 リソース使用率

表2にリソース使用率を示す。BRAMの使用率が高いのは, 輝度の勾配強度や arctan, 正規化の計算をLUT化するときのメモリとしてBRAMを用いたためである。

表 2 : リソース使用率

Slice Logic Utilization	Used	Available	Utilization
Registers	4,763	54,576	8%
LUT	11,971	27,288	43%
RAMB16BWERs	83	116	71%
IOBs	98	218	44%

## 6 まとめ

今回は使用したFPGAが小規模なものだったため対応する点がもとめられない結果もあったが, これは大規模なFPGAを用いることで解決できる。今後の研究では, 識別器をFPGAで実装し, 今回の研究と組み合わせ, FPGAでの実時間歩行者検出を目指す。

## 参考文献

- [1] 八藤磨生 宮島敬明 松谷宏紀 天野英晴 データベース前処理用HOG変換のFPGA実装
- [2] 天野英晴 FPGAの原理と構成 オーム社
- [3] 門田亮二 中村行宏 宮本龍介 実時間歩行者認識に向けたHOG特徴抽出のハードウェア実装
- [4] 青木孝 細谷英一 大塚卓哉 小野澤晃 リアルタイム画像識別におけるスケーラブルアーキテクチャの設計
- [5] 長嶺佑哉 吉弘憲大 田向権 高位合成によるMRCoHOG特徴量のFPGA実装に関する評価
- [6] 細谷英一 青木孝 大塚卓哉 関原悠介 小野澤晃 多数カメラ映像に対するリアルタイム画像識別処理ハードウェアの実装
- [7] 田原あかね 林田与志樹 Theint Theint Thu 柴田裕一郎 小栗清 FPGAによる物体追跡用パーティクルフィルタの高効率実装
- [8] 藤田亮 大石将仁 林田与志樹 柴田裕一郎 小栗清 高位合成を用いた人検出画像処理のFPGA実装に関する一考察
- [9] 林田与志樹 大石将仁 藤田亮 柴田裕一郎 小栗清 FIND特徴を用いたリアルタイム人検出システムのFPGA化の検討