

# SOTBによるCPU“GC-SOTB”への組み込みOSの移植と ボディバイアス制御機能の試作

濱田 槇亮<sup>†1,a)</sup> 小柴 篤史<sup>†1</sup> 大城研治<sup>†1</sup> 天野英晴<sup>†2</sup> 並木 美太郎<sup>†1</sup>

## 1. はじめに

Internet of Things(IoT)の実現には、ウェアラブルデバイスやセンサデバイスへの電力供給に関する問題の解決が必須である。バッテリー駆動のデバイスでは使用できる電力は限られており、低消費電力マイクロコントローラによって駆動時間の延長を図ることができる。

LSIの消費電力を削減する画期的な製法として手法として、Silicon on Thin Buried Oxide(SOTB)がある[1]。SOTBを用いて製造されたLSIは、ニアスレシールドコンピューティングによって電源電圧を閾値電圧付近まで下げることができ、電源電圧が0.5V未満での動作が可能となっている。さらにボディバイアス制御によって、基板に印加するバイアス電圧を変化させることによって、LSIのリーク電流量と最大動作周波数のトレードオフを取ることができる。システムの状態に合わせて動的にボディバイアス制御を行うことで、最適な実行性能の提供と効率的な消費電力削減が達成できる。

本研究では、SOTBを適用したCPU“GC-SOTB”へ組み込みOSを移植しボディバイアス制御を実現する。

## 2. Silicon on Thin Buried Oxide

SOTBは、超低電圧デバイス研究組合(LEAP)が開発した低電力組み込みシステム向けのSOI(Silicon On Insulator)トランジスタである。電源電圧を閾値電圧付近まで下げることが可能であり、またリーク電流の発生を抑えることができるため高い省電力性能を持つ。さらにバイアス電圧を制御することによって、よりリーク電力を削減することができ、89.7%の削減が確認できている[2]。

### 2.1 ボディバイアス制御

基板のウェル領域に印加する電圧(バイアス電圧)を変更することによって閾値電圧を変更することができる。これをボディバイアス制御(基板バイアス制御)と呼ぶ。電源電圧を印加して動作している状態をしているときに、行われ

るボディバイアス制御を動的ボディバイアス制御と呼ぶ。

ボディバイアス制御によって基板の特性を製造後にも変更することができ、リーク電流と実行性能のトレードオフを取ることができる。最も典型的な制御方法として、処理性能を必要としない時にはリバースバイアスで待機状態へとスリープさせる。処理性能が必要な時にはフォワードバイアスをかけて実行速度を上げる、といった方法が考えられる。システム全体の状況に合わせてボディバイアス制御することによって、最適な実行性能と効率的な省電力が達成できる。

### 2.2 GC-SOTB

GC-SOTBはSOTBを用いて開発されたCPUである。32bit MIPSに準拠したアーキテクチャであり、データキャッシュと命令キャッシュをそれぞれ持っている。GC-SOTBは、CPUとしての機能やTLBなどの機能をまとめたcache部と、命令キャッシュとデータキャッシュから構成させるcache部の2つの部分で構成されている(図1)。core部とcache部は、それぞれ独立してボディバイアス制御ができるようになっており、片方ずつの制御が可能である。

メモリやクロックなどの周辺環境はFPGAで提供され、バイアス電圧は外部のハードウェア機構である電源ボードから供給される。電源ボードはバイアス電圧を柔軟に出力することができ、GC-SOTBからはFPGA経由で制御が可能である。

## 3. 動的ボディバイアスによる省電力化戦略

ボディバイアス制御によるリーク電力削減に着目し、動的ボディバイアス制御によって効率的な電力削減を狙う。しかし、ボディバイアス制御はバイアス電圧を変更するため電力的オーバーヘッドが発生する。そのためボディバイアス制御によって削減できる消費電力量がオーバーヘッドを上回る必要があり、その制御の分岐点となる時間をBreak Even Time(BET)と呼ぶ。1.2Vのリバースバイアスを印加した際のGC-SOTBのBETは表1のとおりである[3]。cacheのみの制御では、2.546msec以上のスリープ

<sup>†1</sup> 現在, 東京農工大学

<sup>†2</sup> 現在, 慶應義塾大学

<sup>a)</sup> hamada@namikilab.tuat.ac.jp

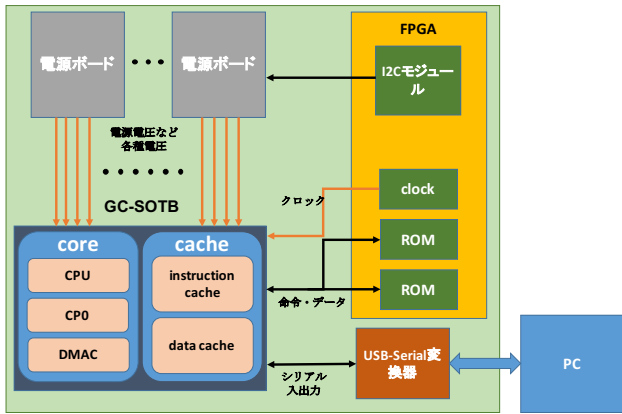


図 1 GC-SOTB の動作環境

表 1 Break Even Time (リバースバイアス 1.2V)[3]

	BET [ms]
cache	2.546
core + cache	10.192

表 2 遷移時間 (リバースバイアス 1.2V)[3]

		wakeup [us]	sleepdown [us]
core	VBP	55.69	59.38
	VBN	116.88	136.72
cache	VBP	67.44	74.11
	VBN	55.25	83.67

で全体として消費電力を削減できる。core と cache の同時制御で消費電力を削減するには、10.192msec 以上のスリープを必要とする。

またバイアス電圧を変更してから基板の状態が変化するまでに時間を要する。システムの動作を保証するために、状態遷移してからシステムの動作を変更する必要がある。状態遷移に要する時間は表 2 である [3]。動作保証のため最も時間がかかる箇所を制御時の待ち時間として採用する。スリープさせる時にはバイアス電圧を変更してから 136.72usec、スリープからの復帰させる時には 116.88usec の経過を待機する。

OS は、BET に基づき効率的にリーク電力を削減する。基本方針は、実行できるプロセスがないときにリバースバイアスで CPU をスリープさせて消費電力を削減する。加えてスリープが可能である時間の長さに応じて、cache 部のみの制御と、core 部と cache 部の同時制御の 2 種類の制御方式を使い分ける。制御方式を切り替えるスリープ時間は、BET と削減できる消費電力量から算出でき 38ms となっていた。スリープ時間が cache の BET 以上かつ 38msec 未満では cache のみ制御を適用し、38msec 以上となる場合では core と cache の同時制御を適用することで、より効率的に消費電力を削減を狙うことができる。

### 3.1 OS による動的ボディバイアス制御

OS のタスクスケジューラへと新しく組み込むボディバ

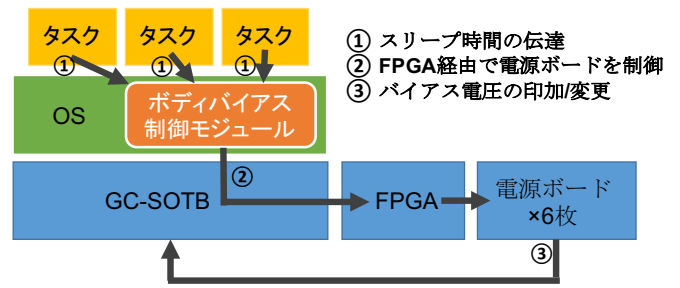


図 2 システム構成

イアス制御モジュールを提案する。本研究では、組み込み OS である TOPPERS に新しく機能を追加する (図 2)。

ボディバイアス制御モジュールは、全てのタスクがスリープした時にボディバイアス制御を開始する。各タスクからスリープ時間を OS から取得するようにし、スリープを開始した時刻とスリープ時間から各タスクがどの時間に復帰するか計算し、システム全体がスリープできる時間を見積もる。見積もったシステム全体のスリープ時間と BET を基にして、前述の方針に従った動的ボディバイアス制御を行う。スリープを起点とした制御となるため、TOPPERS の既存のタスクスケジューラへ変更を加える。動的ボディバイアス制御を行う条件を満たした場合、タスクスケジューラからボディバイアス制御モジュールを呼び出す。

バイアス電圧を変更する電源ボードは、GC-SOTB とは独立したハードウェアとなっており FPGA を通してアクセスできる。電源ボードの制御は、GC-SOTB からのメモリマップド I/O で実現することで特定のアドレスのメモリの読み書きで制御できる。

## 4. おわりに

SOTB を用いて製造された独自チップ GC-SOTB へと、組み込み OS である TOPPERS を移植し、動的ボディバイアス制御機能を新たに組み込んだ。

謝辞 本研究は JSPS 科研費基盤研究 (S) 25220002 の助成を受けたものである。

### 参考文献

[1] Takashi Ishigaki, et al. "Ultralow-power LSI Technology with Silicon on Thin Buried Oxide (SOTB) CMOSFET, Solid State Circuits Technologies", Jacobus W. Swart (Ed.), ISBN: 978-953-307-045-2, InTech, pp. 146-156, 2010

[2] 奥原颯, 北森邦明, 宇佐公良, 天野英晴, "SOTB MOSFET を用いた汎用マイクロコントローラ V850 の動的ボディバイアス制御の検討", 情報処理学会論文誌 vol.57 No.2 pp.1-10, 2016-2

[3] 濱田慎亮, 小柴篤史, 並木美太郎, "SOTB を用いた CPU の省電力 OS スケジューラの基本設計", 研究報告システムソフトウェアとオペレーティング・システム (OS) vol.7 No.2 pp.1-8, 2017-05-09