

能力の小さい1ビットセルオートマトンで生成可能な数列についての考察

上川 直紀^{1,a)} 梅尾 博司^{1,b)}

概要:セルオートマトン (CA) は J. von Neumann により考案された並列計算モデルの一つであり、現在では、複雑系などの多くの分野で研究がなされている。CA はセルと呼ばれる有限状態オートマトンにより構成され、セルは自らと、隣接するセルの内部状態という局所的な情報を元に、自らの内部状態を遷移させる機能しか持たない。しかしながら、この局所的な相互作用がモデル全体に影響を及ぼし、CA は巨大で複雑な事象をシミュレートすることができるという特徴を持つ。本稿では、セル間通信量を1ビットに制限されたモデル CA_{1-bit} 上で数列生成問題を考察し、内部状態が少ない CA_{1-bit} で生成可能な数列について言及する。

A Note on Sequences Generated by Small One-Bit Cellular Automata

NAOKI KAMIKAWA^{1,a)} HIROSHI UMEO^{1,b)}

1. はじめに

セルオートマトン (CA) は生物固有の能力である自己増殖、自己複製機能を形式的に記述するモデルとして、J. von Neumann [10] により考案された並列計算モデルであり、現在では、複雑系などの多くの分野で研究がなされている。CA はセルと呼ばれる有限状態オートマトンにより構成され、セルは自らと、隣接するセルの内部状態という局所的な情報を元に、自らの内部状態を遷移させる機能しか持たない。しかしながら、この局所的な相互作用がモデル全体に影響を及ぼし、CA は巨大で複雑な事象をシミュレートすることができるという特徴を持つ。CA は生命現象の知られざる秘密の探りたいという目的で提案され、発展し、現在では、複雑系などの多くの分野で研究がなされている。CA の応用例として流体シミュレーション、交通流のシミュレーション、社会経済現象の解析等が挙げられる。

CA の研究課題の1つとして、数列生成問題が挙げられる。Wolfram [15], Shackleford et al. [12], Pazo-Roblesa

and Fuster-Sabaterb [11] らは2状態のCAによる乱数生成器について考察を行なった。これらの研究では、1次元の2状態CAのパターンにより2進数を表現し、時間経過により生成される乱数列について言及した。

一方、Arisawa [1], Korec [9], Umeo and Kamikawa [13], [14], Kamikawa and Umeo [2], [3], [4] らは上記の研究とは異なり、1次元CAの左端のセルの内部状態で数列を表現する形式で、CA上の数列生成について考察を行った。また、Kamikawa and Umeo [7] は内部状態数の少ないCAの数列生成能力について考察を行い、1状態および2状態のCAで生成可能な数列を明らかにし、内部状態数について最適となる3状態のCAで実現する3つの数列生成アルゴリズムを明らかにした。また、上川、梅尾 [8] はCAの初期計算状況が数列生成能力に与える影響について考察を行った。一方、Umeo and Kamikawa [13], [14] はセル間の通信量を1ステップにつき1ビットに制限したCAのモデル1ビットセルオートマトン (CA_{1-bit}) 上で数列生成問題について考察を行い、CAと上のアルゴリズムと同様の計算時間で動作する CA_{1-bit} のアルゴリズムが存在することを明らかにした。また、Kamikawa and Umeo [5], [6] は1状態および2状態の CA_{1-bit} で生成可能な数列について考察

¹ 大阪電気通信大学
Osaka Electro-Communication University

a) naoki@osakac.ac.jp

b) umeo@cyt.osakac.ac.jp

し、同じ状態数における CA と CA_{1-bit} の数列生成能力について比較を行った。

本稿では Kamikawa and Umeo [5], [6], 上川, 梅尾 [8] の研究を発展させ、2 状態の CA_{1-bit} で生成可能な数列および、CA と CA_{1-bit} の数列生成能力について考察を行う。

2. セルオートマトン上の数列生成問題

CA はセルと呼ばれる有限状態オートマトン A の有限個のアレイで構成される。図 1 参照。

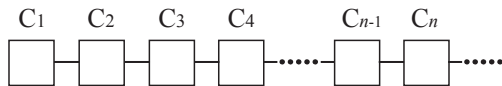


図 1 1次元接続セルオートマトン

$n \geq 1$ とした場合、左端から $C_1, C_2, C_3, \dots, C_n$ と呼ぶ。有限状態オートマトン A を定式化すると、 $A = (Q, \delta, a)$ となる。それぞれ、以下の意味を持つ。

- (1) Q は内部状態の有限集合である。
- (2) δ は状態遷移関数であり、次のように定義される。

$$\delta: Q \times Q \times Q \rightarrow Q$$

この場合の状態遷移関数 $\delta(p, q, r) = s$ ($p, q, r, s \in Q$) は次の意味を持つ。

あるステップ t 時に、セル C_i の内部状態が q であり、左側のセルの内部状態が p 、右側のセルの内部状態が r であると、次のステップ $t+1$ 時にセル C_i の内部状態が s に遷移する。

左端のセル C_1 は左側からの入力として常に外界を表す特殊な状態 $\$$ が入力される。また静止状態 $q (\in Q)$ は隣接する左右のセルの状態が q の場合、 q を維持し続けるという特徴を持つ。すなわち、遷移規則 $\delta(q, q, q) = q$ 、 $\delta(\$, q, q) = q$ が定義される。

- (3) 状態 $a (\in Q)$ は数列生成に使用する特別な状態である。

2.1 2 状態 CA で生成可能な数列

M を 2 状態 CA とし、 $M = (Q, \delta, a)$ 、 $Q = \{q, a\}$ とする。 M の初期計算状況、すなわち、時刻 $t = 0$ 時の M は図 2 に示す様に、全てのセルの内部状態は静止状態 q をとり、 $t = 0$ 時のみ状態 a が外界から C_1 の左側に入力される。 $\{t(n) | n = 1, 2, 3, \dots\}$ を無限に単調増加する正整数の数列とすると、任意の自然数 n について、 $t = t(n)$ 時のみにセル C_1 の内部状態が内部状態 a を取ると、 M は実時間で、数列 $\{t(n) | n = 1, 2, 3, \dots\}$ を生成すると言う。

表 1 に 2 状態 CA の遷移規則表を示す。Table1 中の d_i ($1 \leq i \leq 10$) には Q に属する内部状態が入る。また、遷移規則 $\delta(q, q, q) = q$ 、 $\delta(\$, q, q) = q$ は予め定義されている。表の最初の行 (列) はそれぞれ、右 (左) 側に隣接するセルの

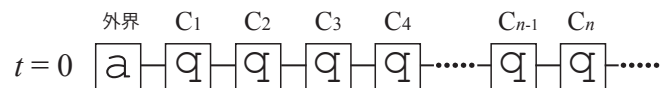


図 2 2 状態 CA の場合の初期計算状況

表 1 2 状態 CA の遷移規則表

		Right State	
		q	a
Left State	q	q	d_1
	a	d_2	d_3
	$\$$	q	d_4

		Right State	
		q	a
Left State	q	d_5	d_6
	a	d_7	d_8
	$\$$	d_9	d_{10}

状態を示す。表内のそれぞれのエンタリーは 1 ステップ後のセルの内部状態を示す。

次に、 M がとりうる遷移規則集合の組み合わせについて考える。 k を自然数とし、 $k \geq 1$ とする。状態遷移関数 δ はセル C_{k-1} 、セル C_k 、セル C_{k+1} の内部状態を入力とし、1 ステップ後のセル C_k の内部状態を与える。 $Q = \{q, a\}$ であるので、 M のセル C_k は q, a の 2 つの状態をとりうる。同様に右側のセル C_{k+1} も 2 つの状態をとりうる。左側のセル C_{k-1} だけは特別に、3 つの状態 $q, a, \$$ をとる。これは、 $k = 1$ の場合、すなわちセル C_1 の左側にはセルは存在せず、常に外界を表す $\$$ が入力されているからである。また、静止状態 q については、 $\delta(q, q, q) = q$ 、 $\delta(\$, q, q) = q$ をあらかじめ定義している。よって、 δ の入力は $(2 \cdot 2 \cdot 3) - 2 = 10$ 通りとなる。1 ステップ後に C_k がとりうる状態も q, a の 2 種類である。よって、2 状態 CA のとりうる遷移規則集合は $2^{10} = 1,024$ 通りとなる。コンピュータを使用し、1,024 通りの遷移規則集合に対してシミュレートを行い、2 状態 CA が生成する数列を列挙する。数列を列挙する手順を以下に示す。

Procedure

- Step 1.** 2 状態 CA がとりうる 1,024 個全ての遷移規則集合を列挙する。
- Step 2.** Step 1. で列挙した遷移規則集合に対して、時刻 $t = 0 \sim 1000$ までシミュレートを行い数列を生成する。シミュレート時に使用した遷移規則に使用済みのマークを付ける。
- Step 3.** 時刻 $t = 0 \sim 1000$ の全ての時刻でセル C_1 の内部状態が静止状態 q となる遷移規則を取り除く。
- Step 4.** 全遷移規則集合をチェックして、使用済みのマークがついていない (使用されていない) 遷移規則を取り除く。
- Step 5.** 再度、全遷移規則集合をチェックして、重複した遷移規則集合を取り除く。

表 2 145 個の遷移規則集合

Table with 20 columns (Transition Rule No., d1-d10) and 145 rows of binary data.

2 状態 CA が生成する数列を列挙した結果, 表 2 に示す 145 個の遷移規則集合を得る. 145 個の CA により生成される数列は 43 種類となり, 表 3, 表 4, 表 5, 表 6, 表 7 に示す 5 つのクラスに分類することができる. 表 3 に 2 状態 CA で生成可能な 7 種類の有限数列を示す. 表 4 に 2 状態 CA で生成可能な 2 種類の線形数列を示す. 表 5 に 2 状態 CA で生成可能な 2 種類の非正則数列を示す. 表 6 に 2 状態 CA で生成可能な 11 種類の一般項で表すことのできない数列を示す. 表 7 に 2 状態 CA で生成可能な 21 種類の複数の数列の和で表される数列を示す. 数列生成の例として, 図 3 に数列 {1, 3, 6} ∪ {2^{n+2} | n = 1, 2, 3, ...} ∪ {2^{n+2} + 2 | n = 1, 2, 3, ...} の生成のシミュレーション結果を示す.

表 3 2 状態 CA で生成される有限数列

Table mapping Transition Rule No. to Sequence. Rules include 1,2,3,7,8,9,13,14,15,20,21,22,26,27,28,32,33, etc.

表 4 2 状態 CA で生成される線形数列

Table mapping Transition Rule No. to Sequence. Rules include 6,36,40,44,46 and 119,120,121,122,123,124,125,126, etc.

表 5 2 状態 CA で生成される非正則数列

Table mapping Transition Rule No. to Sequence. Rules include 5,11 and 77.

表 6 2 状態 CA で生成される一般項で表す事ができない数列

Transition Rule No.	Sequence
24	{1,3,6,8,10,12,16,19,23,25,27,30,34,36,38,42,...}
35	{1,3,5,11,13,15,17,19,21,27,29,35,37,43,45,47,...}
61	{1,2,5,8,12,16,20,24,28,32,35,39,43,47,51,55,...}
71	{1,2,4,5,6,9,10,12,15,19,21,22,23,24,25,28,30,...}
87	{1,2,5,6,8,9,12,14,16,17,19,20,23,24,27,28,30,...}
98	{1,3,4,6,8,9,11,12,15,17,18,21,22,24,25,27,28,...}
100	{1,3,4,6,8,9,11,12,14,16,17,19,20,22,24,25,27,...}
106	{1,3,4,8,13,15,17,18,19,20,23,24,26,31,34,35,...}
111	{1,3,4,6,7,8,10,11,13,14,16,17,18,20,21,23,24,...}
113	{1,3,4,5,7,9,11,12,13,15,16,17,19,20,21,23,25,...}
114	{1,3,4,5,7,8,9,10,11,12,13,15,16,17,18,19,20,...}

表 7 2 状態 CA で生成される複数の数列の和で表される数列

Rule No.	Sequence
12,17	$\{1\} \cup \{4n-1 n=1,2,3,\dots\}$
19	$\{1,3\} \cup \{3n+4 n=1,2,3,\dots\}$
25	$\{1\} \cap \{3n n=1,2,3,\dots\}$
30	$\{1,3,6\} \cup \{2^{n+2} n=1,2,3,\dots\} \cup \{2^{n+2} + 2 n=1,2,3,\dots\}$
39,43	$\{1,3\} \cup \{4n+1 n=1,2,3,\dots\}$
50,55	$\{2^{n+1} - 3 n=1,2,3,\dots\} \cup \{2^{n+1} - 2 n=1,2,3,\dots\}$
51,56	$\{1\} \cup \{4n-2 n=1,2,3,\dots\} \cup \{4n+1 n=1,2,3,\dots\}$
62	$\{1\} \cup \{3n-1 n=1,2,3,\dots\}$
66,93	$\{1,2\} \cup \{4n n=1,2,3,\dots\} \cup \{5n n=1,2,3,\dots\} \cup \{6n n=1,2,3,\dots\}$
67	$\{1\} \cup \{8n-6 n=1,2,3,\dots\} \cup \{8n-4 n=1,2,3,\dots\} \cup \{7n-1 n=1,2,3,\dots\} \cup \{8n+1 n=1,2,3,\dots\}$
68	$\{3n-2 n=1,2,3,\dots\} \cup \{3n-1 n=1,2,3,\dots\}$
86	$\{1,2,5,6,7,8\} \cup \{4n+5 n=1,2,3,\dots\} \cup \{4n+6 n=1,2,3,\dots\}$
91,92	$\{1,2\} \cup \{2n+3 n=1,2,3,\dots\}$
96	$\{1\} \cup \{2n n=1,2,3,\dots\}$
99,101,103,104,107	$\{3n-2 n=1,2,3,\dots\} \cup \{3n n=1,2,3,\dots\}$
102	$\{1,3,4\} \cup \{4n+2 n=1,2,3,\dots\} \cup \{4n+3 n=1,2,3,\dots\}$
109	$\{1\} \cup \{4n-1 n=1,2,3,\dots\} \cup \{4n n=1,2,3,\dots\}$
110	$\{1,3,4,6,7\} \cup \{3n+5 n=1,2,3,\dots\} \cup \{3n+7 n=1,2,3,\dots\}$
112,116,117	$\{4n-3 n=1,2,3,\dots\} \cup \{4n-1 n=1,2,3,\dots\} \cup \{4n n=1,2,3,\dots\}$
115	$\{1,3\} \cup \{3n+1 n=1,2,3,\dots\} \cup \{3n+2 n=1,2,3,\dots\}$
118	$\{1\} \cup \{n+2 n=1,2,3,\dots\}$

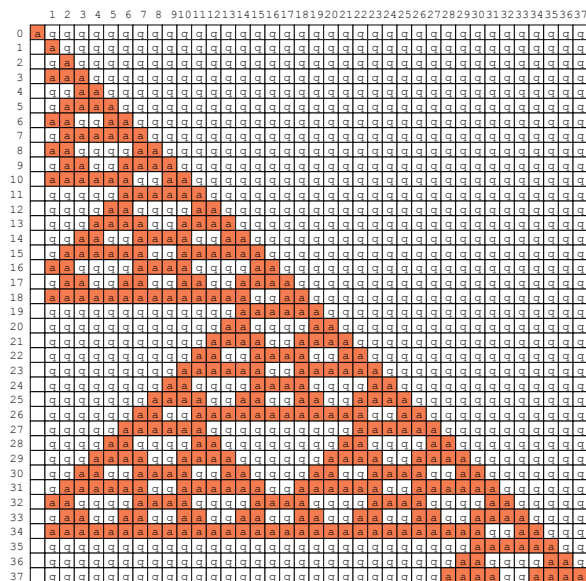


図 3 数列 $\{1,3,6\} \cup \{2^{n+2} | n=1,2,3,\dots\} \cup \{2^{n+2} + 2 | n=1,2,3,\dots\}$ 生成のシミュレーション結果

3. 1 ビットセルオートマトン上の数列生成問題

CA のセル間通信量は $O(1)$ ビットであるが、ここではセル間通信量を 1 ビットに制限した CA のモデル CA_{1-bit} を考える。 CA_{1-bit} はセルと呼ばれる有限状態オートマトン A の有限個のアレイで構成される。図 4 の様に、各セルは隣接セルへの 1 ビット信号の出力ラインと、隣接セルから

1 ビット信号の入力ラインで接続される。セルは左端から $C_1, C_2, C_3, \dots, C_n$ と呼ぶ。

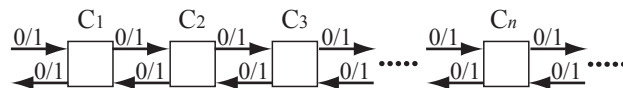


図 4 1 次元接続 1 ビット・セルオートマトン

有限状態オートマトン A を定式化すると、 $A = (Q, \delta)$ となる。 Q は内部状態の有限集合である。 δ は状態遷移関数であり、次のように定義される。

$$\delta : Q \times \{0,1\} \times \{0,1\} \rightarrow Q \times \{0,1\} \times \{0,1\}$$

この場合の状態遷移関数 δ は次の意味を持つ。

$$\delta(p, x, y) = (q, x', y')$$

$$p, q \in Q, x, y, x', y' \in \{0,1\}$$

あるステップ t 時に、セル C_i の内部状態が p であり、左側のセル C_{i-1} から 1 ビットの信号 x 、右側のセル C_{i+1} から 1 ビットの信号 y が入力されると、次のステップ $t+1$ 時にセル C_i の内部状態が q に遷移し、左側のセル C_{i-1} に 1 ビットの信号 x' 、右側のセル C_{i+1} に 1 ビットの信号 y' を出力する。

3.1 2 状態 CA_{1-bit} で生成可能な数列

M を 2 状態 CA_{1-bit} とし、 $M = (Q, \delta)$ 、 $Q = \{q, a\}$ とする。 M の初期計算状況、すなわち、時刻 $t=0$ の M は図 5 に示す様に、全てのセルの内部状態は静止状態 q をとり、 $t=0$ 時のみ 1 ビットの信号 '1' が外界から C_1 の左側に入力される。

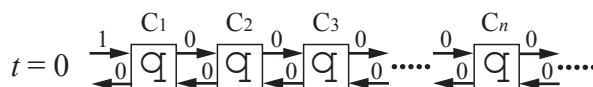


図 5 2 状態 CA_{1-bit} の場合の初期計算状況

$\{t(n) | n=1,2,3,\dots\}$ を無限に単調増加する正整数の数列とすると、任意の自然数 n について、 $t=t(n)$ 時のみにセル C_1 から左側に信号 '1' が出力されると、 M は実時間で、数列 $\{t(n) | n=1,2,3,\dots\}$ を生成すると言う。

k を自然数とし、 $k \geq 1$ とした場合、状態遷移関数 δ はセル C_k の内部状態と左右のセルから入力される 1 ビット信号を入力とし、出力として 1 ステップ後のセル C_k の内部状態と左右のセルに出力する 1 ビット信号を与える。ただし、静止状態 q については、 $\delta(q, 0, 0) = (q, 0, 0)$ をあらかじめ定義している。よって、 δ の入力は $(2 \cdot 2 \cdot 2) - 1 = 7$ 通りとなり、出力は $2 \cdot 2 \cdot 2 = 7$ 通りとなる。よって、2 状態 CA のとりうる遷移規則集合は $8^7 = 2,097,152$ 通りとなる。コンピュータを使用し、2,097,152 通りの遷移規則集合に対し

表 8 2 状態 CA_{1-bit} で生成される数列のクラス

クラス	形式	数列
1	有限数列	例) {1}, {1, 3}
2	$a \cdot n + b$	例) $\{n n = 1, 2, 3, \dots\}$ $\{3 \cdot n - 1 n = 1, 2, 3, \dots\}$
3	$a \cdot 2^n + b$	$\{2^n - 1 n = 1, 2, 3, \dots\}$ $\{2^n + 1 n = 1, 2, 3, \dots\}$ $\{2 \cdot 2^n - 2 n = 1, 2, 3, \dots\}$ $\{2 \cdot 2^n - 3 n = 1, 2, 3, \dots\}$ $\{4 \cdot 2^n - 3 n = 1, 2, 3, \dots\}$ $\{\frac{3}{2} \cdot 2^n - 1 n = 1, 2, 3, \dots\}$ $\{\frac{3}{2} \cdot 2^n - 2 n = 1, 2, 3, \dots\}$ $\{\frac{5}{2} \cdot 2^n - 4 n = 1, 2, 3, \dots\}$ $\{\frac{9}{2} \cdot 2^n - 4 n = 1, 2, 3, \dots\}$
4	$a \cdot 2^n + b \cdot n + c$	$\{7 \cdot 2^n - 4 \cdot n - 8 n = 1, 2, 3, \dots\}$ $\{\frac{1}{2} \cdot 2^n - 4 \cdot n - 2 n = 1, 2, 3, \dots\}$
5	$n^2 - n + 1$	$\{n^2 - n + 1 n = 1, 2, 3, \dots\}$
6	$\frac{6+2\sqrt{5}}{3\sqrt{5}-5} \left(\frac{1+\sqrt{5}}{2}\right)^{n-1} - \frac{6-2\sqrt{5}}{3\sqrt{5}+5} \left(\frac{1-\sqrt{5}}{2}\right)^{n-1} - 2 \cdot n - 3$	$\left\{ \frac{6+2\sqrt{5}}{3\sqrt{5}-5} \left(\frac{1+\sqrt{5}}{2}\right)^{n-1} - \frac{6-2\sqrt{5}}{3\sqrt{5}+5} \left(\frac{1-\sqrt{5}}{2}\right)^{n-1} - 2 \cdot n - 3 \mid n = 1, 2, 3, \dots \right\}$
7	その他	一般項で表すことが出来ない数列

てシミュレートを行い、生成される数列の特徴付けを行った。表 8 に 2 状態 CA_{1-bit} で生成される数列のクラスをそれぞれ示す。

数列生成の例として、図 6 に数列 $\left\{ \frac{6\sqrt{5}+14}{3\sqrt{5}-5} \left(\frac{1+\sqrt{5}}{2}\right)^{n-1} + \frac{6\sqrt{5}-14}{3\sqrt{5}+5} \left(\frac{1-\sqrt{5}}{2}\right)^{n-1} \mid n = 1, 2, 3, \dots \right\}$ のシミュレーション結果を示す。

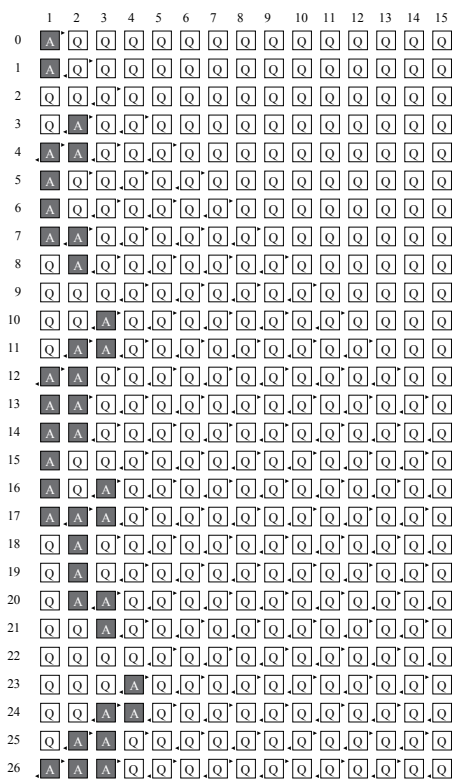


図 6 数列 $\left\{ \frac{6\sqrt{5}+14}{3\sqrt{5}-5} \left(\frac{1+\sqrt{5}}{2}\right)^{n-1} + \frac{6\sqrt{5}-14}{3\sqrt{5}+5} \left(\frac{1-\sqrt{5}}{2}\right)^{n-1} \mid n = 1, 2, 3, \dots \right\}$ 生成のシミュレーション結果

4. CA と CA_{1-bit} の数列生成能力の比較

CA_{1-bit} は最も単純で能力が低い CA のモデルであると考えられていたが、2 状態 CA_{1-bit} が 2 状態 CA より複雑な数列を生成可能であるという結果を得た。2 状態 CA_{1-bit} が 2 状態 CA より複雑な数列を生成可能となる理由を CA_{1-bit} の”出力信号の非対称性”と CA_{1-bit} の”内部状態と出力信

号の相違性”にあると考える。|Q| 状態の CA の場合、セルは自らの内部状態を $\lceil \log_2 |Q| \rceil$ ビットの信号にエンコードし、左右のセルに同じ $\lceil \log_2 |Q| \rceil$ ビット信号を出力していると考えられる。M を 2 状態の CA とし、 $M = (Q, \delta, a)$ 、 $Q = \{q, a\}$ とする。状態 q に '0', a に '1' を割り当てると、セルが取りうる内部状態と出力信号の組み合わせは 2 通り $\{(q, 0, 0), (a, 1, 1)\}$ となる。次に CA_{1-bit} の場合を考える。A を 2 状態の CA_{1-bit} とする。A を定式化すると、 $A = (Q, \delta)$ 、 $Q = \{q, a\}$ となる。CA_{1-bit} の場合、左右のセルに異なる信号を出力することが可能である (出力信号の非対称性)。よって出力信号の組み合わせは 4 通り $\{(0, 0), (0, 1), (1, 0), (1, 1)\}$ となる。また、CA_{1-bit} は内部状態に関わらず、出力信号を設定することが可能である (内部状態と出力信号の相違性)。以上より、セルが取りうる内部状態と出力信号の組み合わせは 8 通り $\{(q, 0, 0), (q, 0, 1), (q, 1, 0), (q, 1, 1), (a, 0, 0), (a, 0, 1), (a, 1, 0), (a, 1, 1)\}$ となる。

内部状態数が 2 の場合、セル間通信量を 1 ビットに制限したとしても、現在の内部状態を隣接するセルに時間遅れなしに伝えることが可能である。それに加え CA_{1-bit} の特徴である出力信号の非対称性と内部状態と出力信号の相違性により、2 状態 CA_{1-bit} が 2 状態 CA より複雑な数列を生成可能である。

5. おわりに

本稿では、2 状態 CA と CA_{1-bit} の数列生成能力について考察し、生成可能な数列のクラスを明らかにした。また、それぞれの数列生成能力を比較し、内部状態数が 2 以下であれば、状態最も単純で能力が低いと考えられていた CA_{1-bit} が CA に比べて複雑な数列が生成可能である事を明らかにした。今後の課題としては、出力信号の非対称性と内部状態と出力信号の相違性の考察があげられる。

参考文献

- [1] M. Arisawa: On the generation of integer series by the one-dimensional iterative arrays of finite state machines, *The Trans. of IECE*, Vol. 54-C, No.8, pp.759-766, 1971 (in Japanese).
- [2] N. Kamikawa and H. Umeo: Some algorithms for real-time generation of non-regular sequences on one-bit inter-cell-communication cellular automata, *Proc. of SICE Annual Conference 2007*, pp.953-958, 2007.
- [3] N. Kamikawa and H. Umeo: Some state-efficient algorithms for real-time generation of non-regular sequences on cellular automata, *Proc. of the 13th International Symposium on Artificial Life and Robotics*, pp.47-50, 2008.
- [4] N. Kamikawa and H. Umeo: A note on sequence generation power of two-states cellular automata, *Proc. of SICE Annual Conference 2008*, pp.3315-3320, 2008.
- [5] N. Kamikawa and H. Umeo: A Note on Sequence Generation Power of Communication-Restricted Cellular Au-

- tomata with Small Number of States. The 2008 International Conference on Parallel and Distributed Processing Techniques and Applications (PDPTA'08), pp.764-770, (2008).
- [6] N. Kamikawa and H. Umeo: A Comparison of Sequence Generation Power in Cellular Automata. ICROSSICE International Joint Conference 2009, pp.3315-3320, (2009).
 - [7] N. Kamikawa and H. Umeo: A Study on Sequence Generation Powers of Small Cellular Automata, *SICE Journal of Control, Measurement, and System Integration*, Vol.5, No.4, pp.191-199, 2012.
 - [8] 上川, 梅尾: 内部状態数の少ないセルオートマトンで生成される数列についての考察, 電子情報通信学会技術研究報告, vol. 115, no. 77, NLP2015-56, pp. 103-108, 2015年6月.
 - [9] I. Korec: Real-time generation of primes by a one-dimensional cellular automaton with 9 states, *Proc. of the 2nd International Colloquium on Universal Machines and Computations*, pp.101-116, 1998.
 - [10] J. von Neumann: *Theory of Self-Reproducing Automata*, A. W. Burks, Ed., p. 388, Univ. of Illinois Press, 1968.
 - [11] M. E. Pazo-Roblesa and A. Fuster-Sabaterb: Modeling pseudorandom sequence generators using cellular automata: The alternating step generator, *Computation in Modern Science and Engineering: Proc. International Conference on Computational Methods in Science and Engineering 2007*, Vol.963, pp.969-972, 2007.
 - [12] B. Shackleford, M. Tanaka, R. J. Carter, and G. Snider: FPGA implementation of neighborhood-of-four cellular automata random number generators, *Proc. 2002 ACM/SIGDA Tenth International Symposium on Field-Programmable Gate Arrays*, pp.106-112, 2002.
 - [13] H. Umeo and N. Kamikawa: A design of real-time non-regular sequence generation algorithms and their implementations on cellular automata with 1-bit inter-cell communications, *Fundamenta Informaticae*, Vol.52, No. 1-3, pp.257-275, 2002.
 - [14] H. Umeo and N. Kamikawa: Real-time generation of primes by a 1-bit-communication cellular automaton, *Fundamenta Informaticae*, Vol.58, No. 3-4, pp.421-435, 2003.
 - [15] S. Wolfram: Random sequence generation by cellular automata, *Advances in Applied Mathematics*, Vol. 7, No. 2, pp. 123-169, 1986.