

6J-1 ソフトウェア・ハードウェア協調設計方式と画像処理への適用

鈴木 義之[†] 松本 祐輔[‡] 遠藤 祐^{††} 小泉 寿男[†]

東京電機大学 理工学部 情報システム工学科[†]

東京電機大学 大学院理工学研究科[‡]

(有) ソニックウェア^{††}

1. はじめに

近年のマイクロプロセッサは、半導体技術の進歩によって、情報家電機器の中心である携帯電話やカーナビ、ゲーム機、デジタルカメラなど身の回りの機器のほとんどに組込まれている。変化し続けるユーザの利用形態やニーズに応えるため、機能は多様化・拡大している^[2]。

しかし、それに伴って開発期間の短期化やソフトウェア開発規模の急増といった現状の課題がある^[3]。それを解決する一つの方法として、ソフトウェア・ハードウェア協調設計方式（以後、SW/HW Co-Design 方式）がある。

そこで、本稿では、組込みシステムに SW/HW Co-Design 方式を適用するための環境を構築し、画像処理システムへの適用を行い、評価を行う。画像処理システムには SW/HW Co-Design 方式を正しく適用することができるのか、等を検討する。対象とする画像処理として、デジタルカメラ等を用いた際に発生する画像イメージのブレを除去する画像処理システムを取り上げる。

2. SW/HW Co-Design 方式

提案する SW/HW Co-Design 方式の目的は、システムを設計する際に要求を満たす機能や性能などをハードウェアとソフトウェアに分担させることである^[1]。

SW/HW Co-Design 方式のフローを図1に示す。

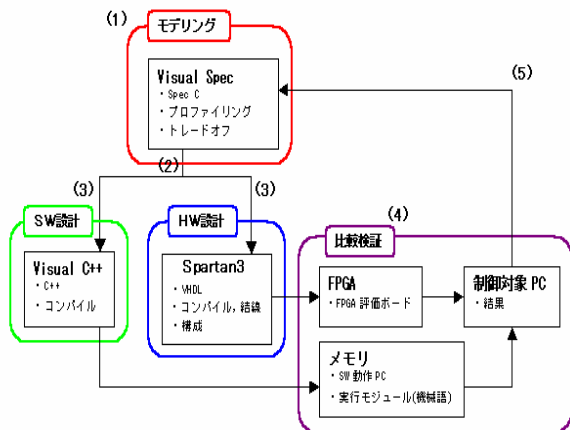


図1. SW/HW Co-Design 方式のフロー

(1)モデリング

システムが導入される側の状態を表す制御対象モデルのモデリングを行う。次に画像処理等を行う設計対象モデルを作成し、制御対象モデルと結合する。両シミュレーションを行い調整し、確定したものを全体モデルとする。

(2)設計対象モデルのトレードオフ

設計対象モデルを回路規模や性能、コスト等の観点からハードウェア・ソフトウェアに機能を分担する。何を目標にするかによっても変わるが、まず設計対象モデル全体から処理コンポーネントごとに分割できる。

その中から確実にハードウェアまたはソフトウェアに分担できるものを分担し、残りをトレードオフの対象とする。これについて、ソフトウェアとハードウェアの組み合わせを全通り試して分類していく。

(3) ソフトウェア・ハードウェアの設計

分担されたハードウェア、ソフトウェアそれぞれを電子回路設計、プログラミングする。ハードウェア部分は、シミュレーション等から算出されたデータを基に電子回路を設計し回路量の見積もり・評価を行い、目標を満たすまでそれを繰り返す。

設計ができれば論理合成ツールにより Netlist を生成し、FPGA に書き込みハードウェア化する。ソフトウェア部分はシミュレーション後にコンパイルを行い、PC上の内部メモリに格納しておく。

(4)動作結果

ソフトウェアは PC 上の内部メモリに置かれ、ハードウェアは評価ボード上の FPGA 内に置かれる。PC と評価ボードを I/O インターフェースボードで接続して、相互を連動させる。その動作結果は制御対象 PC に出力させる。

(5)比較検証

制御対象 PC の出力結果を予め作成してある制御対象モデルのシミュレーション結果と目視によって比較検証し、最適な設計になるまでソフトウェア・ハードウェア機能のトレードオフやアルゴリズムの改善を繰り返していく。

3. 画像処理システムへの適用

3.1 画像処理の概要

構築する画像処理の対象として、デジタルカメラ等を用いた際に発生する画像イメージのブレを除去するものを取り上げる。図2に概要を示す。



図2. 画像処理の概要

「HW/SW Co-Design method and Application to Image processing」

[†]「Yoshiyuki Suzuki, Hisao Koizumi, Department of Computer and Systems Engineering, Tokyo Denki University」

[‡]「Yusuke Matsumoto, Department of Computer and Systems Engineering Graduate school of Science and Engineering, Tokyo Denki University」

^{††}「Yu Endo, SONICWARE, Ltd.」

ブレを除去するフィルタやアルゴリズムとしては、Wiener フィルタや正則化フィルタ、Lucy-Richardson アルゴリズムといったものがある。また、オペレータと呼ばれる線形フィルタおよび非線形フィルタを用いた局所的なフィルタ処理がある。

本稿では、オペレータを用いたフィルタの実装を行うこととする。原画像の平滑化（ノイズを除去したり、軟調化したりする）、鮮鋭化（ボケた画像をシャープにする）によく用いられるのがオペレータである。これらの画像処理は、注目するピクセルに隣接する上下左右のピクセルの値を利用するので、 3×3 の行列から成るオペレータを用いる。 3×3 行列のオペレータを原画像に沿って移動させ、オペレータの各要素の値と対応する原画像のピクセル値とを掛け合わせて合計して行う。

3.2 システム構成

構築するシステムの構成について述べる。

ソフトウェアは PC 上の内部メモリに置かれ、ハードウェアは評価ボード上の FPGA 内に置かれる。PC と評価ボードを I/O インターフェイスボードで接続して、相互の通信を行う。SW/HW Co-Design 方式を適用し、図3に構築する画像処理システムを示す。図3の Medusa は FPGA 評価ボードを示す。

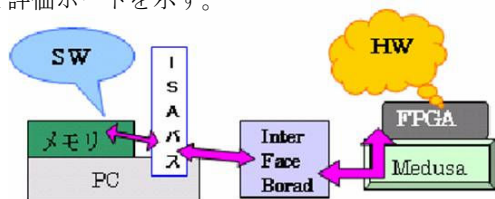


図3. SW/HW Co-Design 方式

3.3 Co-Design 方式の適用

本画像処理システムにおける設計目標・制約条件、及び設計環境条件を表1に示す。

表1. 設計目標・制約条件/設計環境条件

設計目標・制約条件	(1)入力画像は 320×240 とする
設計環境条件	(1) カメラは PC 用 USB カメラを使用 (2) デジタルカメラの液晶部には PC モニタを使用 (3) ソフトウェアの設計・動作確認には汎用 PC を使用 (4) ハードウェアの動作確認には FPGA を使用

上記の設計目標・制約条件をふまえてモデリングを行う。制御対象モデルは入力系と出力系に分かれ、入力系はカメラで撮った静止画を設計対象モデルに送る機能を持つ。出力系では設計対象モデルが画像処理を行った後の出力結果を表示する機能を持つ。

設計対象モデルには、画像イメージのブレを除去する機能を持たせる。3.1で述べたように、ここではオペレータを用いたフィルタを設計対象モデルとして設計する。

システム全体としての動作や設計対象モデル・制御対象モデル間のデータ通信が正しく行われているかの確認・検証を行うためにシミュレーションを行った。制御対象モデルの出力結果を図4に示す。USB カメラで撮ったスナップショット（BMP 形式）を原画像として、平滑化・鮮鋭化を行った。左上が原画像で、ややソフトな画像になっている。右上は、原画像を平滑化した画像で、さらにソフトになっている。左下は、鮮鋭化した画像で、原画像と比較して、十分シャープに見える。



図4. 制御対象モデルの出力結果

4. まとめ

SW/HW Co-Design 方式の具体的な流れを示した。また、構築する画像処理システムの概要について述べ、システム構成を示した。画像処理システムの開発に SW/HW Co-Design 方式を適用して構築を始めた。設計対象モデル・制御対象モデルのモデリングを行い、両モデルのシミュレーションを行った。

今後の課題は次の通りである。

- (1) ソフトウェア上での動作確認はできたので、次の段階として設計対象モデルに対するソフトウェア・ハードウェア機能のトレードオフを行い、各設計を行っていく。
- (2) 目視による評価は出来るが、定量的に評価できる方法を検討していく。

参考文献

- [1]遠藤 祐:「ハードウェア・ソフトウェア協調設計方式と ITS 画像処理開発への適用検証」, 電気学会論文誌 D (産業応用部門誌), 2000 年 10 月号
- [2]松本 祐輔:「FPGA 組込み型プロセッサを含めた組込みシステムの HW/SW 協調設計方式」, 卒業研究発表会, 2005 年 1 月 29 日
- [3]鶴保 征城:「産官学連携による組込みシステム開発技術の革新への期待」, 独立行政法人情報処理推進機構ソフトウェア・エンジニアリング・センター, 2005 年 7 月 27 日
- [4]龍 ゆうき:「逆畳み込みを用いた画像復元に関する基礎研究」, http://www008.upp.so-net.ne.jp/ykwmt/study_in.htm