

投機的なハードウェア処理を行うシステムの SpecCによる性能評価

高済 健吾 大津 金光 横田 隆史 馬場 敬信 †
宇都宮大学工学部情報工学科 ‡

1 はじめに

近年のマイクロプロセッサの性能向上は目覚ましいものがあるが、マイクロプロセッサのクロック速度の向上には物理的な限界が存在する。従って、更なる実行性能の向上にはプログラムの最適化など、クロック速度の向上のみに依存しない手法が必要となる。

我々は、プログラムの挙動を把握することでソフト/ハードともに動的な最適化を施し、性能向上を得るメタレベル計算原理とその実現母体である柔構造計算機システム(YAWARA)を提案している。こうしたシステムの検討、評価のためにSpecCの持つ記述能力を利用することを考えた。SpecCはANSI Cにハードウェアやリアルタイム処理を伴うソフトウェアの動作を表現する記述を追加したシステム記述言語である。

本稿では投機的ハードウェア処理を行うシステムをSpecCで記述し、SPEC等の実用的ベンチマークを適用した実行性能の予備評価を行う。

2 柔構造計算機システム:YAWARA

2.1 システムの構成

我々が提案する柔構造計算機システムYAWARAの概略を図1に示す。従来型のプロセッサ及びメモリに加え、再構成可能なハードウェア部分(RB:Reconfigurable Block)、メタレベルプロセッサ(MLP)によりノードが構成され、各ノードは柔構造ネットワークで結ばれる。

2.2 ノードの構成

MLPはノード内の全てのアクティビティを観測し、現在実行中のプログラムのプロファイル情報を得る。その結果をもとにホットパスの最適化を含む最適な処理方法を決定し、CPUで実行されるプログラム及びRBのHWコードを再構成する。RBはHWコードを受け取り、必要に応じてRBでHW化された処理がなされる。また、投機的に複数のHW処理を行うことができる。

2.3 投機的ハードウェアスレッド

まず実行プログラムのループ部分からパスプロファイルリングによりホットパスを検出し、CPUで実行する部分と、HW化される部分を判断する。実行プログラムのパス挙動は変化するので、次にどのパスが実行されるか

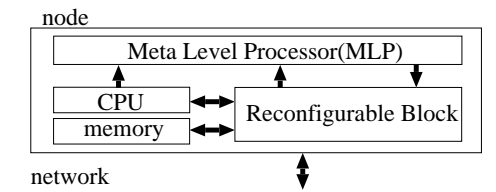


図 1: 柔構造計算機システム YAWARA

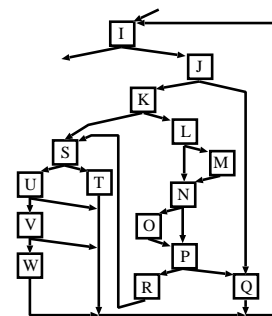


図 2: 制御フローグラフ

わからない。そこでCPU上でオリジナルのアルゴリズムに従い実行しながら、これと並行して一つ以上のHW処理を投機的に実行する。この処理をHWスレッドと呼ぶ。このとき複数のパスを同時に実行していることになる。もし投機的HWスレッドが正しかった場合はその部分を残して他のスレッドを中止する。これにより短時間で計算結果が得られる。投機に失敗した場合でも並列に動いていたCPUの結果を反映すれば最適化せずに実行した場合とほぼ同等の時間で処理ができる。結果的にCPUによる処理、HWスレッドのいずれか一つが最後まで実行され、その計算結果が次の処理に反映される。

3 SpecCによる実行モデルの記述

3.1 ホットパス検出

実用的なベンチマークを適用し、実行性能の予備評価をとるため最初の題材としてSPECint95のcompressプログラムを選んだ。図2にcompressのホットループの制御フローグラフを示す。図中の箱は基本ブロックを示している。パスプロファイルの結果から、図2中のパスIJQを通る割合は54.17%、IJKSTを通る割合が39.10%であることが分かっている。これら2つのパスで93.27%を占めておりHWスレッドによる高速化が見込まれる。

3.2 実行プログラムの切り分け

得られたホットパス情報からIJQ及びIJKSTのパスを投機的HWスレッドで、残りの部分をCPUで実行するようにする。HWスレッドが終了しデータ更新をする場

* A performance evaluation of a system processing hardware speculatively by SpecC

† Kengo Takasumi, Kanemitsu Ootsu, Takashi Yokota, and Takanobu Baba

‡ Department of Information Science, Faculty of Engineering, Utsunomiya University

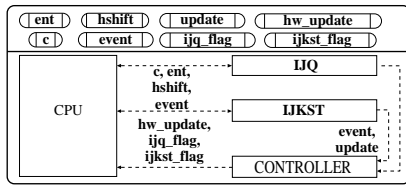


図 3: 仕様モデル

合、CPU 側でそれ以上計算を行う必要はないので CPU の処理を終了させるためのコントローラを用意する。また、3つの処理を並列に実行すると正しい計算結果が得られない恐れがある。正しく動作するようデータ依存を解析し、データの一貫性を保つためバッファリングを行う必要がある。compress の C ソースプログラムを元に実行プログラムを切り分けたモデルを SpecC で記述する。

3.2.1 仕様モデル

SpecC では最初に仕様モデルが記述される。仕様モデルは CPU でなされる SW 部分、HW 化を想定した IJQ、IJKST と制御用コントローラの 4 つのビヘイビアからなる。図 3 に構成を示す。実行プログラムが図 2 の I のブロックに到達した時、IJQ と IJKST は CPU から実行に必要なデータを受け取り、CPU、IJQ、IJKST は並列に実行する。IJQ、IJKST どちらかの処理が終了すると、各々の計算でデータ更新されるかの情報をコントローラへ送信する。コントローラはそれを受け取りどちらかがデータ更新に使われる場合、CPU に計算を中止させる信号とどちらのデータを受信すれば良いかの情報を送る。どちらもデータ更新しない場合は計算を中止させない信号を出す。この結果、最後まで実行されたどれか一つのビヘイビアのデータを更新する。ビヘイビアは実行する動作のみが記述され、この段階では SW と HW の区別は無い。また、通信は仮想的なバスであるチャンネルを用いて行われ、チャンネルの中にデータ転送の関数を記述することで通信を可能にする。c、hshift 等は通信するデータである。また、ビヘイビアはチャンネル event で同期を取る。

3.2.2 アーキテクチャモデル

アーキテクチャモデルは仕様モデルから仕様の実現に最適なアーキテクチャを探すことでできた設計モデルである。各々のビヘイビアの処理は前段階でほぼ決定し変更はないが、システム全体の中でどのビヘイビアのどの処理をいつ行うかがスケジュールされる。さらに、抽象的なデータ通信を少し詳細にするため、全てのビヘイビアには通信に必要なインターフェースを用意し、複数のチャンネルをまとめて仮想的なシステムバスを形成する。また、この段階でグローバル変数を各々のビヘイビアに共通の変数に置換する変数分割が行われるが、予備評価として動作確認をするためグローバル変数を残し、全てのビヘイビアからのアクセスを許す。

3.2.3 通信モデル

通信モデルはアーキテクチャモデルに対してチャンネルによる通信をプロトコルやタイミングを持ったバスに変

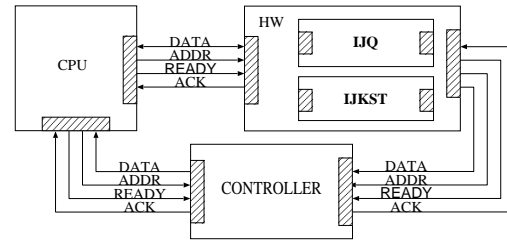


図 4: 通信モデル

表 1: クロック数の比較

SpecC IJQ	965699 clock	CPU only	7006591 clock
SpecC IJKST	1195584 clock		
SpecC CPU	660699 clock		
SpecC total	2821982 clock		

換することで得られるモデルである。通信モデルはデータ通信の記述をより詳細にするため、チャンネルに通信プロトコルを挿入し、チャンネルと通信プロトコルを各々のインターフェースに埋め込む。データベース、アドレスバス、二本の制御用信号線によって通信を行う。CPU と HW のデータベースはより早く通信するため 32 ビットとし、コントローラを繋ぐデータベースはフラグ情報をやりとりするので 1 ビットとする。また、アドレスバスは 32 ビット、制御用信号線は 1 ビットである。

4 評価

本稿では記述した通信モデルの予備評価として、アセンブリ 1 命令を全て 1 クロックと仮定し、実行した時のクロック数の見積もりを表 1 に示す。表の SpecC IJQ、IJKST、CPU は各々の処理に費したクロック数を表し、total はその合計である。CPU only は投機的 HW 処理を行わなかった場合である。見積もりの際に入力データは train を使用し、CPU、HW、コントローラの間でのデータの通信に要するクロック数は考慮していない。表 1 より投機的ハードウェア処理を行った場合の実行に 2821982clock を費し、全て CPU で実行した場合のクロック数は 7006591 となる。つまり、約 2.48 倍の実行性能の向上が見込まれる。

5 おわりに

本稿ではシステム記述言語 SpecC を用いて投機的ハードウェア処理を行うシステムを記述し、実行クロック数を計測することで実行性能の予備評価を行った。今回は YAWARA システムのプロトタイプ試作に向けての予備評価ツールに留まったが、今後は実現に向けてより正確なモデリングを行う予定である。

謝辞 本研究は、一部日本学術振興会科学研究費補助金(基盤研究(B)14380135, 同(C)14580362, 若手研究14780186)の援助による。

参考文献

- [1] Daniel D. Gajski 他 訳: 木下 常雄, 富山 宏之: “SpecC 仕様記述言語と方法論”, CQ 出版社.
- [2] 石原 学: “SpecC 記述による医用画像処理向けハードウェアの事例研究” 情報処理学会第 64 回全国大会 2002 年