

---

**発表概要**

---

## スティー爾評価法のための SST マシンによる 並列 Scheme コンパイラの実現

宮川 伸也<sup>†</sup> 伊藤 貴康<sup>†</sup>

スティー爾評価法は実行効率の良い並列 Scheme 処理系の実現のために提案された並列評価法である。スティー爾評価法が SST (Stealable Stack) を用いて実現されることに着目し、SST に対する push, pop, steal などの基本命令に加えて、SST の flush-out やコピー操作などを行う命令を備えた仮想並列マシン SST マシンが提案されている。SST マシンはスティー爾評価法に基づくタスク生成を行うタスク生成系であり、SST マシンを用いた並列処理系は、SST マシンにタスク実行系を組み込むことによって実現される。本発表では、タスク生成系として SST マシン命令群を用い、タスク実行系としてレジスタマシンを用いた並列 Scheme コンパイラ的设计、および、実装について述べる。また、ベンチマークを用いた並列 Scheme コンパイラの評価実験を行い、SST マシンとレジスタマシンを用いて実現したスティー爾評価法に基づく並列 Scheme コンパイラが実行効率の良い並列処理系であることを報告する。

### Design and Implementation of Parallel Scheme System Using the SST Machine for the Steal-help Evaluation Strategy

SHINYA MIYAKAWA<sup>†</sup> and TAKAYASU ITO<sup>†</sup>

Steal-Help Evaluation (SHE) has been proposed to implement an efficient parallel Scheme system. A virtual parallel machine, called an SST machine, is designed to equip “push”, “pop” and “steal” operations on the SST (Stealable Stack), together with additional operations on the SST such as “copy”, “flush-out” and so on. The SST machine is a system of task creation based on SHE. Parallel systems are implemented, using the SST machine equipped with a task executing system. In this presentation, we explain how to implement a parallel Scheme compiler based on the SST machine using a register machine as a task execution system. Then, we report some experimental results of its compiler implemented on several parallel machines. It can be seen that the SST machine and the register machine enable to implement an efficient parallel Scheme system.

(平成 14 年 8 月 21 日発表)

---

<sup>†</sup> 東北大学大学院情報科学研究科  
Department of Computer and Mathematical Sciences,  
Graduate School of Information Sciences, Tohoku University