

## HPCS2016 オーガナイズド・セッション (OS\_2)

OS タイトル	FPGA によるハイパフォーマンスカスタムコンピューティング		
OS 提案者氏名	佐野 健太郎	所属	東北大学 大学院情報科学研究科
OS 概要	<p>近年，マルチコア CPU と比べて高い性能電力比を実現する有望な手段として，データセンター応用を中心に FPGA が注目を集めている。また，一部の最新 FPGA は多数の浮動小数点 DSP ブロックにより GPU に匹敵する数値計算性能を獲得しつつあり，高性能計算分野においても大きな関心が寄せられている。しかしながら，FPGA を用いた高性能計算に関する研究は行なわれているものの，ハードウェアの設計と実装は依然として困難で時間のかかる作業であることに加え，FPGA を様々な計算問題に応用する際の実際の方法や課題が十分に共有されていないのが実状である。</p> <p>このような状況の下，ハードウェア記述言語(HDL)による従来の実装方法よりも高い生産性を目指して，ソフトウェアプログラムのような高い抽象度で記述した計算コードから回路を生成する高位合成(HLS)コンパイラが研究開発されており，近年では幾つかの数値計算向け商用コンパイラが利用可能となっている。本 OS では，FPGA の数値計算性能を従来よりも少ない労力で引き出すための HLS コンパイラの開発事例や，商用の HLS コンパイラを用いたアプリケーションの実装事例，および，FPGA の持つ計算性能や消費電力に関する研究成果等の講演を行い，FPGA による高性能計算の最前線について研究討論を行う場を提供することを目的とする。</p>		
開催趣旨の説明 (HPCS2016 のテーマとの関連性)	<p>近年 FPGA は大規模化・高性能化が進み，数値計算問題に対しても従来と比べて低電力かつ高性能な計算が期待されている。しかしながら，特に HPC 分野での事例は多いとは言えず，使用方法，アプリケーション実装，FPGA デバイス自体の特性などに関してコミュニティの理解を深めることが重要である。本 OS は，このような状況の下，FPGA や専用計算ハードウェアの専門家らによる最新情報提供および意見交換の機会を与えるものであり，HPC の新方式を切り拓く点で HPCS のテーマおよび参加者に大変関連深いものである。</p>		

<b>講演者 1</b>	
タイトル	ストリーム計算高位合成コンパイラの開発と浮動小数点演算器搭載 FPGA の性能評価
講演者氏名 (所属)	佐野 健太郎 (東北大学)
<p>概要</p> <p>最新の FPGA は多数の浮動小数点 DSP ブロックにより GPU をも凌駕する数値計算性能を獲得しつつあり、HPC 分野においても大きな関心が寄せられている。FPGA を高性能計算に利用する方式の中でも、ストリーム計算に基づく専用ハードウェアは、様々な演算器を必要な比率で実装しハードウェア資源の効率的利用が可能となることに加え、多段のパイプラインにより帯域あたり高い計算性能を実現可能な点で有望視されている。しかしながら、ハードウェアの設計と実装は経験を持つエンジニアでさえ困難で時間のかかる作業であり生産性向上が大きな課題となっている。本講演では、FPGA 向けストリーム計算専用ハードウェア高位合成コンパイラの開発と、最新 FPGA による高性能計算の電力性能について報告する。</p>	
<b>講演者 2</b>	
タイトル	高位合成による 3 次元ステンシル計算の FPGA 実装とその最適化
講演者氏名 (所属)	柴田 裕一郎 (長崎大学)
<p>概要</p> <p>科学技術シミュレーションによく用いられるステンシル計算は、FPGA 上に専用の多段パイプラインハードウェアを構成しストリーム処理化することにより高い効果をあげることができる。しかし、そのようなハードウェアをアプリケーションごとに HDL 記述で設計するのは非効率であり、ソフトウェアレベルの抽象的な記述からハードウェアを合成する高位合成技術への関心が高まっている。本講演では Maxeler Technologies 社が提供する Java ベースのストリーム計算向け高位合成系 MaxCompiler を例に、3 次元ステンシル計算の実装例を示し、その性能モデルの構築やそれに基づく性能チューニング法、各種最適化手法について述べ、その効果と課題を報告する。</p>	
<b>講演者 3</b>	
タイトル	高位合成による FPGA デザインとその可能性
講演者氏名 (所属)	山口 佳樹 (筑波大学)
<p>概要</p> <p>Intel 社による Altera 社の買収や Microsoft 社の Bing 検索の加速 (Catapult project) など、FPGA への関心の高まりと共に FPGA を取り巻く環境は大きく揺れている。これは、FPGA デバイスの性能向上に大きな期待を寄せる一方、FPGA システムが商用ベースに乗せられるか否かが、性能ではなくその開発容易性にかかっているからである。NVIDIA 社 GPU に対する CUDA のように、FPGA の性能をどこまで引き出せるかという点で、高位合成コンパイラが FPGA をこれから利用する者の大きな関心事となっている。本講演では、従来の Verilog や VHDL といったハードウェア記述言語ではなく OpenCL を用いた FPGA クラスタ向けアプリケーションの実装および高速化に関して、その開発容易性、デバイスあたりの性能向上率、拡張性、などを報告する。</p>	