

印刷配線板の自動配置プログラム†

小田原 豪太郎^{††} 飯島 一彦^{††}

LSI の発達、普及に伴い、印刷配線板上に実装される部品は多様化し、高密度化が進んできた。これに伴ってレイアウト設計の自動化が進んでいる。印刷配線板上の部品配置を求める問題については、すでに多くの手法が存在しているが、それらは自動設計を行う手段としては、以下の2点で不適當である。その第一は、大きさの異なるモジュールを能率よく扱えないという点であり、第二は最適化に用いる評価関数の問題である。本論文ではこれら2点に加え、最適化の過程において評価関数を用いる前提として、仮想配線径路を求める問題を取り上げ、それぞれ解決策の提案を行う。本論文で提案する配置プログラム LOP (Location Processor) では、経験的に仮想配線径路を求め、これに対して総配線長の短縮化、密度分布の均一化を同時に満足させる評価関数を設定する。この評価関数は、基板上各部分の配線密度にスレッシュOLDを設定することによって求めるが、その設定法については、実際の回路例に対する実験から求める、という方針をとった。実験によって、提案した手法、および評価関数が有効であることが確認され、スレッシュOLDの設定法についても、基板上の仮想された配線密度から導き出す可能性が示された。

1. まえがき

印刷配線板上に実装される回路の、大規模化、高密度化に伴い、設計自動化に対する要求は、高まりつつある。このなかで、配線設計については従来より多くの手法が考案され、実用化されてきた。

これに伴って、配線設計の前段としての配置設計についても自動化の試みがなされ、多くの手法が発表され、または比較されてきた³⁾。これらのうちいくつかの手法は、すでに実用化されて、自動設計システムの中に組み込まれているが^{2), 4), 8), 9)}、これらは、以下のような問題点をもっている。

(1) LSI の発達、普及により、印刷配線板上にはこれらの大型モジュール、MSI や SSI のような小型モジュールが混在する場合が増加しているが、これらのモジュールを同時に扱うことは困難であり、自由度の高い配置決定を行うことはできない。

(2) 配置に対する評価は、厳密には自動配線を行って、設計が終了したものに対して行われるべきものである。しかし、配置を自動決定する立場からは、自動配線を行わずに、能率的に配置の評価を行う必要が生ずる。このため、できるだけ簡便な方法で実際の配線に近い形の“仮想配線”を行うことが必要であるが、現在までこの目的に合った方法は確立されていない。

(3) 配置の最適化に際しては、評価関数として仮想配線長の総和⁷⁾を用いるものが大部分である。この場合には配線の長さだけを問題にするため、局所的な配線径路の集中を生ずる可能性がある。これは、自動配線の効率を劣化させるだけでなく、印刷配線板製造時における、鍍金工程や半田工程の効率にも悪影響を及ぼす。そこで、配線径路の集中を緩和する目的で、対話処理による配置修正の機能を備えなければならない。

本論文では、自動配線を前提とした自動配置プログラムを提案する。本プログラムでは、設計者の介入を排し、可能な限り自動化することを目標としているが、とくに上に述べた3点について対応策を示し、実例に対する適用結果についても述べる。

2. 配置プログラム: LOP (Location Processor)

2.1 LOP の概要

LOP (Location Processor) は、印刷配線板の総合的な設計システム PAS (Packaging Automation System) のサブシステムの一つとして開発された。PAS は、論理設計支援、実装設計、自動検査の三つのブロックから成るが、このなかで実装設計のブロックは、配置プログラム LOP、および配線プログラム ARP (Automatic Routing Processor) より成り立っている。

図1に配置プログラム LOP の処理の概要を示す。LOP では、IC ほか、個々の部品を“モジュール”と呼ばれるブロックごとに配置する。各モジュールは占

† Automatic Placement Program for PWB by GOTARO ODAWARA and KAZUHIKO IJIMA (Department of Precision Engineering, Faculty of Engineering, University of Tokyo).

†† 東京大学工学部精密機械工学科

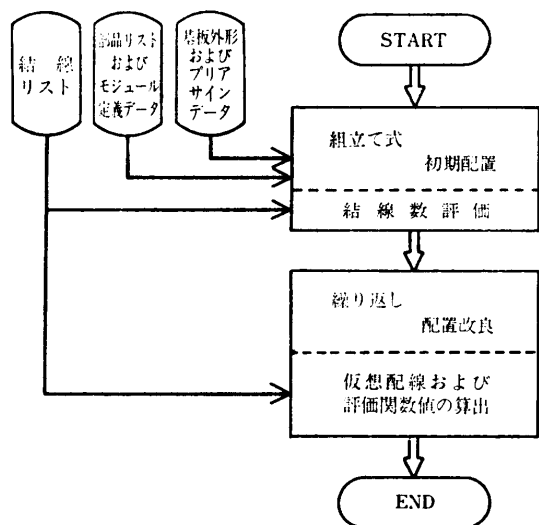


図1 処理の概要

Fig. 1 Outline of LOP.

有する領域と、各部品がその領域内に置かれる相対位置とを与えられる。対象とする印刷配線板は二層板を基本としているが、層数の拡張は容易である。

入力すべきデータは、第一に、対象とする印刷配線板の外形、電源ライン等のプリアサインデータや、部品配置可能領域、配線可能領域等の定義データ、第二に、基板上に実装すべき部品リストおよびモジュール定義データ、第三に部品間の結線を示す結線リストから成る。

以下にLOP (LOcation Processor)の特徴を述べる。

(1) 他の多くのシステムと同様に⁵⁾、組立て式初期配置法 (constructive method) と、繰返し改良法 (iterative improvement method) を組み合わせて用いる。前者ではクラスタ成長法 (cluster development method) を用いるが、複数のクラスタを並列的に成長させる目的から、問題を一次の割付け問題に単純化し、Kuhnの割付けアルゴリズム¹⁾を用いて配置決定を行う。一方、後者でも、抽出された候補モジュールに対し、割付け問題を解くことで配置の交換を行う。この繰返し改良を行うことにより、ある評価関数に注目して、配置を最適解に近づけることが可能となる。

(2) 基準となるモジュールに割り当てられるべき基板上の領域を、“セル”として定義し、すべての部品をセルの組合せで表す。一例を図2に示すが、ここで(a)は単一セルから成る基準の大きさのモジュール、(b)はLSIに4個のセルを割り当てたモジュールを示す。また(c)に示すように、抵抗器等の個別部品を含む回路を、集合として一つのモジュールに定義

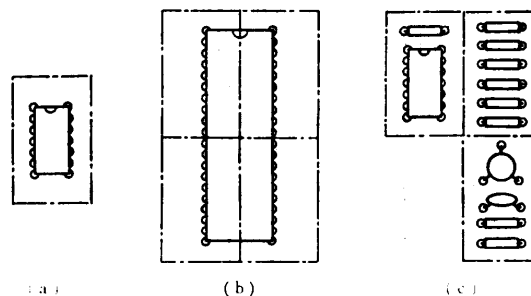


図2 モジュール定義の例

Fig. 2 Examples of module definition.

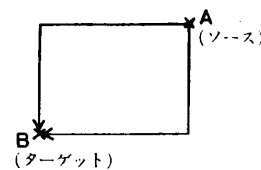


図3 L字型経路

Fig. 3 L-shaped paths.

することも可能である。

本プログラムにおいては、複数セルより成るモジュールを、特定の位置に固定する必要はなく、多様なモジュールを含む基板に、柔軟に対処することができる。セルの大きさ、ならびに各部品のセルへの割当ては、現在のところ設計者の判断に任されているが、その大きさは、基板上に配置される部品のなかで最も数が多い、配置を決定する単位とするのに適当と考えられる部品を基準と考える。また、各部品をこれらのセルに割り当て、モジュールを作成する処理については、現在自動化手法を検討中である。

(3) 繰返し配置改良の過程においては、前にも述べたように、その配置に対して得られる配線径路を予測し、配置の評価を行わなければならない。配置プログラムLOPにおいては、仮想配線径路を、ネット*を構成する二点をL字型パターンで結ぶことによって求める。この場合、図3に示すように2個のL字型パターンが存在するが、本プログラムでは、実際に自動配線によって生成されたパターンを数個の条件により分類整理し、その結果をもとにL字型パターンへの重みづけを行う。これによって、自動配線プログラムの“くせ”を仮想配線に反映させることが可能となる。

(4) 繰返し改良の過程において用いる評価関数は、自動配置システムとしての性能に、大きな影響を与える。従来の多くのシステムでは、評価関数として

* 互いに接続され同一電位に保たれる端子の集合。

仮想配線長の総和を用いており、このために配線径路の局部的集中を招き、自動配線および製造工程に対し、必ずしも好ましい結果を与えなかった。これに対し本論文では、OTWL (Over Threshold Wire Length) を提案する。これは、仮想配線の長さの総和のみならず、配線の分散状態にも注目したものであり、自動配線の効率を考える上で、配置のよさを表す尺度となると考えられる。

2.2 LOP における配置アルゴリズム

本プログラムにおいて、組立て式初期配置法、および繰返し改良法の双方に用いる配置アルゴリズムについて述べる。とくに後者においては、設定された評価関数について十分な効率を得るために、配置決定のアルゴリズムにおける制約条件が、できるだけ少ないことが望まれる。

標準の大きさのモジュール (単一セルモジュール) については、Kuhn のアルゴリズムによって、複数のものを一時に配置することが可能である。これに対して、複数セルモジュールについては、一時に扱われるモジュールの集合のなかにおいて、大きなモジュールの配置を優先して行う。ここでは、優先措置を、一時に扱われる候補モジュール群のなかだけに限定し、全体的にはすべてのモジュールが平等に扱われるよう、配慮されている。

図4に示したのは、大きさの異なるモジュールの配

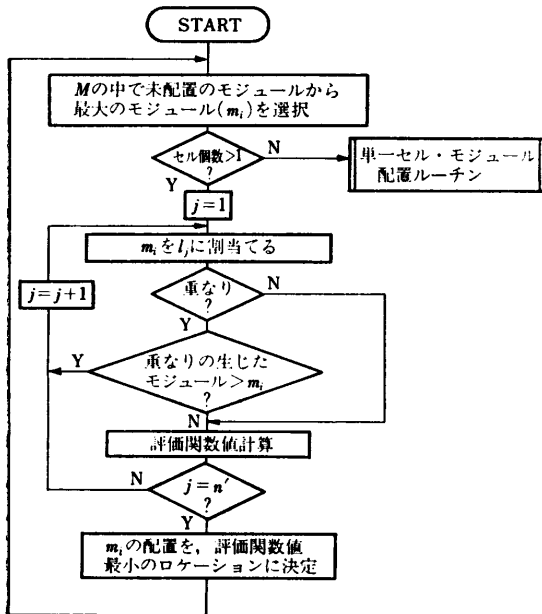


図4 配置アルゴリズム

Fig. 4 Placement algorithm.

置アルゴリズムのフローチャートである。ここで、 n 個の候補モジュール $M(m_1, m_2, \dots, m_n)$ と n' 個の候補ロケーション $L(l_1, l_2, \dots, l_{n'})$ が与えられているとして、以下にその要点を列挙する。

(1) 候補モジュールのなかでは、最も大きなモジュール (構成するセル数が最も多いもの) から順に、配置していく。

(2) 2 個のモジュールに重なりが生じた場合、小さなほうが基板上から排除されて、未配置モジュールの集合に加えらる。

(3) (1), (2) の処理は、複数セルモジュールがすべて配置されるまで続けられる。したがって、最終的には単一セルモジュールだけが、未配置として残される。そこで、これらのモジュールを、Kuhn の割当てアルゴリズムを用いて配置する。

この配置アルゴリズムによって、大きさの相異なるモジュールを同時に、候補モジュールとして選択することが、可能となった。

2.3 LOP における仮想配線法

図1において組立て式初期配置では、初期状態において基板上に外部コネクタ等の固定部品のみが配置されており、常に既配置部品 (初期状態では固定部品) との結線本数に注目しながら配置を進めていく。これに対して繰返し配置改良では、すべての部品の配置が与えられているので、基板上の配置の評価を行いながら、処理を進めることが可能である。したがって、これによって、ある評価関数に対する理想的な配置を得ることができる。ここでは、効率のよい配置の最適化を行うための前提となる、仮想配線法について述べる。これは簡便な手法を用いて、可能な限り実際の配線状態に即した近似を得ることを目標としている。

多くの対話的設計システムでは、2点を結ぶ配線径路を単純な直線で近似している^{4),6)}。しかしながら、これらが実際に求められる配線径路に即していないことは、明らかである。そこで本プログラムでは、より実際の径路に近いものとして、L字型パターンによって配線径路を近似する方法を、採用した。これに関し

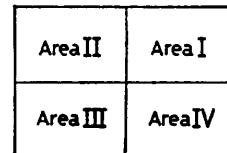


図5 径路分類のための基板分割

Fig. 5 Area division for path classification.

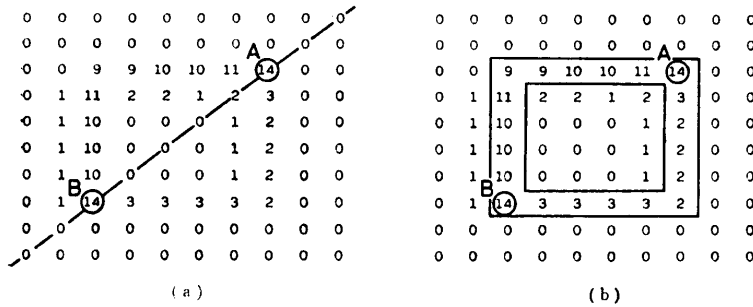


図 6 ヒストグラムの例

Fig. 6 Example of histogram.

てわれわれは、すでに文献 10) によって有効性を確認したが、その概要は以下のとおりである。

2 点間径路の分類項目は、以下のとおり定めた。

(1) 外部コネクタと接続するものであるか否かで分類する。

(2) 基板を図 5 に示すように 4 個の領域に分割し、径路を形成する 2 点の midpoint の存在する領域によって分類する。

実際に自動配線によって求められた径路を、これらの条件ごとにまとめ、正規化を行ってヒストグラムを作成する。この結果、それらの条件に対する自動配線プログラムのくせが、簡単な形で求められたことになる。

図 6 (a) に示したのは求められたヒストグラムの一例である。図中で A, B は、パターンで結ばれる 2 点 (具体的には部品のランド) を示しており、選択されたパターンはその始点、終点が A, B の上へ重なる形で正規化される。図中の数字は、正規化平面上で、対応するグリッド上をパターンが通過した回数を示している。

次にこのヒストグラムから、二つのパラメータを抽出する。

i) 図 6 (a) に示すように、ヒストグラム $H = [h_{ij}]$ を、2 点 A, B を結ぶ直線で分割し、次のような比を求める。

$$R_1 = \frac{\sum_{\text{right}} h_{ij}^*}{\sum_{\text{left}} h_{ij}^{**}} \quad (1)$$

ii) 図 6 (b) に示すように、A, B を含む長方形で分割し、次のような比を求める

$$R_2 = \frac{\sum_{\text{on}} h_{ij}^{***}}{\sum_{\text{all}} h_{ij}} \quad (2)$$

複数の回路例に対する実験によれば、 R_2 は 0.7~

0.8 の値であり、これはおおむね 70~80% のパターンが、L 字型径路で近似可能なことを示す。また R_1 は、先に述べた分類項目別に求めたが、これらは同一外形の基板に対しては、回路例によらずそれぞれほぼ一定となった。

本配置プログラムではこれらの結果をもとに、図 3 のような 2 個の L 字型パターンに、 R_1 として求めた比率を重みづけすることにより、仮想配線

を行う。この手法によって、単純ではあるが十分有効な仮想配線が可能であることが、確認された。

2.4 LOP における評価関数

ここでは、仮想配線長の総和のみならず、その基板上での分布状態にも注目して、評価関数を定めることを目的とする。評価関数値を求めるのに先立って、われわれは仮想配線の分散状態を把握するために、基板面を長方形の領域に区切って考える。この長方形は図 2 で説明したセルに対応している。2.3 節で求めた仮想配線が基板上の各セルを通過する場合に、セル内通過長を各セルにおいて加算する (図 7 参照)。この場合に、仮想配線が印刷配線板の第何層目に置かれるかを区別して、層別に加算を行う。通常二層配線板においては、径路を構成する 2 方向のセグメント (水平セグメントおよび垂直セグメント) が、それぞれの層に割り当てられるので、L 字型の仮想配線は、これに対応して処理される。

このように求められた、各セルに対する層別の仮想配線通過長は“セル値”と呼ばれ、各セル内の配線トラックの要求量を表すものであり、その分布は基板上の部品配置の適不適を示す、有力なパラメータとなる。

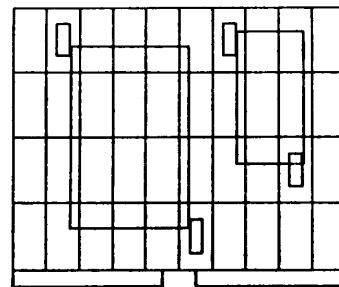


図 7 セル値の算出

Fig. 7 Calculation of cell-value.

* 直線 AB の右側に存在する数字の総和を意味する。

** 同様に左側を意味する。

*** AB を含む長方形上の数字を意味する。

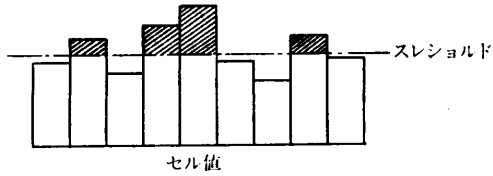


図 8 評価関数

Fig. 8 Over Threshold Wire Length.

基板上のすべてのセル値が、ある定められた上限以下であれば、自動配線プログラムによって径路の探索が失敗なく行われる可能性が強い。また逆に、セル値の中で定められた上限を越えるものが多いほど、径路を探索する際の達成率が低下すると考えられる。

そこで本プログラムでは、セル値に対してスレシヨルド(T)を設け、これを越えるものの合計を評価関数として定義し、OTWL (Over Threshold Wire Length) と呼ぶ。

$$f = \sum_{C_i > T} (C_i - T) \quad (3)$$

C_i ; セル i に対するセル値, T ; スレシヨルド

図 8 において、ハッチングした部分が OTWL の値に当たる。また式 (3) の中で、スレシヨルド T が 0 に設定されたとき、

$$f = \sum_{C_i > 0} C_i \quad (4)$$

となり、仮想配線長の総和と等しくなる。

本論文における実験の項では、スレシヨルドを数段階に設定して自動配置、自動配線を実施し、結果の比較を行う。

以上に述べた仮想配線法、およびこれに基づく評価関数の設定により、基板全体にわたる配線径路の分布を加味した、実状に即した配置の評価が可能となった。これによって、効率のよい配置決定が可能である。

3. 実験と考察

本プログラムの実験に用いた回路例を、表 1 に示す。このなかでピン密度は、1 平方インチの領域内に存在する、部品のピン数で示した。

3.1 配置アルゴリズムの実施例

本論文で提案した配置アルゴリズムにつき、その実施例を示す。図 9 は回路例 F につき繰返し式配置改良を行った際の、配置が交換される様子の一部を示したものである。(a) で示した配置に対し、(b) では 4 個のセルより成るモジュール 14 が、候補モジュールとして選択されている。次に (c) において、2.2 節に示

表 1 回路例

Table 1 Circuit examples.

回路例	IC 数	LSI 数	ピン数	結線ペア数	ピン密度	基板サイズ (mm)
A	36	0	664	324	12.4	233×188
B	37	0	692	373	12.9	233×188
C	35	0	652	322	12.2	233×188
D	35	0	634	361	11.8	233×188
E	42	0	762	356	13.5	233×188
F	43	2	786	403	14.7	233×188
G	48	0	850	424	15.9	233×188
H	26	6	638	361	11.9	233×188

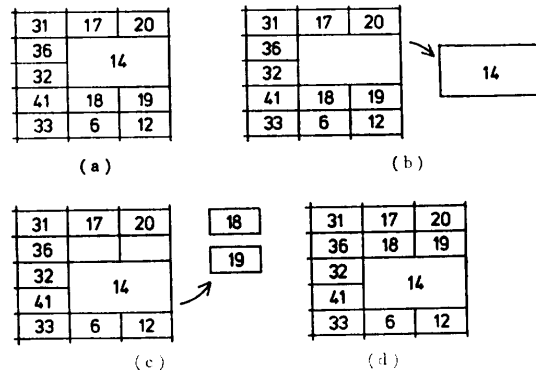


図 9 配置アルゴリズムの実施例

Fig. 9 Example of placement interchange.

した手法に従って、モジュール 14 が最適な場所に配置され、その結果モジュール 18 および 19 がモジュール 14 と重なり、基板上より排除される。(d) においては、2 個の単一セルモジュール、18 および 19 が Kuhn の割当てアルゴリズムによって、配置される。

以上に述べた例によって、候補モジュールとして複数セルより成るモジュールが選択された場合にも、他のモジュールと重なることなく、その最適な場所に配置可能であることが、示されている。

3.2 仮想配線に関する実験

表 1 に記したすべての回路例につき、自動配線プログラム ARP により自動配線を行い、2.3 節に述べた分類項目別に正規化を行って、 R_1, R_2 を求めた。その結果、回路例の別によらず、どの場合もほぼ同等の結果が得られた。これは、これらの回路例が同じ外形の基板を用いていることに起因しているが、それらを基板上的 4 個の領域別に平均した結果を図 10 に示す。この図では R_1 に相当する比を示しているが、外部コネクタと接続するものを (a) に、接続しないものを (b) にまとめた。

(a) においては、コネクタから垂直に伸びるセグメントをもつ径路が、全体のほぼ 70% を占めている。

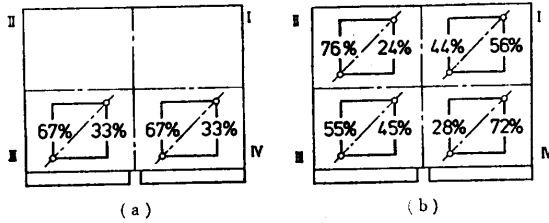


図 10 配線径路の分類結果
Fig. 10 Results of path classification.

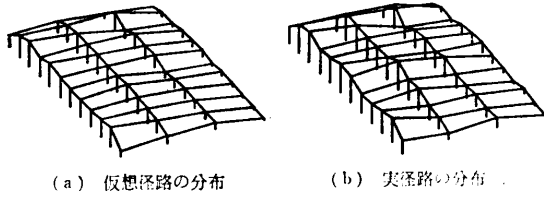


図 11 配線径路分布の例
Fig. 11 Example of path density map.

これは、自動配線プログラム ARP が、外部コネクタとの結線の際に、このような形の径路を優先的に探索することに起因すると考えられる。

(b)においては、領域ⅡおよびⅣにおいて、基板の外側を通過する径路が70%をしめ、領域ⅠおよびⅢにおいて双方の径路がほぼ同等に選択されている。これらの結果は、自動配線プログラムが、基板の中央部に径路が集中するのを避ける傾向をもつことを示している。

図 11 は、仮想径路および実径路（実際の自動配線により求められた径路）の分布を示すために、回路例 A について、基板上各セル内を通過する配線長を、立体的に表したものである。(a)は図 10 の結果に基づき L 字型パターンの重みづけを行って仮想配線を行ったものであり、(b)は同じ配置に対して実際の配線を行ったものである。

これらを比較すれば、本論文に述べた手法による仮想配線によって、実際の配線径路の分布状態を十分に近似できることが、明らかである。

3.3 評価関数に関する実験

表 2 は、本プログラムによって求められた配置に対し、自動配線を実行した結果を表している。配置改良においては、数段階のスレシヨルドに対して実験を行い、そのなかで、自動配線の達成率および計算機の使用時間の点で、最適と判断された際のスレシヨルド、およびそのときの配線達成率を記している。

ここでスレシヨルドは、セル内の配線トラックの占

表 2 評価関数に関する実験の結果

Table 2 Results of experiments on objective function.

回路例	推定トラック占有率(%)	最適スレシヨルド(%)	結線率(%)
A	19	0	97.5
B	19	20	97.3
C	22	0	97.2
D	23	20	95.8
E	28	40	98.3
F	29	40	99.8
G	33	40	98.3
H	35	40	97.2

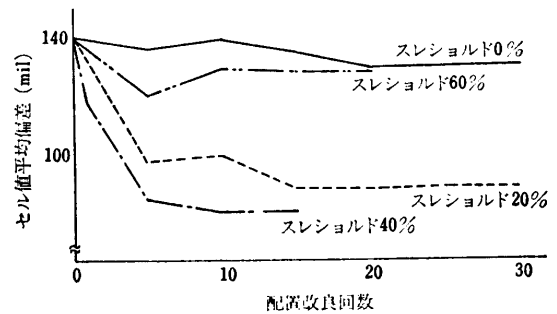


図 12 セル値の平均偏差の推移
Fig. 12 Transition of average deviation of cell value.

有率で表している。すなわち、基板の一層上で、セル内が配線径路で最も密に占められている状態に対する割合で、スレシヨルドを定める。

これらの結果によれば、多くの例について、スレシヨルドが0%以外の際に最もよい配置が得られている。(4)式に記したとおり、スレシヨルドが0%のとき、この評価関数は総配線長そのものであるから、この結果は、従来多く用いられた総配線長が、配置を決定するための評価関数として、適当でないことを示している。

このなかで、回路例 B について、繰返し配置改良の際の、セル値の平均偏差の推移を図 12 に示す。これは、配線密度の分布の均一性を示すパラメータとして用いた。スレシヨルド0%のときに仮想配線長が最小化されるのは明らかであるが、この例では40%のときにセル値平均偏差が最小化されている。これに対し表 2 によれば、自動配線の結果最適と判断されたのは、20%に設定した場合であった。この結果は、配置の最適化のためには、仮想配線の総長の最小化、および配線密度分布の均一化が、同時に満足される必要があることを示している。なお、他の回路例についても同様の結果が得られた。

また、表2において推定トラック占有率とは、初期配置において仮想配線を行った場合の、各セル内のトラック要求量の平均である。最適スレシヨルドと推定トラック占有率の間には、ある程度の相関が認められる。したがって、さらに実験を進めれば、最適スレシヨルドを推定トラック占有率から導く方法が、明らかになると思われる。

4. む す び

本論文では、印刷配線板の自動設計システムの一部として、部品の配置を自動決定するプログラムについて述べた。このなかで、大きさの異なるモジュールを扱うための手法、配置改良における仮想配線の手法、および評価関数の設定法につき、それぞれ提案を行い、実験によって効果を確認した。

とくに、自動配線プログラムの“くせ”を考慮した仮想配線、およびそれに基づく評価関数の算出については、表2に記した結果によって、従来の手法よりも有効であることが示された。評価関数の算出における、スレシヨルドの設定法については、将来多くの種類の回路例について実験を繰り返すことによって、さらに明らかにされるであろう。

最近の印刷配線板には、マイクロコンピュータ等のLSIが多く含まれ、バス構造の回路が多用されている。そこで、これらを考慮した配置決定を行うことが今後の課題であると考えられる。

参 考 文 献

1) Kuhn, H. W.: The Hungarian Method for

- the Assignment Problem, *Naval Res. Logistics Quart.* II, pp. 83-97 (1955).
- 2) Shupe, C. F.: Automatic Component Placement in the NOMAD System, *Proc. 12th DA Conf.*, pp. 162-172 (1975).
- 3) Hanan, M., Wolff, P. K. and Agule, B. J.: Some Experimental Results on Placement Techniques, *Proc. 13th DA Conf.*, pp. 214-224 (1976).
- 4) Nishioka, I., Kurimoto, T., Yamamoto, S., Shirakawa, I. and Ozaki, H.: An Approach to Gate Assignment and Module Placement for Printed Wiring Boards, *Proc. 15th DA Conf.*, pp. 60-69 (1978).
- 5) 電子装置設計技術研究委員会: 電子装置のCAD (3), 情報処理, Vol. 21, No. 1, pp. 50-61 (1980).
- 6) Skinner, F. D.: Interactive Wiring System, *Proc. 17th DA Conf.*, pp. 296-308 (1980).
- 7) 樹下行三編: 論理装置のCAD, p. 36, 情報処理学会 (1981).
- 8) 関川 理, 安中正弘, 後藤 敏: BRAIN システムにおける配置設計, 情報処理学会第22回全国大会講演論文集, pp. 947-948 (1981).
- 9) Shiraishi, H., Ishii, M., Kurita, S. and Nagamine, M.: ICAD/PCB: Integrated Computer Aided Design System for Printed Circuit Boards, *Proc. 19th DA Conf.*, pp. 727-732 (1982).
- 10) Odawara, G., Iijima, K. and Kiyomatsu, T.: Arbitrarily-sized Module Location Technique in the LOP System, *Proc. 19th DA Conf.*, pp. 718-726 (1982).

(昭和58年1月17日受付)

(昭和58年2月14日採録)