

土屋 雅生 松永 俊雄
東京工科大学大学院工学研究科

1. はじめに

インターネットの発展に伴い、情報家電や携帯端末等のデバイスレベルのものに至るまでネットワーク化が進むと予測されている。現在のネットワークの中心は計算機で、多機能で汎用性も高い。今後は機能を限定したシンプルなデバイスも単体でネットワークに対応するものと考えられる。これらデバイスレベルのものがネットワーク接続されるときに求められるプロセッサについて検討した。

2. 開発と設計

PLD/FPGA などの書き換え可能なデバイスも容量が増え、1 チップ上にプロセッサや周辺回路を統合できるようになった。ここでは FPGA を使用することとし、図 1 に示すようにハードウェア記述言語(HDL)による記述から配置・配線の作業までを行うトップダウン設計を行った。HDL には SFL¹⁾、論理合成ツールには Parthenon¹⁾を利用した。配置、配線には FPGA メーカーのソフトウェア²⁾を利用した。

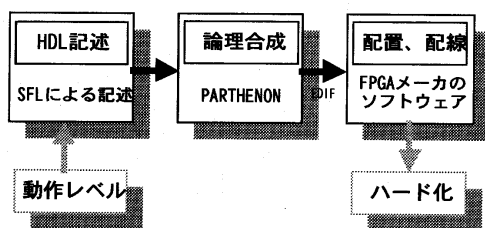


図 1 トップダウン設計

SFLは他のHDLと比べ、抽象的な概念のみで設計できる特徴を持ち、またハードウェアの単位をモジュールとし各モジュールを並列に処理させる場合に適したHDLといえる。

3. モジュールの設計

モジュールの設計においては可能な限りIP(Intellectual Property)レベルで設計し、再構成、再利用可能なモデルを目指した。

3.1 プロセッサモジュール

今回設計したプロセッサは参考文献[3]に載っているMIPSプロセッサを参考とした。このプロセッサモジュールは図2に示すとおりデータバスをもつ、32bitのRISCプロセッサで、5段パイプラインという特徴をもっている。

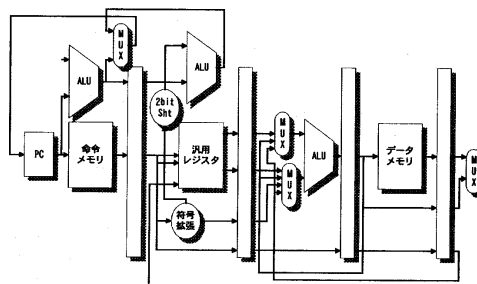


図 2 プロセッサモジュール(簡略図)

機能特化型プロセッサに必要と考えられる基本的な構成を目指し、不必要と思われる機能や命令(乗算、浮動小数点演算等)は別モジュールとして用意し、ここでの検討対象のプロセッサモジュールからは削除した。

3.2 ネットワークモジュール

本研究で作成したネットワークモジュールは OSI の 3, 4 層に相当する TCP/IP を解釈・実行できるモジュールである。このモジュールは図3に示すように下位層とのインターフェース

Composition and design of the processor with a network feature

Masao Tsuchiya & Toshio Matsunaga
Graduated School of Engineering, Tokyo Univ. of Technology

¹ NTT が開発した論理合成ツール。

² 今回は ALTERA 社の MAX+plus II を利用した。

となるバッファ(受信用、送信用)と、上位層とはプロセッサモジュールからの単純な送受信の命令をやりとりするためのメモリなどから構成されている。

なお、このモジュールはルータとしてのプロトコルは実装していない。

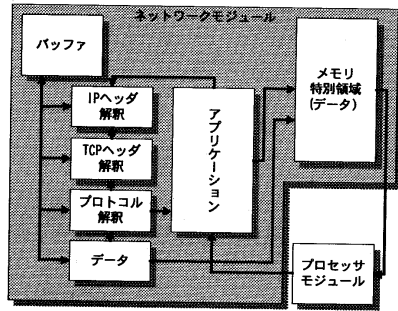


図3 ネットワークモジュール

4. ネットワーク機能特化型のプロセッサ

ここでは1チップ上に2つのモジュールを統合することにより機能特化型のプロセッサを作成した。

プロセッサの機能を拡張する場合、いくつかの方法⁴⁾が考えられるが、ここでは図4のように命令セットを追加する形をとった。

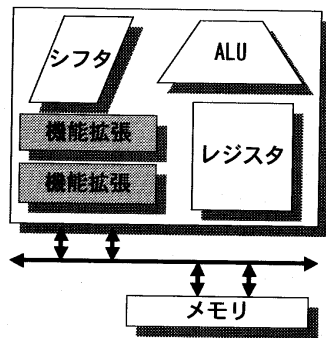


図4 プロセッサの機能拡張

一般的にMIPSなどのRISCアーキテクチャの場合アドレス・バスとデータ・バスを共有する。各モジュールを単体に動作させる場合には有効と考えられるが、今回の設計においては2

つのモジュールを1チップに実装するためバスが外部に出るようなことはない。このため図5のハーバートアーキテクチャのように命令メモリとデータメモリ用にバスを分離することとした。これにより、命令のフェッチにおける時間短縮が可能となり、2つのモジュールを高速に動作させることが可能になる。

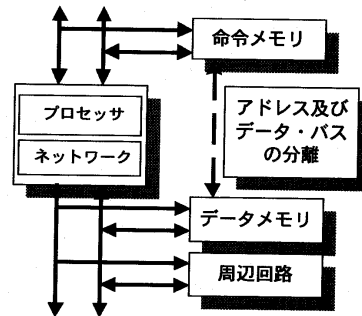


図5 ハーバートアーキテクチャ

5. おわりに

1チップ上に機能拡張型のプロセッサを構成することによりバス・ネックの解消や実装面積の削減が期待できたが、実際にゲート数は26%減少、実装面積は31%減少³⁾させることができた。

今後は、機能拡張型プロセッサの特殊な機能や命令について検討し、より具体化したい。

参考文献

- [1] ジェフリー・ベアー基調講演: 主役はパソコンからデバイスにシフト、CTC SMART COMPUTING FORUM'99 (1999)
- [2] パルテノン研究会: 第7回パルテノン講習会テキスト、パルテノン研究会、(1999)
- [3] D.A. Patterson & J.L. Hennessy: コンピュータの構成と設計第2版上下巻、日経BP社、(1998)
- [4] 情報処理学会: 情報処理1999年8月号特集やわらかいハードウェア、情報処理学会、(1999)
- [5] P. Simoneau: TCP/IP徹底解析、日経BP社、(1999)

³⁾ MAX+plusIIでの検証