

FPGA による将棋プログラムの高速計算 — 駒の効き

堀 洋平*, 関 峰伸*, Reijer Grimbergen†

丸山 勉‡, 星野 力‡

* 筑波大学大学院工学研究科 † 電子技術総合研究所 ‡ 筑波大学機能工学系

1 はじめに

現在, 人工知能の応用課題として将棋プログラムの研究が盛んに行われている. 一般的に将棋プログラムは, 局面をノード, 候補手を枝とするツリーを作成し, これを探索することにより指し手を決定する. プログラム強化のためには探索空間の拡大が必要不可欠であるが, それによる計算時間の増加は, ゲームの性質上好ましくない.

本研究では, Field Programmable Gate Array (FPGA) を用いて専用ハードウェアを製作し, 将棋プログラムの高速化を目指す. 処理速度の向上により, 探索空間の飛躍的な拡大が期待される.

今回, 並列処理・パイプライン処理の効果の特に大きい「駒の効きの計算」を行うモジュールをハードウェア化した. 本稿においてハードウェア化の手法について述べ, ソフトウェアと性能を比較する.

2 将棋プログラム

将棋プログラムでは, 局面をノード, 指し手を枝とする木構造(図1)が作成される. ノードには, 局面の優劣を数値化した評価値がつけられる. この評価値が最も高くなるような手を探索によって求め, 指し手を決定する.

我々のプログラムでは, 駒の効きの計算はゲーム木のノードが生成されるたびに以下のような手順で実行される.

1. 盤面を1マスずつサーチする
2. 駒が見つかった場合, その駒の効きデータを格納する
3. その駒のまわりに跳び駒があるかどうか調べ, 跳び駒の効きデータを格納する

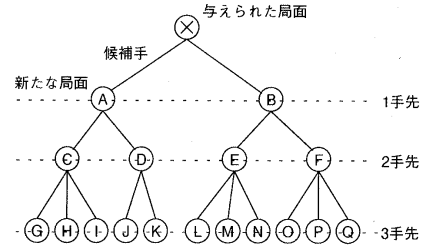


図1: 将棋のゲーム木

3 FPGA によるハードウェア化

3.1 ハードウェアの構成

ハードウェアは図2のように構成されており, 大きくわけて次のモジュールがある.

- Board Data and Function Data: 盤データと効きデータを格納する RAM
- Top to Bottom: 盤面を上から下へ向かってサーチし, 駒の効きを計算
- Bottom to Top: 盤面を下から上へ向かってサーチし, 駒の効きを計算
- Rook function: 飛車の横方向の効きを計算
- get OR: 効きデータの論理和の計算

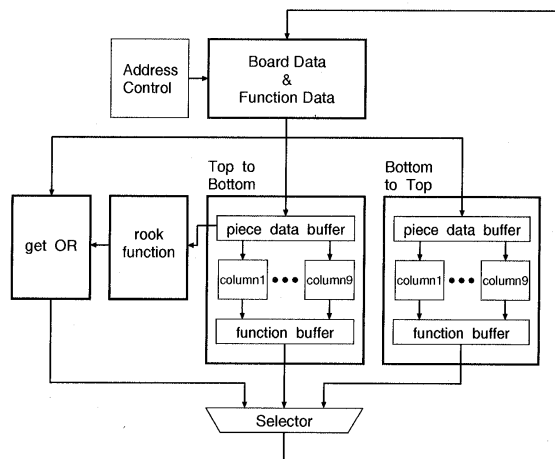


図2: ハードウェア構成

High-speed computation of *shogi* with a FPGA
— piece functionality

Youhei Hori (University of Tsukuba)
Minenobu Seki (University of Tsukuba)
Reijer Grimbergen (Electrotechnical Laboratory)
Tsutomu Maruyama (University of Tsukuba)
Tsutomu Hoshino (University of Tsukuba)

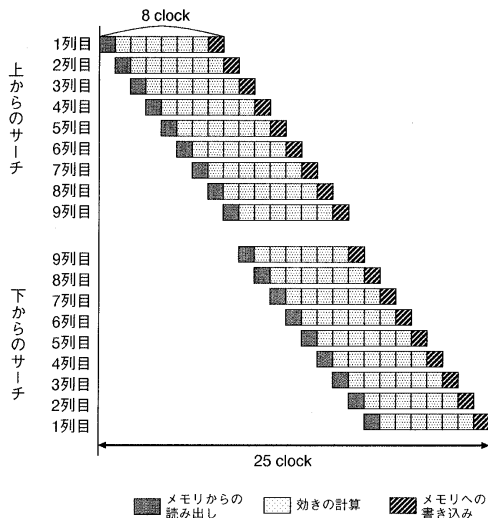


図3: パイプライン処理による駒の効きの計算

3.2 駒の効きの計算

ハードウェアによる駒の効きの計算は、以下のような手順で行われる。

1. 盤面を上から下に向かってサーチし、駒の効きを求める
2. 盤面を下から上に向かってサーチし、駒の効きを求める
3. 上下のサーチで得た効きデータの論理和をとる

盤面のサーチが上下からそれぞれ行われるのは、跳び駒の効きが一方からのサーチで得られないからである。

3.2.1 盤面のサーチ

ソフトウェアが 9×9 の盤面を1マスずつサーチしているのに対し、ハードウェアは横一列(9マス)の盤データを同時に読み出す。読み出された盤データは8段のパイプラインによって処理され、駒の効きが求められる(図3)。

3.2.2 効きデータの論理和

上下のサーチで得た効きデータの論理和をとることにより、盤全体の効きデータが求められる。

効きデータは横1列分が同時に読み出され、図4のようなパイプライン処理によって論理和が計算され、メモリに書き込まれる。

4 結果

ソフトウェアおよびハードウェアによる駒の効きの計算時間を表1に示す。

ソフトウェアの処理時間は、汎用計算機上でプログラムを実行し測定した。今回使用した計算機のプロセッサは、pentiumII 400MHzである。

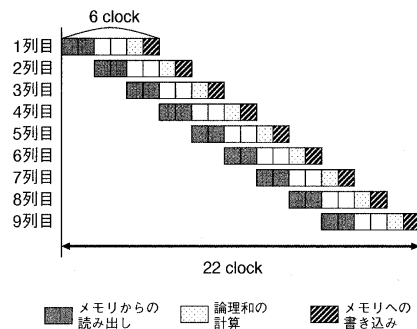


図4: 論理和の計算

表1: 駒の効きの計算時間

	1回の計算時間	性能比
ソフトウェア	74.89 [μsec]	1
ハードウェア	1.36 [μsec]	55

ハードウェアの処理時間は、動作周波数と所要クロック数から計算される。

今回製作したハードウェアの最大動作周波数は33.78[MHz]である。駒の効きの計算に要したクロック数は46クロックであったので、処理時間は、

$$\frac{1}{33.78 \text{ [MHz]}} \times 46 = 1.36 \text{ [\mu\text{sec}]}$$

である。

この結果、ハードウェアはソフトウェアに対し、約55倍の速度向上を得た。

5 おわりに

本研究では、ハードウェアを用いて並列処理・パイプライン処理を行うことにより、将棋プログラムの高速化が可能であることを示した。駒の効きをハードウェアにより計算したところ、ソフトウェアに対し約55倍の速度向上を得ることができた。

今後は、他のモジュールのハードウェア化を進める。また、PCとの通信を行い、実際にアクセラレータとして使用することを目指す。

参考文献

- [1] 松原 仁「将棋とコンピュータ」情報フロンティアシリーズ(共立出版1994).
- [2] Altera Corporation, *Embedded Programmable Logic Family Data Sheet* (1998).