

パーソナルコンピュータを利用した電気回路解析用 CAD グラフィックスシステム†

羽根田 博正^{††} 芳 井 隆^{††} 野 田 浩 明^{††}

計算機援用設計(CAD)手法は、各方面において現在多く使用されている。この設計支援道具としてのCADは、電気回路設計においても欠くことのできないものである。しかし現在、これらCADは経済性、使いやすさの面から見て設計者にとって真に専有できるものとはいえない面がある。本論文では、これらのことを考慮した電気回路解析用CADグラフィックスシステムをより経済的な16ビットパーソナルコンピュータ上に設計かつ実現したので報告する。このシステムは、回路解析のための技術計算(シミュレータ)のみを大型計算機に頼り、人間とシステムのインタラクション、高速性および経済性に重点を置いた。本システムでは、電気回路の作成、シミュレータへのデータの入・出力転送および解析結果の評価をパーソナルコンピュータ上のグラフィックスを通じて行う。なお、本システムで用いるグラフィックスは、図形処理の標準化案であるCOREシステムのS.G.P.を採用し、パーソナルコンピュータ上に実現した。

1. ま え が き

技術計算・解析・設計における計算機依存度の増加につれて、設計者の負担軽減・創造力向上のために計算機援用設計(CAD)手法が各分野において開発・実用化されつつある¹⁾。これらの支援道具は大型機ないしはミニコンピュータを利用する一部の設計者にその利用が限られており、広く個々の設計者が真に専有できる環境とはいえない。本論文では、このような状況を考慮して、経済性に優れしかも高速性、操作のよさを損わない電気回路解析用CADグラフィックスシステムを実現したので報告を行う。2章では開発したシステムの全体的特徴について述べる。3章では本システムのハードウェア構成ならびにソフトウェア構成について述べ、その形態的側面を明確にする。4章では本システムのグラフィックスシステムとしての機能を詳述する。5章では本システムの会話性、高速性および経済性を評価する。

2. システムの特徴

次の5点が特徴として挙げられる。

(1) スタンドアロンシステム

16ビットパーソナルコンピュータ上で電気回路図の作成(スイッチ素子を含めて300素子までの回路)、大型計算機上の各種シミュレータ²⁾との連動³⁾および解析結果の評価をすべて画面を通して行う。

(2) 人間とシステムのインタラクション

回路図作成としてメニュー方式を用い、作成・更新・修正・変更・追加・格納処理等をディジタイザにより行えるようにした。キーボードよりの入力は素子特性値のみとし、結合情報・素子数情報・素子の番号付け等は図形データより自動的に生成されるようにした。また、解析結果についてはパーソナルコンピュータ上の図形データベースに数値情報として保存し、グラフィック上の回路図を通して、図形結果として出力できるようにした。この図形の拡大・値の読み取り・保存もすべてメニュー選択により行うようにした。

(3) 主記憶RAMの活用による高速化

640kbyteの主記憶RAM上にデータ構造を実現し、とくに入力データはシステムプログラムと独立した30kbyteのRAM領域に配置した。二次記憶であるフロッピディスクへの依存度を小にしたり、図形データ、素子特性データ、結合情報を一体化したデータ構造により高速処理ができるようにした。

(4) グラフィックス制御部の直接制御による高速・多機能化

パーソナルコンピュータ内に設置されたグラフィック制御部GDC(NEC製 μ Pd 7220)⁶⁾を独自に開発したグラフィックス制御プログラムで直接制御し、ROM内蔵のグラフィックス処理ルーチンの約10倍の高速処理および多機能の描画を可能にした。

(5) SGP(簡易グラフィックスパッケージ)の採用による可搬性の向上

COREに準拠したSGP^{7),8)}をパーソナルコンピュータ上に実現し^{4),5),9),10)}、主記憶RAM上の独立した領域に配置し、どのシステム・レベルでもグラフィック

† Interactive Network Analysis Graphics System (INGS) Based on the Use of a Personal Computer by HIROMASA HANEDA, TAKASHI YOSHII and HIROAKI NODA (Department of Electronics Engineering, Faculty of Engineering, Kobe University).

†† 神戸大学工学部電子工学科

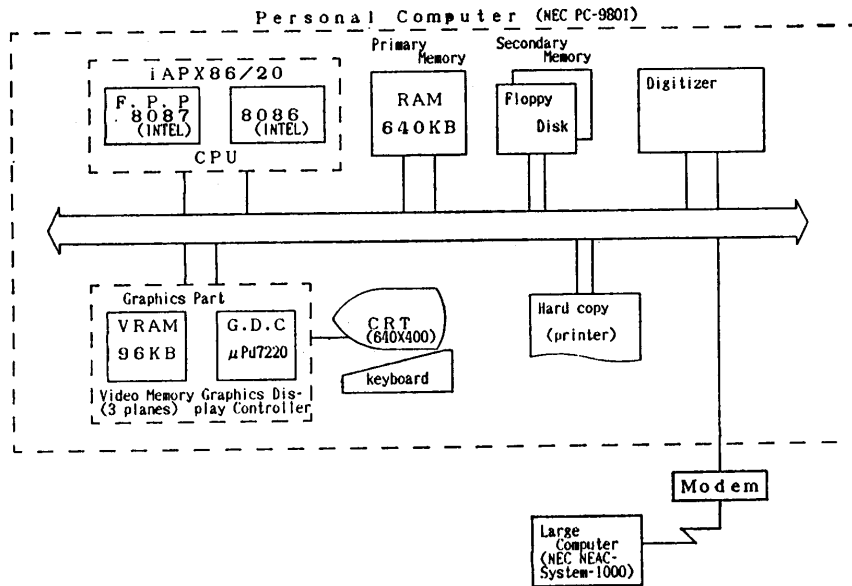


図1 ハードウェアブロック図
Fig. 1 Hardware block diagram.

クス処理ルーチンが呼び出せるようにした。これに基づいて可搬性をもち対話性を重視した応用プログラムを開発することが容易となった。

3. システムの構成

3.1 ハードウェア構成

図1は本システムのハードウェア構成を示す。16ビ

ットマイクロプロセッサ (Intel 製 iAPX86/20) が活用できること、640 kbyte の主記憶 RAM が利用できることとしてグラフィックス制御部には3画面 (1画面当り 640×400 ビット) のグラフィックス用 RAM を有し GDC (μPd 7220) により制御できることから、NEC 製パーソナルコンピュータ PC-9801 を用いることにした。会話的入出力のために、ディジタイザにより座標指定・コマンドの選択・素子のピックアップ等を画面上で行わせることにした。図形情報の二次記憶装置としてフロッピディスクを用いることにした。また、大型計算機 (NEC 製, ACOS System 1000) 上のシミュレータとはモデム (9600 bit/sec) を介して接続を行う。

3.2 ソフトウェア構成

iAPX 86/20 を CPU とする上記のコンピュータシステムの OS としてデジタルリサーチ社製 CP/M 86 を使用する。本システムのソフトウェアは図2に示すようにいくつかのモジュールから構成される。

3.2.1 メイン

メイン (Main) では電気回路作成モジュール (Layout Module)、シミュレーション用前処理・管理モジュール (Preprocess & Supervisory Module for

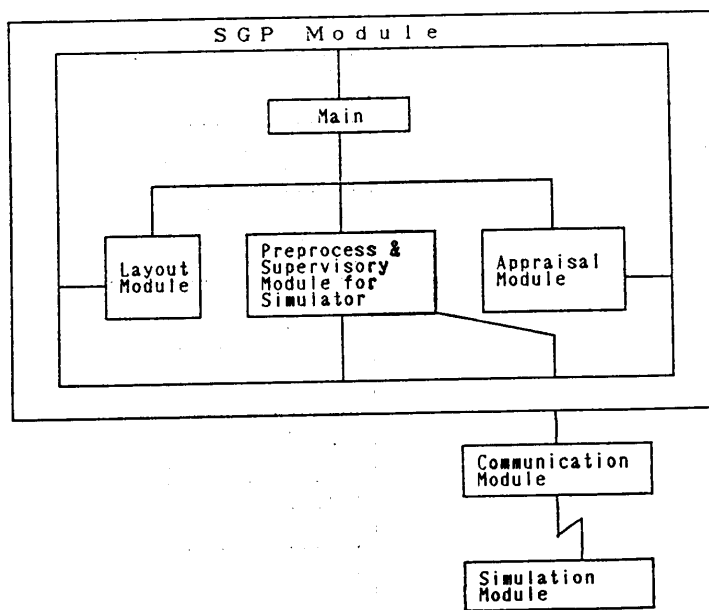


図2 ソフトウェアブロック図
Fig. 2 Software block diagram.

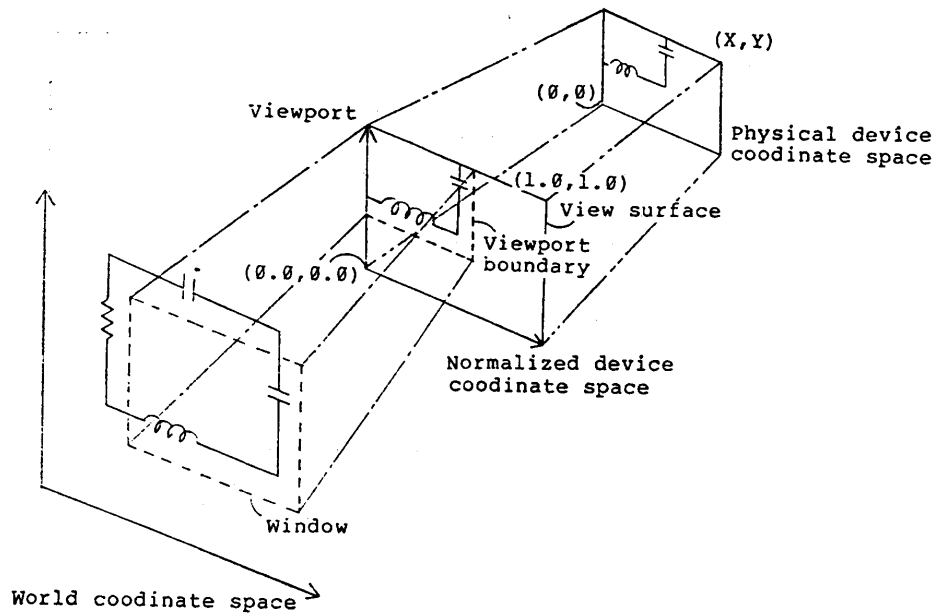


図3 ワールド座標系, 規格化座標系および装置上の座標系の様子

Fig. 3 World coordinate space (W.C.S.), normalized device coordinate space (N.D.C.S.) and physical device coordinate space (P.D.C.S.).

Simulator)および解析結果評価モジュール(Appraisal Module)といった各モジュールの全体的管理およびSGPモジュール(SGP Module)を通じての人間との対話, つまりメインメニュー表示・選択を司る。

3.2.2 電気回路作成モジュール

SGPモジュールを通じて設計者が対話的に回路図の作成・編集を行うと, このモジュールは図形データ, 回路データをデータ構造内に入力データとして作り上げる。

3.2.3 シミュレーション用前処理・管理モジュール

電気回路作成モジュールにより作成された入力データをシミュレータ用データに前処理し, 通信モジュール(Communication Module)を介して大型計算機上のシミュレーションモジュール(Simulation Module)へのデータ転送, シミュレーションモジュールの起動・管理を行う。シミュレーション結果は数値情報のままフロッピディスク上のデータベースに通信モジュールを介して転送・格納される。

3.2.4 解析結果評価モジュール

上記モジュールによりいったんフロッピディスクに格納されたシミュレーション結果数値情報をSGPモジュールを介してグラフあるいはリストとして出力する。この際設計者は, 表示すべき素子の選択, 電圧・電流表示の種別を対話的に指定・選択ができる。また, 波形の拡大表示, 瞬時値読み取り, 電力算出の

ごとく各種波形に四則演算を施した後の波形表示が可能である。また, 波形リストは, 時間区間をグラフィ

00000H	
CP/M-86	(32K)

Communication Data Ring Buffer	(32K)
Data	(30K)

Appraisal Module	(50K)

Preprocess & Supervisory Module for Simulator	(4K)

Communication Module	(40K)
Symbol Data	(2K)

Layout Module	(60K)

S.G.P. Module	(38K)

Main	(26K)
A0000H	

図4 メモリ配置図

Fig. 4 Memory allocation for modules and data.

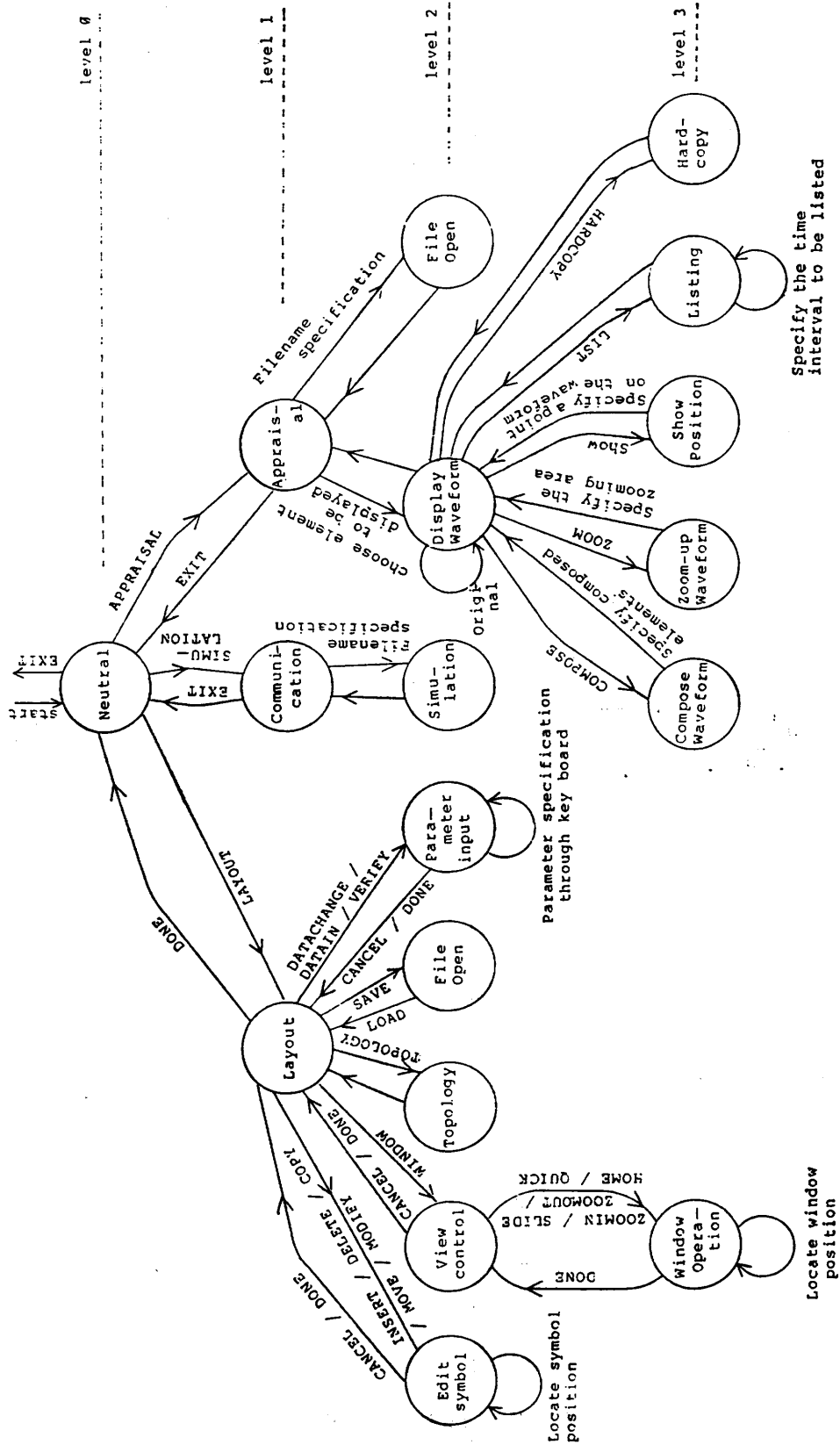


図 5 全体システムの状態遷移図
Fig. 5 State-transition diagram for overall system.

ックス画面上の波形を用いて指定することにより、必要な部分のみが印刷される。

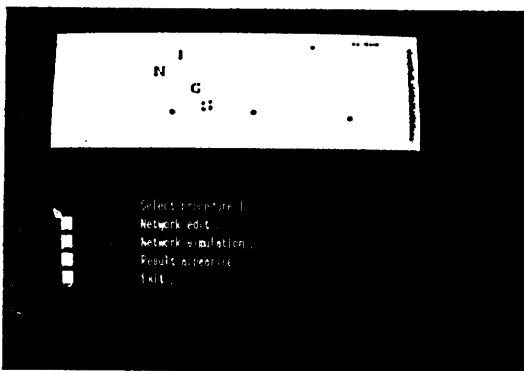
3.2.5 SGP モジュール

SGP モジュール (Simple Graphics Package Module) はグラフィックスの機能を果たす部分で、グラフィックスパッケージ標準化案 CORE^{7),8)}に準拠しかつ拡張した形となっている^{4),5),9),10)}。SGP モジュールにはグラフィックス制御部 GDC に依存したソフトウェアインタフェースが含まれ、これのみがアセンブリ言語で記述されている。また、図3に示すように、作図データベース内で自由に選ばれた座標系 WCS (World Coordinate Space) 上で定義された矩形領域の窓 (Window) を、規格化された NDCS (Normalized Device Coordinate Space) 上の矩形表示面 (View Surface) 内の表示領域 (Viewport) に写像し、さらにグラフィックス装置上のスクリーン座標系 PCS (Physical Device Coordinate Space) 上に変換する。これによりスクリーン上の物理的なアドレスポイント数に依存しない装置独立なアプリケーションプログラムを WCS 上に実現することができる。

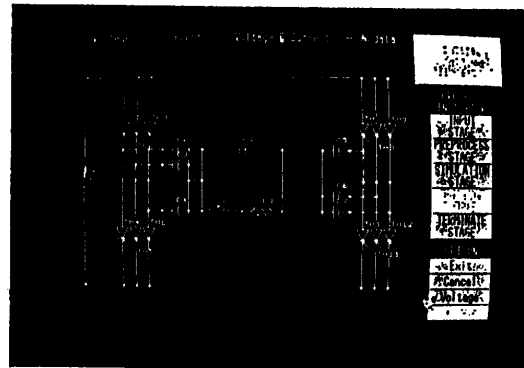
以上の各モジュールは図4に示すように 640 kbyte 主記憶 RAM 上に配置した。これらのシステムの記述には構造化プログラムが容易でデータ構造の豊富なデジタルリサーチ社製のパスカル言語を用いた。

4. 電気回路解析用 CAD グラフィックスシステムのアルゴリズム

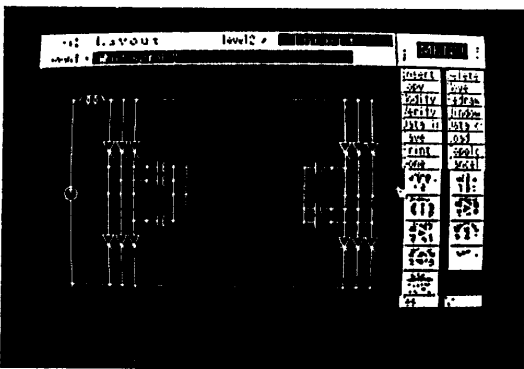
動作面から見れば、本グラフィックスシステムの状態遷移図は図5のごとき枝状の階層構造をなす。起動時における中立状態 (Neutral) をレベル0の頂点として、レベル1においては電気回路作成状態 (Layout)、回路解析との接続状態 (Communication) および解析結果評価状態 (Appraisal) の三つの状態に分岐する。これらの3状態は互いに独立しており中立状態とは図中の命令の下に双方向に遷移する。レベル1においては、さらに下位のレベルへと遷移が可能であり、最大レベル3まで用意されている。本システムでは状態遷移をすべて管面上のメニュー選択により行う。回路パラメータのごとき数値情報をキーボードより入力する以外は、メニュー選択、座標設定などすべてディジタイザ



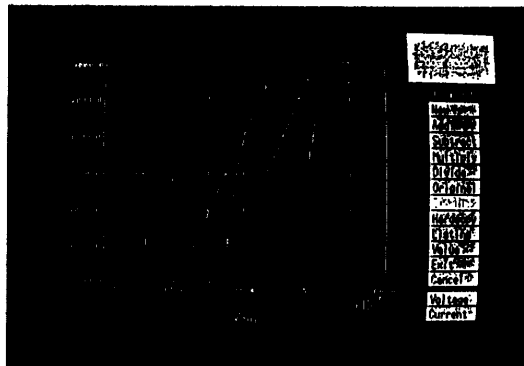
(a) Neutral state



(c) Communication state



(b) Layout state



(d) Appraisal state

図6 グラフィックス画面の一例
Fig. 6 Screen display examples.

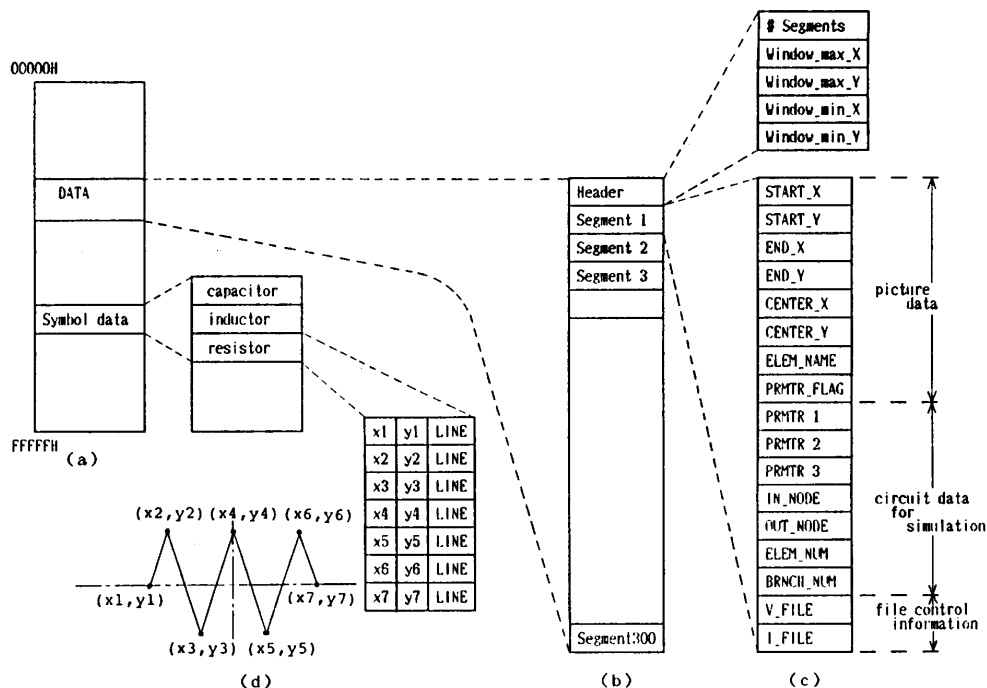


図 7 DATA および Symbol Data のデータ構造
Fig. 7 Data structure for DATA and symbol data.

により行う。図 6 に中立状態、電気回路作成状態、および回路解析との接続状態における本グラフィックス画面の一例を示す。

4.1 電気回路作成状態

この状態では、図 5 に示すごとく電気回路図の編集、表示画面制御、結線データの自動生成、素子特性値の入力・修正・変更、および最後に得られた回路図用データならびに解析用データのファイルへの格納、読み出しを行うことができる。電気回路図の編集状態 (Edit Symbol) で必要な回路素子の描画用プリミティブは図 7 (d) に示すごとくあらかじめ主記憶上に登録されている。編集に伴い電気回路図の回路図用データ、解析用データおよび解析結果格納ファイル情報が図 7 (c) のごとくセグメントとしてデータ構造化され、さらに図 7 (b) のごとくヘッダを伴うセグメント群として図 7 (a) の Data の中に作成されていく。回路図用データは素子の位置 [(START-X, START-Y), (END-X, END-Y)], 素子の中心位置 (CENTER-X, CENTER-Y), 素子名 ELEM-NAME およびパラメータの有無を示すフラグから成る。ディジタイザからの入力を容易ならしめるためにディジタイザにより指定される素子の位置は座標系 WCS における格子点上の位置として離散化される。解析用データは素

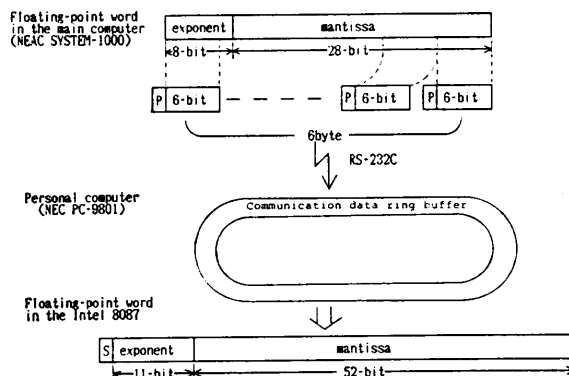


図 8 主計算機 (NEAC SYSTEM-1000) からパーソナルコンピュータ (NEC PC-9801) への解析結果数値情報転送概略図

Fig. 8 Schematic diagram for transmitting calculated data from main computer (NEAC SYSTEM-1000) to personal computer (NEC PC-9801).

子値 PRMTR 1~PRMTR 3, 接続情報 IN-NODE, OUT-NODE, 素子別番号 ELEM_NUM および素子別番号 ELEM_NUM および素子番号 BRNCH_NUM から成る。素子値はパラメータ入力状態 (Parameter Input) において生成され、接続情報や素子番号等は結線データ作成状態 (Topology) において自動的に生成される。

4.2 回路解析との接続状態

この状態では、解析用データのシミュレータ入力形式への変換、シミュレータへのデータ転送、保存用解析結果の格納ファイル番号指定および解析結果である数値情報のファイルへの転送を行う。シミュレータ入

力形式は指数部8ビット、仮数部28ビットの36ビット浮動小数表現であり、本システム内蔵の数値演算プロセッサ (Intel 8087) のデータ形式は符号ビット、指数部11ビット、仮数部52ビットの64ビット浮動小数表現である。解析結果をパーソナルコンピュータ側の

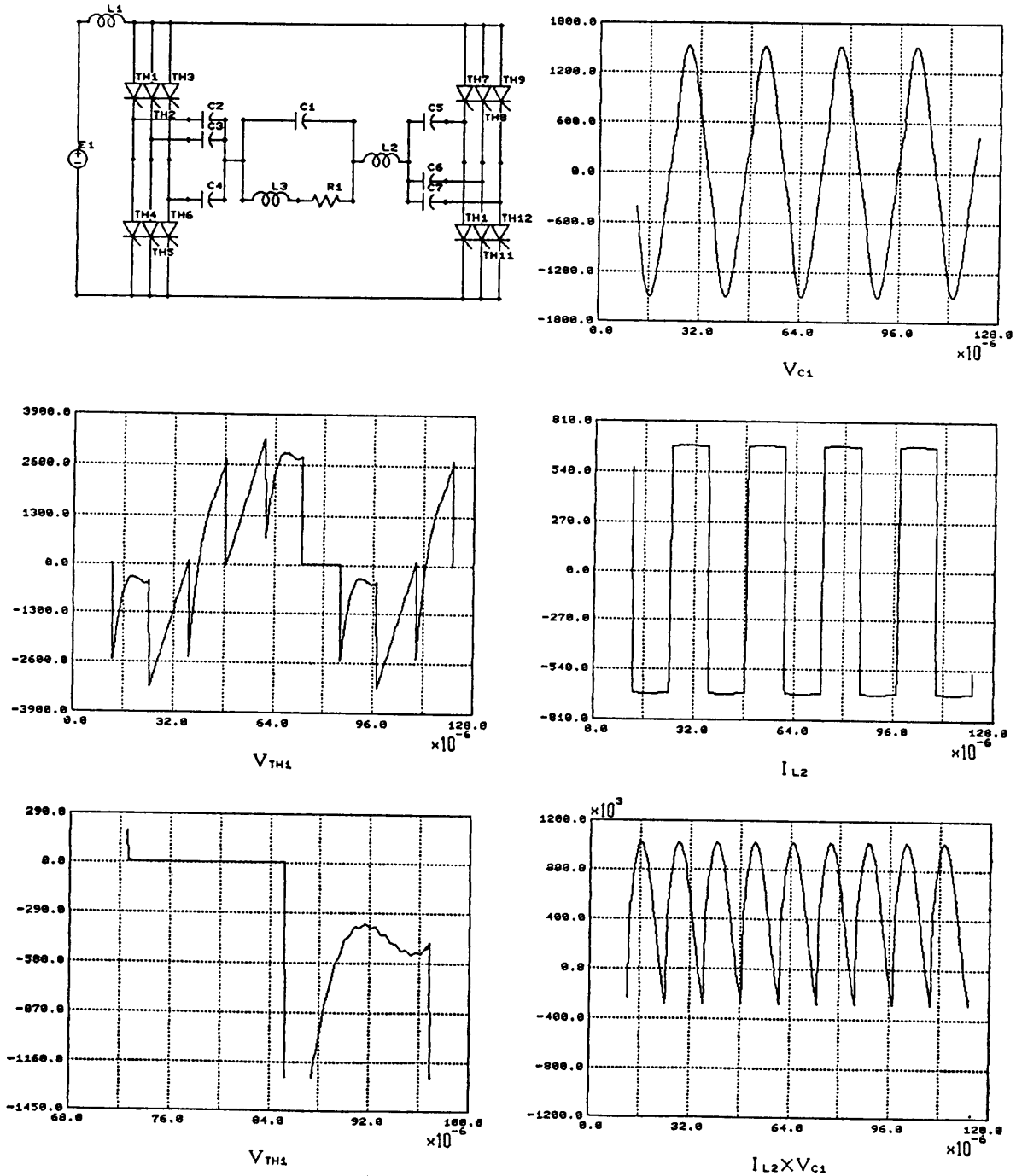


図9 回路例と解析結果の画面ハードコピー

Fig. 9 Hard copies of sample circuit and its waveform.

ファイルに転送する際、互いの協調をとるため図8のごとく36ビット浮動小数表現の解析結果をパリティ付き6分割データとしてRS-232Cシリアルポートへ送り込む。パーソナルコンピュータ側では、これを順次に内蔵のリングバッファ (Communication Data Ring Buffer) に蓄えてゆき、64ビット浮動小数表現に変換しながらフロッピディディスクに格納する。

4.3 解析結果評価状態

ここではファイルに格納された解析結果を設計者が適宜抽出、表示、印刷することができる。ファイルには指定された素子の波形のみが格納されているが、素子、電圧・電流の種別は画面上の回路図における素子の色づけにより識別でき、画面上で選択された諸量は自動スケール化した波形として再び画面上に表示される。いったん表示された波形は、その一部を任意に拡大表示したり、波形上の点を指すことにより瞬時値を自動的に読み取ることもできる。また、複合的な回路部分の波形や消費電力のごとき諸量対話的に表示できるように、波形データの瞬時値同士の四則演算が可能でその結果は再び画面に表示できる機能を有する。必要に応じて画面のハードコピーをとることができ、図9にプリンタを用いた場合の一例を示す。

5. 本システムの評価

5.1 会話性

図5の状態遷移図を知らされていない被験者に本システムの使用を試みた。大多数の被験者は30分から1時間の間に画面操作を通じて全システムの操作方法を習得することができ、使用の容易さを答えた。メニューは現在のレベル、状態、プロンプトによる誘導を示す最上行ブロックとコマンドやシンボルを示す最右列ブロックよりなるが、被験者は慣れるに従い最右列ブロックを頻繁に参照・使用することが観察された。一面面に表示されるメニューには、現在のレベル、状態を中心に次下位レベルの状態と推移法および次上位レベルへの復帰法が情報として含まれている。以上のことより、本システムでは繰り返し使用するうちに図5のごとき状態遷移図が一種のプログラミングモデルとして体得され、以後は最右列ブロックのメニューがコマンドやシンボルの拾い上げに利用されるのであろう。

本システムでは、たとえばシンボル削除コマンドなどは連続的にあるいは他のコマンドと複合的に利用できるが、一部の習熟済みの被験者は複合コマンド機能の拡充化を訴えた。これには、ユーザの学習過程にお

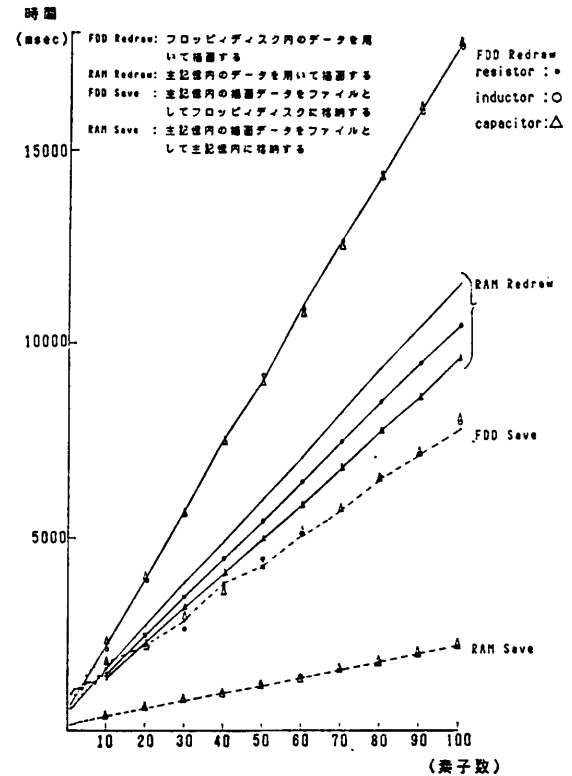


図10 外部記憶使用時における速度の比較
Fig. 10 Comparison of speed between the usage of internal and external storage.

いて複合コマンドのプログラミングモデルが段階的に形成されてゆく必要があり、その実現方法は今後の課題としたい。

5.2 高速性

フロッピディディスク上のデータベースにのみ依存した方法はグラフィックスシステムの作成者の負担を軽減させるが、システム全体の高速性を劣化させる可能性がある。図1のシステムの場合、データ読み取り時にフロッピディディスク上のファイルの位置検索に要する時間が約2,900 msecで、データ書き込み時には約1,600 msecかかる。また、位置検索終了時点でファイル内のデータを描画する場合の所要時間は素子数にほぼ比例して増加し、主記憶RAM内のデータを描画する場合と比べ、図10に示すごとく、約1.3~1.9倍となる。描画データを格納する場合も同様で、図10に示すごとく所要時間は約3.5~4.9倍とその差異はいちだんと大きくなる。以上より主記憶RAMの活用により高速性が確保されることがわかる。

5.3 経済性

表1は現在利用されている各種CADグラフィック

表 1 各種 CAD グラフィックスシステムの比較
Table 1 Comparison among available CAD graphics systems.

種類	機能	形式	価格(千円)
本システム	電気回路解析用 CAD システム	スタンドアロンシステム	1,000
日本語図形処理システム	機械設計, 機械設計	スタンドアロンシステム	2,000
製図用マイコンシステム	二次元製図処理	スタンドアロンシステム	6,000
二次元パソコン CAD システム	製図.1mmの精度でハードコピー	スタンドアロンシステム	4,700
CAD 専用ワークステーション	二次元設計, 製図	ワークステーション	3~40,000
グラフィックスワークステーション	設計製図作業で用いられるグラフィックス機能	ワークステーション	31,000
CAD/CAM システム	図形データ, 非図形情報も合わせて統合管理	端末ホスト・IBM 4300	1~1.5億円

本システムの代表的なものを表す。現時点では非図形情報も合わせて取り扱えるものは価格がいちだんと高く、たんなる図形処理に限っても各設計者専用の域を出ない。本システムは、図 1 に示すごとく、通常のパーソナルコンピュータを活用するために本体自体も低価格であり、専用機をとくに備える必要がなく多機能的に利用できよう。

6. む す び

パーソナルコンピュータのもつ機能を活用することにより、経済性、高速性、会話性の面で十分に実用的な電気回路解析用 CAD グラフィックスシステムを設計し、設計者専用のシステムを実現した。本システムは CP/M 86 上に作られた SGP を用いており、Intel 製 8086 マイクロプロセッサを用いる他機種コンピュータシステムへの移植はグラフィックス制御部のイ

ンタフェースのみを変更することにより可能であり、可搬性に富んだものといえよう。

参 考 文 献

- 1) Special Issue on Computer-Aided Design, *Proc. IEEE*, Vol. 69, No. 10 (1981).
- 2) 羽根田, 丸橋, 楠元: タブロー法によるサイリスタ回路のデジタルシミュレーション, 電気学会論文誌, Vol. B-53, No. 7, pp. 433-440 (1979).
- 3) 芳井, 野田, 川上, 羽根田: 会話型オンライン図形処理ステーションの試作, 昭和 58 年電気関係学会関西支部連合大会, No. G 8-20 (1983).
- 4) 芳井, 中尾, 野田, 羽根田: 会話型図形入力によるサイリスタ回路シミュレータの試作, 昭和 58 年電気学会全国大会, No. 1346 (1983).
- 5) 芳井, 中尾, 羽根田: マイコン上に実現した電気回路解析用グラフィックスシステム, 昭和 58 年電気関係学会関西支部連合大会, No. G 8-22 (1983).
- 6) 日本電気(株): μ PD 7220 GDC ユーザーズ・マニュアル, IEM-734 D (1982).
- 7) Bergeron, R. D., Bono, P. R. and Foley, J. D.: Graphics Programming Using the Core System, *Comput. Surv.*, Vol. 10, No. 4, pp. 389-443 (1978).
- 8) Foley, J. D. and Van Dam, A.: *Fundamentals of Interactive Computer Graphics*, Addison Wesley, Reading, Mass. (1982).
- 9) 芳井, 武田, 羽根田: コアに準拠した低価格化マイコン用簡易グラフィックスシステム, 昭和 58 年電気関係学会関西支部連合大会, No. G 8-21 (1983).
- 10) 芳井, 武田, 羽根田: 簡易型グラフィックス・パッケージの試作, 昭和 58 年電気学会全国大会, No. 1345 (1983).

(昭和 59 年 6 月 15 日受付)

(昭和 59 年 12 月 20 日採録)