

ブロードサイドテスト用N回検出テスト集合のコンパクション手法 N-Detection Test Set Compaction Method for Broad-Side Delay Testing

大江 信宏[†] 高瀬 治彦[†] 北 英彦[†] 林 照峯[†]
Nobuhiro Oe Haruhiko Takase Hidehiko Kita Terumine Hayashi

1 はじめに

近年のLSI技術の進歩に伴い、LSIの実速度動作をテストすることが必要になってきており、スキャン構造をもつ回路に対してこれを実現する方法としてブロードサイドテスト(broad-side delay testing) [1] が提案されている。ブロードサイドテストには、縮退故障のためのスキャン構造を変えることなく、システムクロックのタイミングを制御するだけで実動作テストを行えるという利点がある。遅延故障モデルとしては、取り扱いが容易であり、遅延不良検出能力も比較的高い遷移遅延故障モデルがよく用いられている。

しかし、製造されたLSIで起こる欠陥の種類が多いため、すべての検出可能な遷移遅延故障を1回検出するテストパターンのみでは、現実には生じる欠陥の検出には不十分な場合が多くなっている。欠陥検出能力を向上させるためには各故障を複数回検出するN回検出テストが有効であると言われているが、N回検出テストでは、Nが大きくなるほどテストパターン数も多くなるため、テストコストが増大するという問題がある。

本研究では、ブロードサイドテストを対象としたN回検出テストのテストコストを削減するため、遷移遅延故障をN回検出するテスト集合のテストパターン数を減らすことを考える。遷移遅延故障用のN回検出テスト集合のコンパクション手法はすでに文献 [2] の中で提案されているが、本論文では、従来よりもテストパターン数削減効果の高いテストコンパクション手法を提案する。提案手法では、ドントケア検出、コンパティブルなテストパターンの変形、ドントケアの2値化の3つを繰り返すことでテストパターン数を削減する。

ベンチマーク回路に対する実験により、提案手法が遷移遅延故障用N回検出テスト集合のコンパクション手法として効果があることを示す。

2 従来手法

従来手法 [2] では、まず、故障ドロップなしで故障シミュレーションを行い、各テストパターンについて、テストパターンとそれが検出するすべての故障の対応表を作成する。これを利用してN回検出を満たす範囲でテストパターンのドントケア検出を行い、テストパターンと検出故障の対応表を更新する。次に、どの故障の検出回数もN回未満になってはいけないという条件の下で、併合可能なテストパターンを併合していく。この手順により、テストパターン数の削減を行っている。

この方法は、ドントケア検出に基づくテストパターンの併合処理のみでテストパターン数を削減するものであるため削減率に改善の余地がある。

3 提案手法

提案手法では、ドントケア検出、コンパティブルなテストパターンの変形および、ドントケアの2値化の3つを繰り返すテスト集合のコンパクション手法を提案する。

提案手法は故障シミュレーションを繰り返し使用するため、従来手法のように故障ドロップなしで故障シミュレーションを行うのは負荷が大きくなり、現実的ではない。そこで、提案手法では、故障ドロップありで故障シミュレーションを行う。

以上の考えに基づいた、提案手法の処理手順のアルゴリズムを以下に記す。

[アルゴリズム]

[入力] コンパクション前のテスト集合

[出力] コンパクション後のテスト集合

- (1) テストパターン数がある回数(K回)連続して減少しなくなるまで、次の操作を繰り返す。
 - (1-1) (N+1)回検出で故障ドロップありという条件で故障シミュレーションを行い、必須故障(すべてのテストパターンでN回しか検出することが出来ない故障)の多い順にテストパターンを並びかえる。
 - (1-2) N回検出で故障ドロップありという条件で再度故障シミュレーションを行い、テストパターンと検出故障の対応表を作成する。
 - (1-3) 並びかえたテストパターンについて、末尾から順に以下を行う。
 - (1-3-1) 作成された対応表をもとに対象テストパターンが検出すべき故障を決め、それらをすべて検出するという条件でドントケア検出を行う。
 - (1-3-2) ドントケア検出したテストパターンが検出する故障を求め、そのテストパターンより前にあるテストパターンについて、検出すべき故障の対応表を更新する。
 - (1-4) コンパティブルなテストパターンがなくなるまで、以下を繰り返す。
 - (1-4-1) お互いにコンパティブルな2つのテストパターンを求め、一方のテストパターンは併合した形に変形し、もう一方のテストパターンは元のテストパターンのままにする。また、元のテストパターンのままになったテストパターンは、以降のコンパティブルなテストパターン決定の候補から除く。
 - (1-5) N回検出で故障ドロップありという条件で故障シミュレーションを行う。このとき、故障を検出しないテストパターンは削除する。
 - (1-6) 各テストパターンのドントケアビットをランダムに2値化する。
- (2) 繰り返しの最後に(1-5)で求められたテスト集合を、コンパクション後のテスト集合とする。

[アルゴリズム]の(1-3)の操作の例を図1に示す。いま、 t_4 が検出すべき故障 f_3 を検出するという条件を満たすようにドントケア検出した結果 t_4 になったとする。このとき、 t_4 が検出できる故障は f_1, f_3, f_4 であるとする。これらが残りのテストパターン $t_1 \sim t_3$ の検出すべき故障の中に含まれているかどうか調べると、 f_1, f_4 がそれぞれ、 t_1, t_2, t_3 に含まれているので、 t_2 から f_1 を、 t_3 から f_4 を検出すべき故障から除く。このとき、 t_1 も f_1 を検出すべき故障として含むが、N回検出という条件を満たさなくなるので取り除くことはしない。このように、ドントケア検出を行っていくと、 t_3 のように、必要でないテストパターンが出現したり、 t_2 のように、検出すべき故障が減り、ドントケアとなるビットが増加することがある。

(1-4)の操作の例を図2に示す。 t_i と t_j のように、お互いにコンパティブルなテストパターンどうしが見つかった場合、

[†]三重大学大学院工学研究科

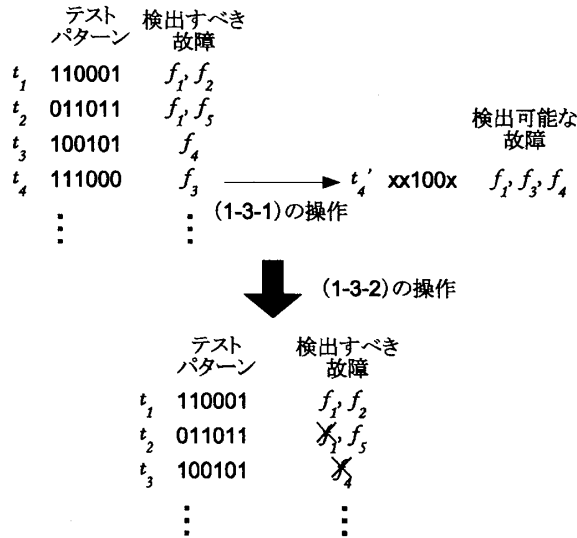


図1: アルゴリズム (1-3) の例

従来手法では、(a)のように、2つのテストパターンを1つに併合する。この方法では、併合後も f_1 が N 回以上検出されることを保障するために、各テストパターンが検出するすべての故障の対応表を作成しなければならない。提案手法では、(b)のように、片方のテストパターン t_i を併合した形 t'_i に変形し、もう一方のテストパターン t_j はそのままの形 t_j で残す。このとき、そのままの形で残したテストパターンはこれ以降の併合対象からは取り除く。もし、 f_1 が $N+1$ 回以上検出できている場合は、 t_j が検出すべき故障が無くなるので、(1-5)の操作で t_j が削除されるが、 f_1 が N 回しか検出されない場合は、(1-5)の操作では削除されないこととなる。このように、(1-4) (1-5)の操作を行えば、検出すべき故障だけの対応表を作成するだけで、 N 回検出の条件を満たすようにテストパターン数の削減を行うことができる。

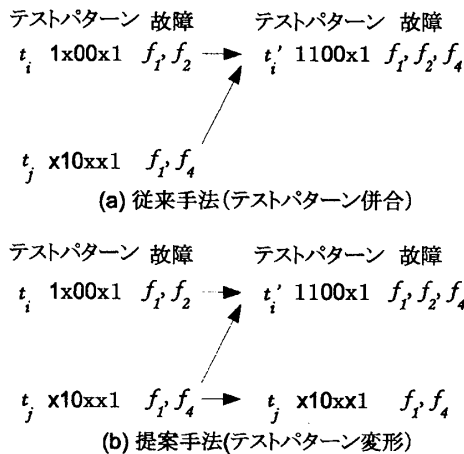


図2: テストパターンの併合及び変形

(1-6)の操作で各テストパターンのドントケアビットをランダムに2値化しているが、これは、ケアビットとドントケアビットの位置が変わることにより、更なるコンパクションができるようになることを期待している。

表1: 提案手法の実験結果 (テストパターン数)

回路名	1回検出			5回検出		
	生成TP	基本手法	提案手法	生成TP	基本手法	提案手法
s5378	454	216	132	1,714	1,285	739
s9234	919	464	267	3,283	2,563	1,434
s13207	997	371	271	3,719	2,591	1,460
s15850	734	243	164	2,760	1,823	863
s35932	111	63	29	281	221	125
s38417	2,618	465	211	9,482	4,372	1,007
s38584	2,533	571	328	9,303	4,850	1,665

表2: 提案手法の実験結果 (ドントケアの割合)

回路名	1回検出 (%)			5回検出 (%)		
	生成TP	基本手法	提案手法	生成TP	基本手法	提案手法
s5378	87.50	75.34	74.07	84.39	79.92	78.80
s9234	88.69	78.25	74.81	84.55	79.92	74.48
s13207	96.81	92.19	91.58	95.81	93.89	91.76
s15850	95.01	85.80	82.17	93.63	89.97	84.05
s35932	83.73	71.44	57.10	77.04	70.58	53.34
s38417	97.20	85.08	81.16	96.38	91.22	79.23
s38584	97.27	88.63	86.97	96.43	92.61	86.49

4 実験結果

提案手法をプログラムとして実現し、ISCAS'89 ベンチマーク回路を用いて実験を行った。実験で使用した N 回検出テスト集合は、検出回数の少ない故障から優先してテストパターン生成を行う方法で作成したものである。各回路に対して検出可能なすべての故障を検出するテスト集合を生成した。

また、本実験では、提案手法と、提案手法の繰り返し処理を行わない手法 ((1-1) ~ (1-5) の操作。これを基本手法と呼ぶ) についてコンパクションを行い、両者の性能を比較した。これは、基本手法がテストコンパクション性能において従来手法と、ほぼ同じと考えられるためである。

表1に $N=1, 5$ のテスト集合に対して、基本手法と提案手法でのテストパターン数削減の実験結果を示す。表2に生成TP, 基本手法, 提案手法のドントケアの割合の実験結果を示す。

表1からは、1回検出, 5回検出ともに提案手法は、基本手法に比べてテストパターン数を40%~75%程度削減していることが分かる。

表2からは、提案手法により得られたテストパターンのドントケアの割合が基本手法により得られたドントケアの割合よりも下がっているが、その割合は小さい。したがって、コンパクション後のテスト集合は圧縮等の処理において利用価値が高いと考えられる。

5 まとめ

本論文では、遷移遅延故障用 N 回検出テスト集合のコンパクション手法を提案した。ISCAS'89 ベンチマーク回路に対する実験では、提案手法は基本手法 (すなわち従来手法) よりも40%~75%程度テストパターン数を削減でき、有効であることを示した。

参考文献

[1] J.Savir: On broad-side delay testing, Proc. VLSI Test Symposium, pp.284-290, 1994.
 [2] 谷口謙二郎, 宮瀬紘平, 梶原誠司, 温暁青: ブロードサイドテストにおける N 回検出用テストパターンに対する X 判定, 信学技報 DC2006-44, pp.35-40, 2006.