

畳込み圧縮器における誤り見逃し率の評価に関する一考察 Study on Error Masking Rate for Convolutional Compactors

新井 雅之† 福本 聡† 岩崎 一彦†
Masayuki Arai Satoshi Fukumoto Kazuhiko Iwasaki

1. まえがき

VLSI テストにおいて、テストデータ量の削減および圧縮は重要な課題の一つである[1]。Rajski らは畳込み圧縮器(convolutional compactor)について提案した[2]。畳込み圧縮器はテスト応答圧縮器の一つであり、多重誤りの検出を可能としながらテスト応答を1/100以下に圧縮できる。文献[2]では、誤り見逃し率についてシミュレーションにより評価している。

本稿では、畳込み圧縮器における誤り見逃し率を解析的に評価する。畳込み圧縮器の構成から得られる行列をパリティ検査行列とみなし、双対符号の重み分布から誤り見逃し率を導出する手法について検討する。また、4重誤り見逃し率を高速に導出する手法についても検討する。

2. 畳込み圧縮器

図1に、畳込み圧縮器の構成例を示す。被テスト回路(CUT)のスキャンチェーンの出力は、EORゲートから成るネットワークを通して、シフトレジスタ内のフリップフロップ(FF)へ入力される。スキャンチェーンの本数を S 、FF数を M 、シフトレジスタ数を b と表す。シフトレジスタの値は並列に外部へ出力されるため、テスト応答の圧縮率は b/S となる。図1では $S=3, M=4, b=1$ である。

各スキャンチェーンの出力は、互いに等しい K (図1では $K=3$) 個のFFに接続されている。 K を奇数とすることにより、任意の奇数個の多重故障は検出可能となる。また、あるスキャンチェーンの接続状態をシフトさせることにより構成される接続状態を他のスキャンチェーンに用いないことにより、任意の2重故障が検出可能である。

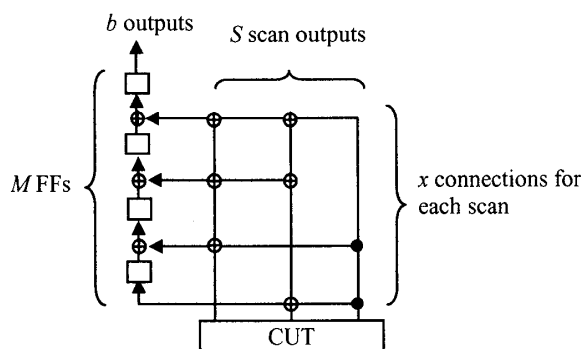


図1 畳込み圧縮器の構成例

($b=1, M=4, S=2, K=3$)

Fig. 1. Example of convolutional compactor

($b=1, M=4, S=2, K=3$)

3. 誤り見逃し率の評価

3.1 双対符号の重み分布による導出

図1を対象回路として、誤り見逃し率の導出について説明する。スキャンチェーン i のシフトレジスタ j への接続を、 s_{ij} ($1 \leq i \leq S, 1 \leq j \leq b$) と表す。図1においては $s_{1,1}^T = [1 1 1 0]$, $s_{2,1}^T = [1 1 0 1]$, $s_{3,1}^T = [1 0 1 1]$ である。 t 重誤りが N ($N \geq 0$) 個のスキャンアウトクロックに発生し、これらが見逃される場合の数は、 $(b(Mb+N))$ 行 $(S(N+1))$ 列の行列 \mathbf{H}

$$\mathbf{H} = \begin{pmatrix} & & 0 & 0 \\ s_{1,1} & s_{S,1} & & \\ & \dots & s_{1,1} & \\ 0 & 0 & \dots & 0 \\ \vdots & \vdots & 0 & \\ & & \vdots & s_{S,1} \\ 0 & 0 & 0 & \\ & \vdots & & \\ & & 0 & 0 \\ s_{1,b} & s_{S,b} & & \vdots \\ & & s_{1,b} & \\ 0 & \dots & 0 & \dots & 0 \\ \vdots & \vdots & 0 & & \\ & & \vdots & & s_{S,b} \\ 0 & 0 & 0 & & \end{pmatrix} \quad (1)$$

において、任意の t 列が線形従属になる場合の数である。行列 \mathbf{H} は、 s_{ij} をシフトしながら並べたものとして構成される。例えば、図1の構成において、 $N=2$ とした場合、行列 \mathbf{H} は

$$\mathbf{H} = \begin{pmatrix} 1 & 1 & 1 & 0 & 0 & 0 & 0 & 0 & 0 \\ 1 & 1 & 0 & 1 & 1 & 1 & 0 & 0 & 0 \\ 1 & 0 & 1 & 1 & 1 & 0 & 1 & 1 & 1 \\ 0 & 1 & 1 & 1 & 0 & 1 & 1 & 1 & 0 \\ 0 & 0 & 0 & 0 & 1 & 1 & 1 & 0 & 1 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 1 \end{pmatrix} \quad (2)$$

となる。

t 個の列が線形従属となる場合の数は、行列 \mathbf{H} を検査行列として持つ (n, k) 線形符号 C における重み t の符号語数 A_t と等しい。ここで、 $n = S(N+1)$, $k = n - b(Mb+N)$ である。 (n, k) 線形符号は 2^k 個の符号語を持つ。従って、スキャンアウトクロック数 N が大きくなると、全ての符号語について重みを計算し、重み分布 $\{A_0, \dots, A_n\}$ を求めることは困難となる。本稿では、まず行列 \mathbf{H} を生成行列として持つような双対符号 C_{\perp} の重み分布 $\{B_0, \dots, B_n\}$ をまず求めた。その後 MacWilliams の公式[3]を用いて元の符号 C の重み分布を求めた。

[MacWilliamsの公式]

$$A(z) = 2^{-(n-k)}(1+z)B\left(\frac{1-z}{1+z}\right) \quad (3)$$

ただし,

$$A(z) = A_0 + A_1z + \dots + A_nz^n, \quad (4)$$

$$B(z) = B_0 + B_1z + \dots + B_nz^n. \quad (5)$$

得られた重み分布より, 誤り見逃し率 $P_u(E)$ は

$$P_u(E) = \sum_{i=1}^n A_i p^i (1-p)^{n-i} \quad (6)$$

と計算できる[3]. ここで p はビット誤り率である.

図2に, 図1の回路においてスキャンアウトクロック数 $N < 20$ に対する誤り見逃し率の計算結果を示す. ビット誤り率 $p = 0.01, 0.05, 0.1, 0.5$ に対する結果である. $p > 0.01$ の場合, 誤り見逃し率は $N < 20$ の範囲で極大値を持つことがわかる. また, p が大きい場合, N が大きくなるにつれて誤り見逃し率が急激に低下している. これは, 発生する誤りが増加し, 少なくとも1個の誤りが検出可能となる場合が増加するためと考えられる.

3.2 4重誤り見逃し率に関する評価

式(6)より, $p \ll 0.5$ の場合, 誤り見逃し率は4重誤り見逃し率によって近似可能であると考えられる. ここでは, 4重誤り見逃し率の導出について検討する.

あるスキャンアウトクロック数 N において4重誤りマスクが発生する場合の数を $A_4(N)$ とおく. $A_4(N)$ は, 以下の式より再帰的に求めることが可能である.

$$A_4(N) = A_4(N-1) + \sum_{i=0}^N a_4(i). \quad (7)$$

ここで $a_4(i)$ は, 行列 \mathbf{H} における4列の組み合わせのうち, スキャンアウトクロック数 i においてはじめてマスクが発生するものの数である. 明らかに,

$$A_4(0) = a_4(0) \quad (8)$$

である. また, 2重および3重誤りマスクが発生しないという条件より,

$$a_4(i) = 0 \quad (i > 2M/b - 2) \quad (9)$$

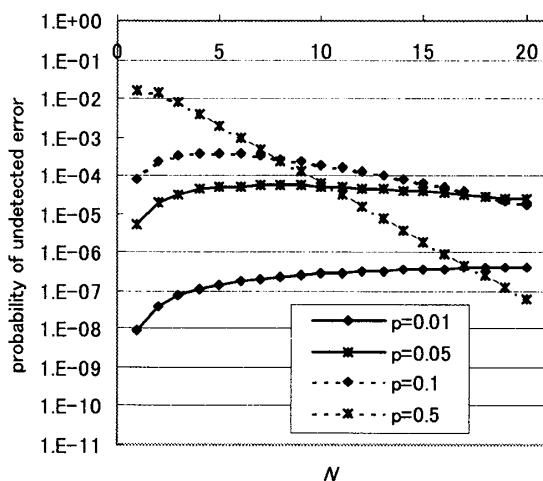


図2 誤り見逃し率の計算結果

Fig. 2. Calculation results of probability of undetected error.

が成立する. 従って, $i \leq 2M/b - 2$ に対する $a_4(i)$ を求めればよい. 式(7)より, $N > 2M/b - 2$ において, $A_4(N)$ は一定の割合で増加する.

4重誤り見逃し率 $P_4(E)$ は, $P_4(E) = A_4(N) p^4 (1-p)^{n-4}$ と計算できる.

図3に, 図1の回路において $N = 500$ まで変化させた場合における, 4重誤り見逃し率の計算結果を示す. 上記の計算手法を用いることで, 誤り見逃し率の計算が不可能であるような大きな N に対しても, 4重誤り見逃し率の計算が可能となった. いずれのビット誤り率においても, 4重誤り見逃し率の極大値が存在していることがわかる. また, ビット誤り率が大きい場合, 極大値も大きくなる.

4. まとめ

本稿では, 畳込み圧縮器における誤り見逃し率の解析的な評価手法について検討した. また, ビット誤り率が低い場合, 誤り見逃し率は4重誤り見逃し率の計算手法についても検討した. 誤りがあるスキャンアウトクロック数において発生する場合, 誤り見逃し率または4重誤り見逃し率が極大値をとる場合が存在した. また, 極大値はビット誤り率にともなって大きくなる傾向が見られた.

今後の課題として, 6重以上の誤り見逃し率に対する検討, およびより実用的な規模の圧縮器に対する評価などが挙げられる.

参考文献

- [1] 樋上他, "論理回路に対するテストコスト削減法—テストデータ量及びテスト実行時間の削減—," 信学論(D), Vol. J87-D-I, No. 3, pp. 291-307, 2004年3月.
- [2] J. Rajski et. al., "Convolutional Compaction of Test Responses," Proc. ITC 2003, pp. 745-754, Sep. 2003.
- [3] S. Lin et. al., Error Control Coding: Fundamentals and Applications, Prentice-Hall, 1983.

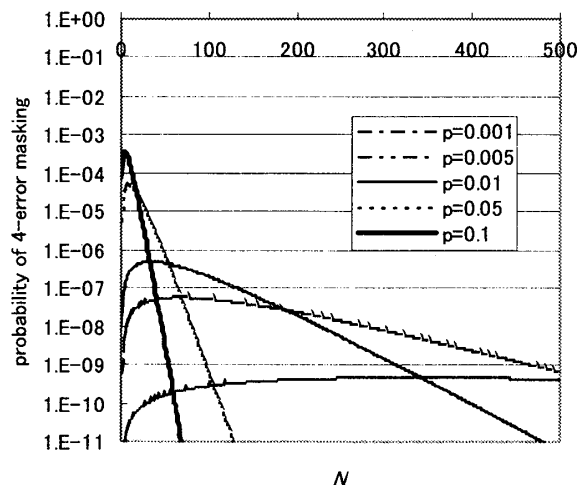


図3 4重誤り見逃し率の計算結果

Fig. 3. Calculation results of probability of 4-error masking.