

# システムレベル言語を用いたHW/SW協調設計方式と構築

## A Hardware/Software Co-design Method using System Level Language and Its Implementation.

松本 祐輔†  
Yusuke Matsumoto

遠藤 祐‡  
Yu Endo

小泉 寿男‡  
Hisao Koizumi

清尾 克彦††  
Katsuhiko Seo

### 1. まえがき

近年の半導体技術やマイクロプロセッサ技術の進歩によって、組み込みシステムの応用分野は拡大し、いろいろな技術分野で開発されてきた要素技術が、組み込みシステム上に集約される傾向にある。今後、機器のデジタル化やネットワーク化が進み、制御対象となる機器の高機能化や複合化に伴って、組み込みシステムも大規模化・複雑化していく。その流れの中で、次々と新しいものを作り出すために開発期間の短縮やコスト削減などが要求されている。そこで、近年注目されているものとして、システムの要求仕様をコスト、速度、消費電力のトレードオフを考慮し、ハードウェアとソフトウェアの最適なアーキテクチャを決定する設計手法である、ハードウェア/ソフトウェア協調設計方式(HW/SW協調設計方式)が挙げられる[1]。

筆者らは、制御対象モデルと設計対象モデルを結合させたシミュレーションを行い、これをもとにして設計仕様をHWとSWに機能分担させ、それぞれを段階的に詳細設計していくHW/SW協調設計方式を提案した[4]。また、システム機能仕様を、HWとSWの区別なしに同じ文法によって統一的に記述できるシステムレベル言語のひとつであるSpecC(Specification description language based on C)を活用した、HW/SW協調設計方式を提案してきた[5]。

本稿では、設計対象となるシステムのモデリングによるHW/SW協調設計方式において、プロセッサを含めたモデリングをSpecCで記述する。HW/SWトレードオフによって機能を分担し、FPGA(Field Programmable Gate Array)に組み込み動作させ評価する方法を提案する。プロセッサはFPGAに組み込まれている。本方式を代表的な組み込みシステムである携帯電話の電子設計に適用し評価を行う。

### 2. HW/SW協調設計方式

筆者らが提案してきたHW/SW協調設計フローの概略を図1に示す[4][5]。

#### (1)設計目標

組み込みシステム構築における設計目標および設計環境条件を決め、それを満足させるための上限を設定する。設計環境条件は目標とする組み込みシステム実現のために利用可能な設備、部品、開発ツールの制限・制約から生じる条件の記述である。

#### (2)モデリングと再利用

システムを導入する制御対象モデルと、システムそのものである設計対象モデルをシステムレベル言語で作成する。システムレベル言語は、C言語をベースとした、ハードウェア記述のための並列性・同期・通信・タイミングなどの

構文を追加した言語である。本研究で用いているSpecCはANSI Cをベースとし、ハードウェア記述のための並列性、同期・通信、タイミングなどの構文を追加した言語である。SpecCではシステムの構成要素の動作(計算)をビヘイビア、構成要素間の通信をチャンネルと呼ばれるオブジェクトで表す。通信部分と動作制御や演算を分離することで、ビヘイビアの入力と出力を明確にする。また、並列な動作も明確に記述し、関連する機能はグループ・階層化を行い、局所的な影響が上位の階層に及ぶことを避けることができる[2]。

設計目標や制約条件から、コストを削減するために再利用部品を使用する。

#### (3)HW/SW機能のトレードオフ

モデリングの結果をHWとSWに機能分担する。トレードオフ結果から、ソフトウェア部分は、システムレベル言語をC言語に変換し、ハードウェア部分は、システムレベル言語からVHDLに変換し、FPGAによってハードウェア化する。

#### (4)比較検証

HW/SW協調設計評価ボード上で動作させる。その結果と比較・検証し設計目標を見直すなどして、システムを作り上げていく。

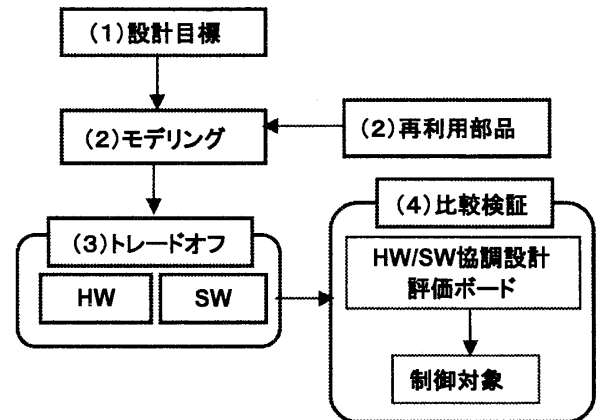


図1 HW/SW協調設計フロー

### 3. プロセッサを含む組み込みシステム設計

本稿で提案する、プロセッサを含む組み込みシステムにおけるシステムレベル言語を用いたHW/SW協調設計方式を図2に示す。

#### (1)設計目標

組み込みシステム構築における、処理時間、使用メモリ、ゲート数、プロセッサ仕様、集積面積、消費電力、コストなどの設計目標や設計環境条件を決める。

#### (2)モデリング

† 東京電機大学理工学部情報システム工学科

‡ 東京電機大学大学院理工学研究科情報システム工学専攻  
†† 三菱電機株式会社

プロセッサを含む組み込みシステム設計の流れを図2に示す。まず、設計する組み込みシステムに対し、再利用部品を取り入れた HW/SW 協調設計方式を用いてモデリングを行う。

設計対象とする組み込みシステムのハードウェア部分とソフトウェア部分の両方を、システムレベル言語のひとつである SpecC で同時に記述しモデルを作成する。

再利用部品を使用する場合は、再利用部品をネットワーク上のリポジトリからキーワードで検索する。検索結果から得られた再利用部品を、設計 PC 上で動作している再利用しない部分のプログラムと RPC(Remote Procedure Call)を利用してネットワーク上で結合し動作確認を行う。

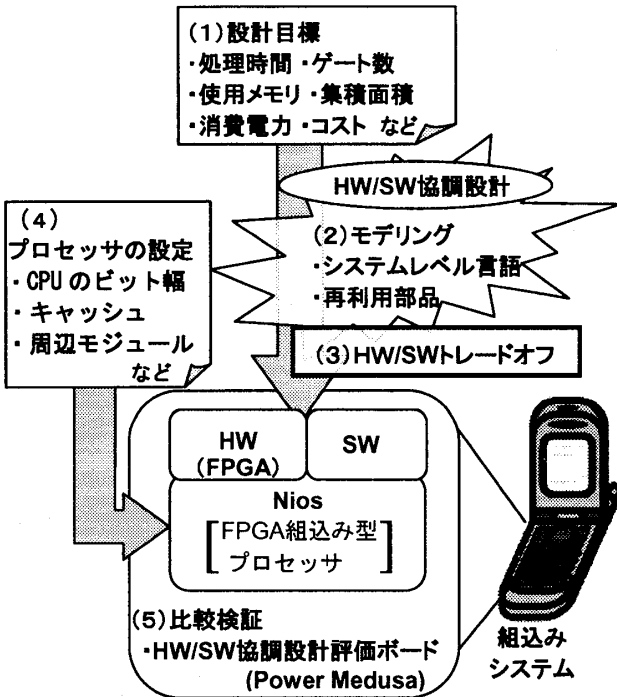


図2 プロセッサを含む組み込みシステム設計の流れ

### (3)HW/SW トレードオフ

SpecC で記述されたモデルを「VisualSpec V2.0 for VC++」ツールを用いて C++に自動変換し、プロファイリングを行う。プロファイリング結果と設計目標から、各機能をハードウェア部分とソフトウェア部分に分担する。ハードウェアとソフトウェア、プロセッサに機能を分担することで、集積面積の縮小化、コスト削減、低電力化など、組み込みシステムにおける最適化を行う。

ハードウェア部分は VHDL 言語に書き換え「Max+Plus II」ツールを用いて、コンパイル、結線、構成を行う。ソフトウェア部分は、「Visual C++」ツールを用いてコンパイルする。

### (4)FPGA 組み込み型プロセッサの設定

FPGA 組み込み型プロセッサを用いることで、自由にオリジナルのプロセッサを構築でき、マルチプロセッサ、ネットワークを用いたアップグレードといったシステム機能の拡大が可能となる。

本研究では、まず FPGA 組み込み型プロセッサである Nios を用いる。Nios は FPGA 向けに特化したソフト・マクロの CPU コアで、RISC アーキテクチャをとり、32ビットと16

ビットの2種類がある。周辺機器のカスタマイズも可能である。

Nios を使用する場合、CPU コアを組込むための FPGA 設計は、FPGA 開発ツールである「Quartus II」を用いる。FPGA に組込む回路は VHDL で記述し論理シミュレーションなどによる検証を行う。

Nios 周辺回路の設計は「SOPC Builder」によって行う。設計目標を実現できるようにパラメーターを指定していく。まず、ビット幅やキャッシュの設定を行い CPU を定義する。そして、周辺モジュールの設計を行い、内臓メモリの定義、通信速度やデータ・フォーマット、フロー制御の有無などの UART の設定、各種 I/O ポートなど、使用するモジュールをすべて定義する。その後、CPU と周辺モジュールをどのように接続するか定義し、ネットリストなどを作成する論理生成を行う。Nios の評価に続いて、他のコアプロセッサについても評価を行う。

### (5)比較検証

Nios を組込んだ HW/SW 協調設計評価ボード(Power Medusa)上において、ハードウェア部分は、論理合成、配置配線、FPGA へコンフィグレーションをする。ソフトウェア部分は命令メモリである ROM(Read Only Memory)に書き込むためにフォーマットを変換しダウンロードする。そして、動作させ比較検証を行う。

比較検証には、携帯電話の一部機能における電子設計に適用する。

## 4. まとめ

本稿では、設計対象となる組み込みシステムに対して、システムレベル言語である SpecC を用いてモデリングを行い、HW/SW トレードオフによって機能を分担し、プロセッサを含む組み込みシステム上で動作確認を行う HW/SW 協調設計方式を提案した。

今後の予定は、本方式を実証するために、HW/SW のトレードオフ設計を構築し、組み込みシステムモデルのプロトタイプ構築、実装、適用評価を行っていく。適用評価環境の構築を行い、評価対象として携帯電話の電子設計を利用して適用評価環境の動作確認をし、プロセッサの評価を行う。画像処理の評価素材として JPEG 画像処理アルゴリズムを利用する。

## 文献

- [1]中本幸一, 高田広章, 田丸喜一郎, “組み込みシステム技術の現状と動向”, 情報処理, Vol.38, No.10, pp.871-878, 1997
- [2]DANIEL D.GAJSKI 他著, “SpecC 仕様記述言語と方法論”, CQ 出版株式会社, 2000
- [3]浅田朋範, 田中良平, 浅井 剛, 飛永 徹, 中根隆康, “FPGA 活用チュートリアル”, デザイン ウェーブ マガジン, 3月増刊号, pp.12-85, May.2004
- [4]遠藤 祐, 吉田 健, 井上 聡, 飯田庸介, 小泉寿男, “ITS 画像処理系・制御系開発におけるハードウェア・ソフトウェア協調設計方式”, 情報処理学会論文誌, Vol. 43, No. 12, pp.3745-3755 (2002).
- [5]井上 聡, 遠藤 祐, 吉田 健, 飯田庸介, 小泉寿男, 清尾克彦, “SpecC を用いたハードウェア/ソフトウェア協調設計方式と ITS 安全運転支援システムによる評価”, 情報処理学会 ITS 研究会, pp.53-60, 2003