

M-83

ユビキタスコンピューティングのための
入出力制御デバイスのハードウェアアーキテクチャ

A Hardware Architecture of I/O Control Devices for Ubiquitous Computing

早川 敬介*1 柏谷 篤*1 塚本 昌彦*2

Keisuke Hayakawa Atsushi Kashitani Masahiko Tsukamoto

寺田 努*3 義久 智樹*2 岸野 泰恵*2 西尾 章治郎*2

Tsutomu Terada Tomoki Yoshihisa Yasue Kishino Shojiro Nishio

1. はじめに

現実空間のさまざまな場所や物にコンピュータを配備し、さらに、ユーザがいくつかのウェアラブルコンピュータ等を装着して利用している実世界指向のユビキタス情報環境下では、「ユーザの状況に応じて、ユーザを適切な情報や行動へと導く」ための技術が重要となる。しかし、このようなユーザのコンテキスト情報に連動した実世界指向のシステムを効率的に構築するには、制御デバイスをシステム毎に作り込むのでは実運用面で現実性に欠けるという問題がある。

そこで、筆者らは、小型で記憶容量が乏しい省資源のユビキタスコンピュータが自律的な動作を行い、相互に連携した動作を行うための一つの方法として、ルールに基づいたイベント駆動型の入出力制御方法について検証を進めている[1]。

本稿では、イベント、コンディション、アクションという3つの要素からなるルールによって動作が記述できる入出力制御デバイス(ユビキタスチップ)のハードウェアアーキテクチャについて述べる。

ユビキタスチップは、外部機器に対して小電力の電源供給と入出力制御が可能であり、センサ、ブザー、LEDなどの小型機器を直接接続して制御できる。また、アクチュエータ、家電機器、オフィス機器などを含むユビキタスコンピュータを複数連携して制御することで、状況に応じたアドホックな連携動作を実現する(図1)。

2. 入出力制御デバイスのハードウェア構成

筆者らは、数種類のプロトタイプを試作を経て、簡単な入出力制御機構によってユビキタス環境を実現するコンセプト・デバイスとしてユビキタスチップを開発した。図2に示すように、ユビキタスチップは、コア部(白色)とクロス部(黒色)から構成される。

図3のシステム構成に対応するECAルールの基本構造は、入力ポート数を5ポート、出力ポート数を最大12ポート、送受信機能として排他的に使用するシリアル通信2ポートを制御できる。

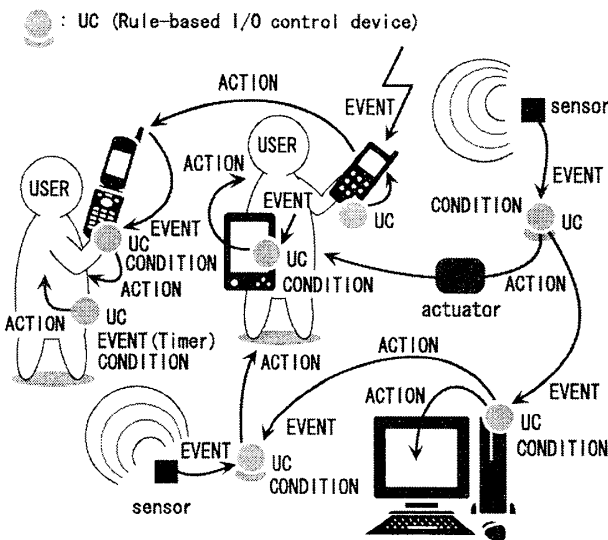


図1 ユビキタスチップの利用概念

*1: NEC インターネットシステム研究所,
Internet Systems Research Laboratories, NEC Corp.
*2: 大阪大学大学院情報科学研究科,
Graduate School of Information Science and Technology, Osaka University
*3: 大阪大学サイバーメディアセンター,
Cybermedia Center, Osaka University

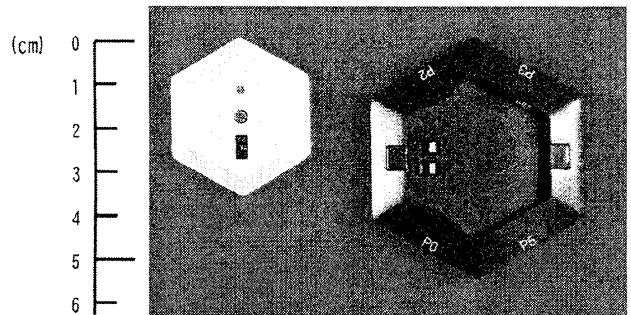


図2 ユビキタスチップの概観

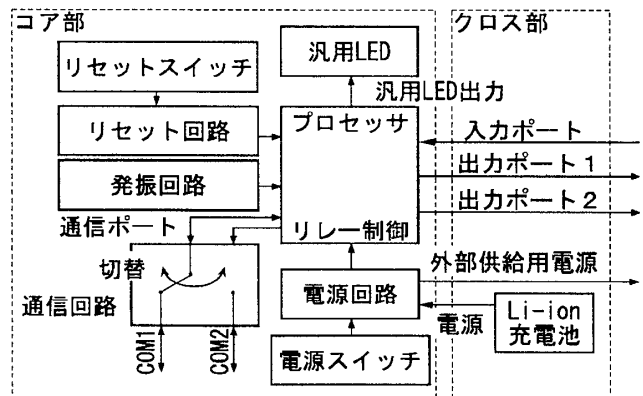


図3 ユビキタスチップのシステム構成

ユビキタスチップのコア部とは、マイクロプロセッサ、シリアル通信用バッファ、電源安定化回路を基本構成とする入出力制御デバイスの本体である。図4に示すように、直径が約34mmの六角柱の形状をしたコア部の中央には、ユビキタスチップの駆動状態を示す汎用LEDがあり、その両脇にユビキタスチップの電源スイッチおよびリセット・スイッチが設けられている。コア部六角柱の各側面には電源ポート1つ、入力ポート1つ(IN1~6)、出力ポート2つ(OUT1a~6a, 1b~6b)を設ける。また、六角柱の2つの側面にはシリアル通信ポート(COM1, COM2)を設けている。

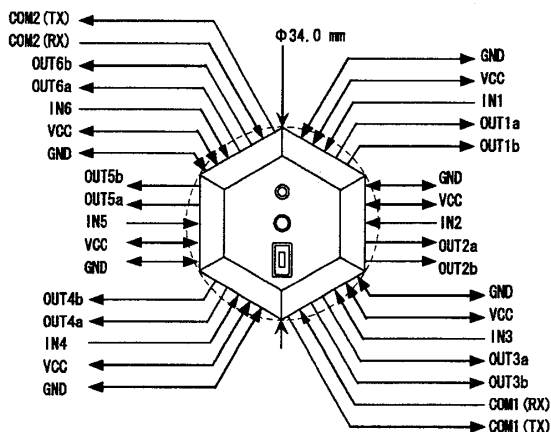


図4 ユビキタスチップの入出力制御ポート

ユビキタスチップのクロス部とは、外部のセンサやアクチュエータなどの入出力デバイスとコア部との接続を仲介するデバイスである。クロス部の中央にあるスロットにコア部を挿入することで、スロット側面に設けたスプリング式コネクタとコア部側面の各ポートが接触して、コア部とクロス部が連結する。直径が約59mmの六角柱の形状をしたクロス部は、その側面にコア部の入出力ポートと直結するコネクタがあり、ここにセンサなどの入出力デバイスを挿抜できる。また、クロス部はLi-ion充電電池を内蔵しており、コネクタを介して接続した入出力デバイスへ電源を供給できる。さらに、コネクタに挿抜する専用の連結器具を用いれば、ユビキタスチップ間を自由に連結することもできる(図5)。

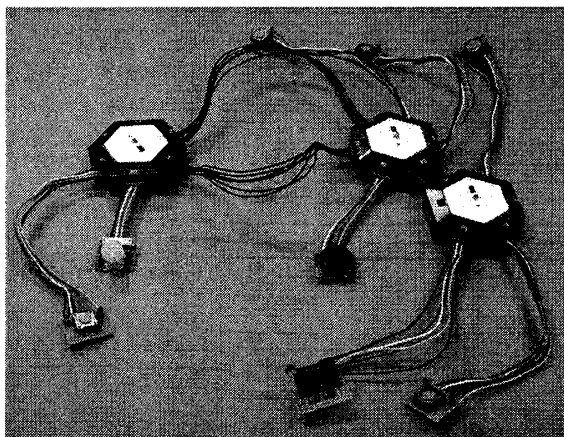


図5 ユビキタスチップによる制御システムの一例

3. ECA ルールの処理

本ユビキタスチップでは、EEP-ROMに蓄積したECA(Event - Condition - Action)ルール形式の動作記述を逐次処理することで、シーケンス制御を実現する。ECAルールの基本構造は、イベント部およびコンディション部からなる実行条件記述部と、アクション部からなる実行動作記述部とを各々1ブロック(2バイト)で記述する。このECAルールの仕様[2]に基づき、ユビキタスチップは、入力信号、内部ステート値、内部タイマの発火、通信メッセージの受信を条件として、出力信号や内部ステート値の変更、内部タイマの設定、通信メッセージの送信を実行する。また、マイクロプロセッサの機能により、ECAルールの逐次処理中に一定間隔の割り込みを発生させることもできる。記憶容量が乏しい実行環境を想定したこのユビキタスチップは、EEP-ROMに蓄積したECAルールに対して、まず最初にEEP-ROMから実行条件記述部(1ブロック)のみを抽出し演算処理する[3]。このとき、実行条件記述部が満たされない場合には、これに続く実行動作記述部は処理対象から外れるので、実行動作記述部(1ブロック)以降はEEP-ROMから読み出されずに、次のECAルールへと処理を移行する(図6)。このように、ECAルール全てに対して効率的に逐次処理することで、記憶容量が乏しい実行環境のシーケンス制御を実現する。また、シリアル通信を介したPCとの連携により、ECAルールを追加/削除することでシーケンス動作の動的な変更を実現する[4]。

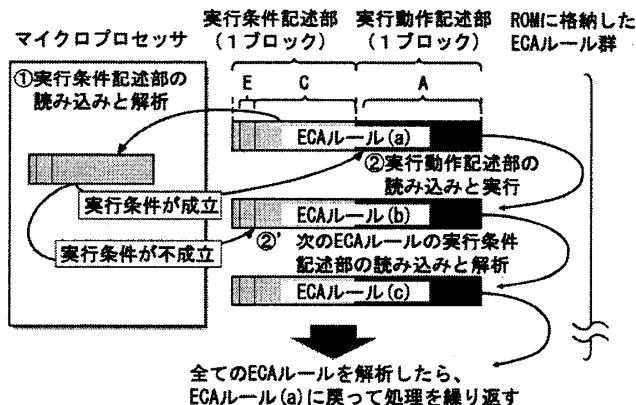


図6 ECAルールの処理フロー

4. 最後に

本稿では、イベント、コンディション、アクションという3つの要素からなるルールによって動作を記述できる入出力制御デバイスのハードウェアアーキテクチャについて述べた。ECAルールを用いて、単一デバイスの組み合わせで周辺の入出力デバイスをシーケンス制御するシステムを容易に構築できることを確認した。

参考文献

- [1]塚本ほか:ユビキタスコンピューティングを実現するためのルールに基づく入出力制御デバイス, FIT2002 論文集(2002, 掲載予定).
- [2]寺田ほか:ユビキタスコンピューティングのための入出力制御デバイスの動作記述言語, FIT2002 論文集(2002, 掲載予定).
- [3]義久ほか:ユビキタスコンピューティングのための入出力制御デバイスのソフトウェアアーキテクチャ, FIT2002 論文集(2002, 掲載予定).
- [4]岸野ほか:ユビキタスコンピューティングのための入出力制御デバイスのPC統合環境, FIT2002 論文集(2002, 掲載予定).