

## 高速度デジタルホログラフィのための専用計算回路の並列化 Parallel Special Purpose Computer for fast digital holography

増田 信之\* 松田 美由妃\* 臼倉 圭亮\* 難波 慎太郎\*  
 的場 駿介† 角江 崇† 下馬場 朋禄† 伊藤 智義†  
 Nobuyuki Masuda Miyuki Matsuda Keisuke Usukura Shintaro Nanba  
 Shunsuke Matoba Takashi Kakue Tomoyoshi Shimobaba Tomoyoshi Ito

### 1. まえがき

近年、計算機の処理の高速化、記憶装置の大容量化、CCD や CMOS などの撮像素子の高解像・高画素数化などエレクトロニクスの進展を3次元像表示技術であるホログラフィに応用したデジタルホログラフィが様々な分野で応用されている ([1, 2])。この方法では、撮像素子で干渉縞を記録し計算機を用いて対象となる3次元物体の複素振幅を任意の奥行で得ることができる。しかしながら、一般的には撮影に要する時間よりも、再生のための計算時間は膨大となる。このため、1秒間に数百万フレームを撮影するといった高速なイメージングを行う際、このホログラム再生の計算時間は膨大な時間となる。本研究ではこの計算時間を削減するため専用計算回路の並列化を行い、さらなる高速化を行った。

### 2. デジタルホログラフィ

ホログラフィとは光の干渉と回折を応用し、光の波面を記録し再生する技術である。光の波面には物体の明るさを意味する振幅と、物体の位置する方向を表す位相の2つの情報が含まれている。通常の写真技術では振幅情報しか記録することができないが、ホログラフィでは位相と振幅の両方を記録することが出来るため、3次元の物体から発せられた光の波面をそのものを記録できる。その反面、ホログラムの記録・再生にはコヒーレントな光源や、非常に高い解像力の記録材料、特殊な撮影環境が必要になるといった欠点もある。このホログラムの記録媒体に CCD カメラや CMOS センサといった電子デバイスを利用し、撮影した物体の3次元情報をデジタル記録・再生する技術をデジタルホログラフィと呼ぶ ([1, 2])。現在様々な分野で応用され、この技術によって、空気の振動や光の挙動など人間の目では観察することができない現象までも記録・再生することができるようになっている ([3])。

### 3. 専用計算機

高速度デジタルホログラフィでは、膨大な量の再生計算を扱うため、計算速度の向上が課題となる。ホログラム計算において、高速フーリエ変換時の計算負荷が非常に大きい。しかし、高速フーリエ変換は、バタフライ演算を繰り返す単純な計算なため、ハードウェア化に適している。またカメラは高速になればなるほど撮像素子の画素数が小さくなる傾向がある。本研究では  $128 \times 128$  画素サイズのホログラム撮影データを入力とした。専用計算回路での計算は全て固定小数点演算とし、FFT 計算

には、Xilinx 社の IP コアを使用している。昨年度までに、一枚のホログラムから一枚の再生面を計算する回路の開発を行い、正常に動作することが確認された。今年度は、この計算回路を複数実装し、並列に動作させることで高速化を図った。並列計算の方法は、①複数枚のホログラムを同時に再生する、②一枚のホログラムから複数枚の再生面を再生する方法 (図1) がある。ここでは、②の方法について実装を行い、動作を確認し、計算速度の評価を行った。

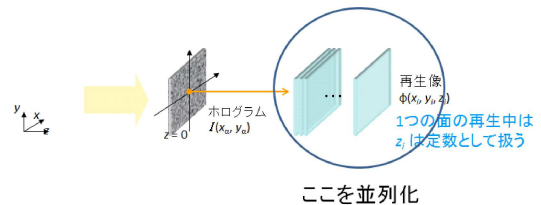


図1: 並列計算

#### 3.1 性能評価

##### 3.1.1 実験環境

専用計算機には、Xilinx 社製の FPGA 評価ボード VC707 を使用した (搭載 FPGA Virtex7 XC7VX485T-2FFG1761CES)。また、計算機の動作検証を行った環境を表1に示す。ソフトウェア単体での計算に用いた計算機も表1と同じである。表2には開発した専用計算機の回路規模などの概要を示す。

##### 3.1.2 計算速度

ソフトウェア単体での計算において2次元フーリエ変換・逆変換を行う部分は、オープンソースのFFTライブラリである FFTW3.3.3 を利用した ([4])。また、ソフトウェア単体、専用計算機システムのいずれの計算においても  $128 \times 128$  画素のホログラムから、ある断面での

表1: ソフトウェア開発環境

CPU	Intel Core i7-5820K 3.30 GHz
メモリ	16 GB (8GB × 2)
OS	Windows 7 Professional SP1 64bit
開発環境	Microsoft Visual Studio 2013

\*東京理科大学基礎工学部

†千葉大学大学院工学研究科

表 2: 計算機システム概要

通信アーキテクチャ	PCI Express Gen2×8
最大通信速度	4 Gbyte/sec
FPGA 回路情報	
デバイス名	Xilinx 社 Virtex7
Register(使用率)	11,984 / 607,200 (2%)
LUT(使用率)	10,242 / 303,600 (3%)
Block RAM(使用率)	199 / 1,030 (19%)
最大動作周波数	260.425 MHz
動作周波数	250MHz

表 3: 計算時間の比較

計測部分	計算時間 [msec]	高速化比
ソフトウェア単体	328	1
専用計算機 (全体処理)	225.6	1.45
専用計算機 (内部処理)	2.6	126

光の複素振幅 (アドレス幅 14bit:データ幅 32bit) を 4 枚分計算し、ホスト PC のメモリに転送するまでの時間を計測時間とした。表 3 にソフトウェアと計算機システムでの計算時間を示す。また速度にばらつきがあるため、100 回行った計算の平均時間を結果に記載した。

表 3 より、専用計算機システム全体での処理時間はソフトウェア単体と比較して約 1.5 倍程度の高速化となっていたが、内部処理 (再生計算のみ) の部分では約 126 倍程度高速化していることがわかる。次に、専用計算機システムの時間割合を表 4 に示す。

表 4 を見ると、ホスト PC と計算機との通信が約 98% を占めていることが分かる。特に、読み込み時間 (計算機→ホスト PC) は全体の約 91% となっている。これらを改善する方法の一つとして、デバイスドライバの改良と専用計算機の PCIexpress の制御部の改良が考えられる。デバイスドライバについては、高速な書き込み、読み込みモードに対応していない。高速な書き込み、読み書きモードとは、バースト転送方式のことを指す。これはアドレスが連続しているデータのアクセスにおいて、先頭のアドレスを指定した後、データを連続で送る方法である。本研究で使用したデバイスドライバは、1 つずつアドレスを指定してデータを転送しているため、転送時間のコストが高い。また、PCIexpress 部の制御は DMA 転送に対応していない。その結果、開発した専用計算機はソフトウェア単体での計算時間よりもあまり計算時間が短縮されていないと考えられる。そのため、これらの改良をすることでより高速な専用計算機システムを完成することが出来ると考えられる。

#### 4. まとめと今後の課題

Xilinx 社が提供する FPGA 評価ボードを用いて、高速度デジタルホログラフィのための専用計算機の開発を

表 4: 計算時間の割合

	計算時間 [msec]	割合 [%]
計算時間	2.6	1.2
書き込み時間	17	7.5
読み込み時間	206	91.3
合計時間	225.6	

行った。一つの FPGA に専用計算回路を四つ実装し、計算の並列化を行なうことで高速計算を実現できた。その結果、計算性能はソフトウェア単体での計算時間と比較して、約 126 倍の高速化を実現できた。しかし、通信時間を含めた専用計算機システム全体の処理時間で比較すると、ソフトウェア単体のシステムと比較してあまり処理時間の短縮が行なわれない結果となってしまった。この原因として、本研究で使用したデバイスドライバと専用計算機の PCIexpress 制御部の問題が挙げられる。これらを改良することで、通信時間の短縮が可能となる。また、複数枚の FPGA ボードを一つの PC に実装することで、複数枚のホログラムを並列に処理をすることで、更なる計算速度向上につながると考えられる。

#### 謝辞

本研究は JSPS 科研費 25240015, 15K00175, の助成を受けたものです。

#### 参考文献

- [1] U. Schnars and W. Jueptner, Digital Holography, Springer (2005) .
- [2] M. A. Kronrod, N. S. Merzlyakov and L. P. Yaroslavskii, Reconstruction of a hologram with a computer, Sov. Phys. Tech. Phys. 17, 333-334 (1972) .
- [3] Takashi Kakue, Seiya Itoh, Peng Xia, Tatsuki Tahara, Yasuhiro Awatsuji, et al. Opt Express Vol. 20, Issue 18, pp. 20286-20291 (2012)
- [4] “FFTW Home Page”, <http://www.fftw.org/>