

結晶性酸化物半導体を用いて長時間のデータ保持が可能なレジスタを実装した プロセッサを用いた低電力システムの提案

A Low Power System Using a Processor with Registers

Having Crystalline Oxide Semiconductor and Capable of Long Data Retention

王丸 拓郎† 米田 誠一† 西島 辰司† 小林 英智† 傳保 洋樹†

大嶋 和晃† 遠藤 正巳† 前橋 幸男† 小山 潤† 山崎 舜平†

Takuro Ohmaru Seiichi Yoneda Tatsuji Nishijima Hidetomo Kobayashi Hiroki Dembo

Kazuaki Ohshima Masami Endo Yukio Maehashi Jun Koyama Shunpei Yamazaki

1. イントロダクション

低消費電力化技術として、プロセッサの処理と処理の間のアイドル期間において電源供給を遮断する「必要なときだけ電源をオンする」ノーマリ・オフ・コンピューティングとよばれる技術が注目されている[1]。ノーマリ・オフ・コンピューティングでは、パワーゲーティング時にプロセッサ内のデータを不揮発性デバイスにバックアップ・リカバリすることが必要であり、それに伴うオーバーヘッドの期間とその電力が問題になる。そのため、ディスプレイシステムによる表示画面の書き換え処理のようなミリ秒単位の短いアイドル期間において、プロセッサをパワーゲーティングするには、不揮発性デバイスの更なる高速化や低消費電力化が要求されていた。

一方、In-Ga-Zn-Oxide(IGZO)系酸化物半導体材料の研究が君塚氏らにより 1985 年頃から行われている[2]。我々は、c 軸方向に結晶化した CAAC(C-Axis Aligned Crystalline)構造を有する結晶性 IGZO Transistor(CAAC-IGZO-Tr)を作製し、そのオフ電流がゲート幅 $1\mu\text{m}$ あたり約 $100\text{yA}(85^\circ\text{C})$ と極めて低いということを報告した[3,4]。また、その技術を応用して、電源供給を遮断しても表示画面を長時間保持することができる超低消費電力の液晶ディスプレイ(LCD)や、Si Transistor(Si-Tr)と CAAC-IGZO-Tr と容量を組み合わせた不揮発性メモリ(NOSRAM)を試作した[5,6]。

本報告では、CAAC-IGZO-Tr の技術を用いてディスプレイとプロセッサを含む周辺回路にノーマリ・オフ・コンピューティングを適用したシステムを提案する。また、構成要素であるプロセッサ内部のレジスタに CAAC-IGZO-Tr を組み込み、電源供給を遮断しても長時間データ保持を可能にする Noff プロセッサを試作し、効果的なパワーゲーティングができること示す。

2. ディスプレイシステム

図 1 にディスプレイシステムのブロック図を示す。システムは、LCD、ドライバ、LCD コントローラ、プロセッサ、マスターコントローラから構成される。先の研究より LCD は CAAC-IGZO-Tr が応用されており、 $1/60\text{Hz}\sim 60\text{Hz}$ のように低フレームレートで画面を表示することができる[4]。マスターコントローラはドライバ、LCD コントローラ、プロセッサに対して、以下の手順でパワーゲーティングを行う。まず、外部からシステムへディスプレイの表示状態の更新に関する要求(イベント)があると、マスターコントローラがプロセッサを起動する。次にプロセッサはマスター

コントローラを介して、LCD コントローラとドライバへの電源供給を行い、LCD コントローラへディスプレイの表示状態を更新するように要求する。ディスプレイの表示状態を当面更新する必要がなくなれば、プロセッサはマスターコントローラへドライバ、LCD コントローラ、プロセッサの電源供給を遮断するように要求する。このように、動作する必要が無いデバイスへの電源供給を遮断できれば、ミリ秒単位の短い期間であっても、システム全体の消費電力の大幅な削減が期待できる。

図 2 にディスプレイシステムのブロック毎の消費電力と時間の簡単なチャートを示す。従来のシステムは、静止画を表示する場合、表示状態を維持し続けるために(A)の動作モードを選択しなければならないが、提案したシステムは(B)や(C)のように、長い表示画面の書き込み終了から次の書き込みの開始までの間の期間でパワーゲーティングを行っても表示状態を維持できる。

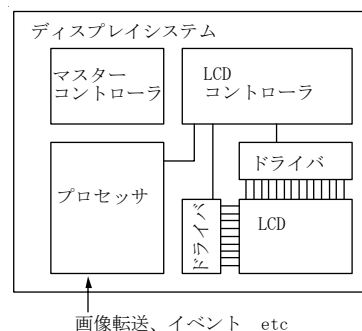


図1 ディスプレイシステムブロック図

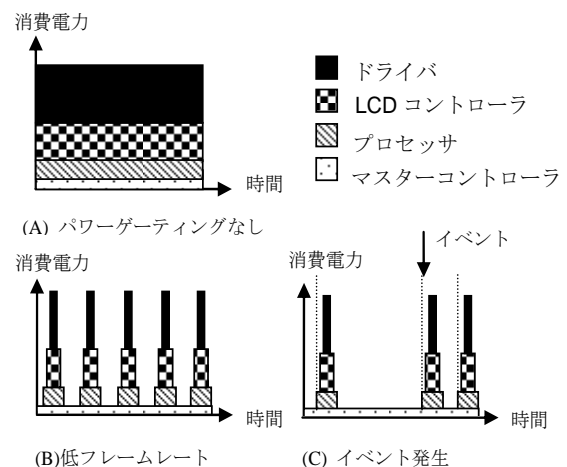


図2 ディスプレイシステムのブロック毎の消費電力

† (株) 半導体エネルギー研究所, Semiconductor Energy Laboratory Co., Ltd.

3. Noff プロセッサ

我々は提案するシステムを実証するため、Noff プロセッサ試作をした。図 3 に Noff プロセッサの外観を示す。図 4 に試作した Noff プロセッサ内部の 1 ビット分のレジスタの回路図を示す。Noff プロセッサは、パワーゲーティングが行われる直前にフリップフロップのデータを CAAC-IGZO-Tr によって保持容量にバックアップすることで、プロセッサの内部状態を保持する。CAAC-IGZO-Tr の優れた書き換え耐性とオフ電流特性により、その後電源供給を遮断してもデータを長時間保持することができる。また、バックアップされたデータは Si-Tr でセンシングされフリップフロップにリカバリーすることができる。このように Noff プロセッサでは、パワーゲーティングの前後でプロセッサの内部状態をプロセッサ外部の不揮発性メモリへバックアップ・リカバリーする処理が不要になる。したがって試作したプロセッサは電力供給が開始されてから短時間でプログラムを起動させることができ、効果的にパワーゲーティングができる。

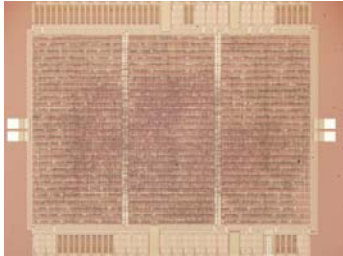


図 3 Noff プロセッサ外観

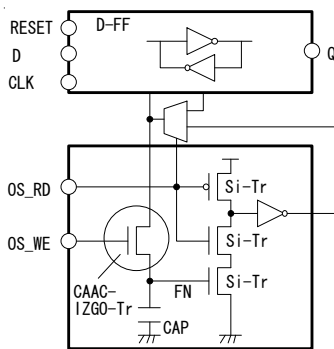


図 4 Noff プロセッサ内部の 1 ビット分のレジスタ回路

図 5 に Noff プロセッサが画像処理を行ったときの電源電圧と内部信号の実測波形を示す。Noff プロセッサは、約 16.7ms のレートで表示する画像データの変更を行っている。またミリ秒単位のパワーゲーティングに対して、バックアップ制御信号とリカバリー制御信号のアクティブ期間は非常に短く、高速にデータを読み書きすることを確認した。図 6 にパワーゲーティングの周期を変化させたときの、電源電圧のオンオフ比と平均電源電流の関係を示す。平均電源電流はパワーゲーティングの周期を変化させてもほとんど変わらないことから、オーバーヘッドによってもたらされる消費電流は無視できるほど小さいものであることが確認された。さらに、電源電圧のオンオフの比率に消費電流

が比例しているため、電源オフ期間をさらに長くすることにより大幅な電力削減が可能であることを示唆する。

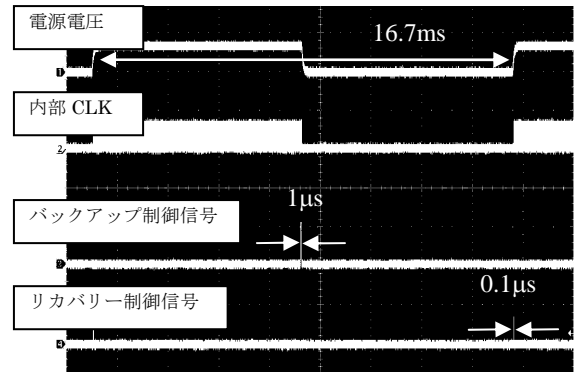


図 5 Noff プロセッサのパワーゲーティング波形

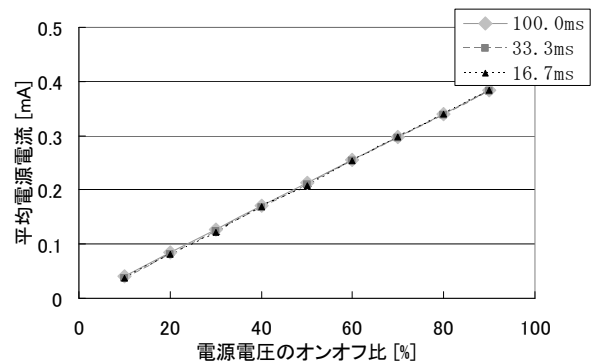


図 6 パワーゲーティングの周期を変化させたときの電源電圧のオンオフ比と平均電源電流の関係

4. 結論

我々は、ディスプレイの性能を最大限に活かしながら消費電力を大幅に削減するノーマリ・オフ・コンピューティングによるディスプレイシステムを提案した。また、その構成要素であるプロセッサを結晶性 IGZO トランジスタ技術を用いて試作し、ミリ秒オーダーのパワーゲーティングに成功した。また、そのときのオーバーヘッドの電力は無視できる程度の小さいものであることを確認した。

参考文献

- [1] 安藤功児, “不揮発性磁気メモリ”, FED レビュー, Vol.1, No.14 (2002).
- [2] N. Kimizuka et al., “Spinel, YbFe_2O_4 , and $\text{Yb}_2\text{Fe}_2\text{O}_7$ types of structures for compounds in the In_2O_3 and $\text{Sc}_2\text{O}_3\text{-A}_2\text{O}_3\text{-BO}$ systems [A: Fe, Ga, or Al; B: Mg, Mn, Fe, Ni, Cu, or Zn] at temperatures over 1000°C,” J. Solid State Chemistry, vol. 60, no. 3, pp. 382-384, Dec. 1985.
- [3] M. Takahashi et al., “C-Axis Aligned Crystalline In-Ga-Zn-Oxide FET with High Reliability”, The Proceedings of AM-FPD 11, pp. 271-274 (2011)
- [4] K. Kato et al., “Evaluation of Off-State Current Characteristics of Transistor Using Oxide Semiconductor Material, Indium-Gallium-Zinc Oxide”, Japanese Journal of Applied Physics, Vol.51, No.2, 021201 (2012).
- [5] S. Yamazaki et al., “Research Development, and Application of Crystalline Oxide Semiconductor” SID Symposium Dig., 183-186 (2012).
- [6] T. Matsuzaki et al., “1Mb Non-Volatile Random Access Memory Using Oxide Semiconductor”, International Memory Workshop, pp. 185-188 (2011).