

# 多段スイッチ回路を用いた画像処理用マルチプロセッサ型 DSP における負荷分散方式†

奥村 康行<sup>††</sup> 入江 一成<sup>††</sup> 岸本 了造<sup>††</sup>

マルチプロセッサを用いた実時間画像処理における最大の課題は、時間・空間的に偏在した処理負荷の動的分散の実現である。本論文では、基本的な画像符号化アルゴリズムである動き判定付きベクトル量子化をマルチプロセッサ上に実現する場合、多段スイッチをプロセッサ間通信に適用して負荷分散を行う方式を提案する。まず、実際の画像を用いた実験により、処理負荷の大きいベクトル量子化 (VQ) の処理が、画面素のたかだか 30% に集中していることを明らかにする。次に、これに適した負荷分散方式として、多段スイッチを用いたスケジューリングを提案し、その効果をシミュレーションにより明らかにする。そして、多段スイッチ内部の転送方式として、パケット交換型と回線交換型を検討し、所要バッファ量ならびにプロセッサの所要処理能力の点から比較する。

## 1. はじめに

テレビ会議, CATV, HDTV 等の映像伝送サービス需要の高まり, ならびに光ファイバを用いた高速デジタル伝送技術や広帯域 ISDN の進展を背景に, デジタル映像伝送方式の研究が進められている<sup>1)</sup>. この実現にあたりキーテクノロジーとなるのは映像信号の符号化技術であり, 動き補償<sup>2)</sup>, 差分パルスコード変調 (DPCM: Differential Pulse Code Modulation)<sup>3)</sup>, 離散コサイン変換 (DCT: Discrete Cosine Transformation)<sup>4)</sup>, ベクトル量子化 (VQ: Vector Quantization)<sup>5)</sup> 等のアルゴリズムが開発されている. 符号化装置の開発にあたっては, 映像品質, 帯域圧縮, 装置コストの観点から各種符号化アルゴリズムの比較評価を行う必要があり, プログラマブルな符号化装置の実現が望まれる. また, 商品としての符号化装置においても, プログラマブルな構成により, 多様なサービスグレードへの柔軟な対応, ハードウェアの共用化による経済化が期待できる. このような理由から, 符号化を含めた各種画像処理に対するデジタル信号処理 (DSP: Digital Signal Processor) の適用が検討されるようになった<sup>6)-8)</sup>.

一般に, 符号化には膨大な処理能力が要求され, 特に, HDTV においては 1~10 GOPS 程度の処理能力が必要と考えられるため, マルチプロセッサ構成が不

可欠となる. 画像符号化をマルチプロセッサ型 DSP で行う場合, 時間的・空間的に所要処理量が変動する情報源に対して, 動的負荷分散ならびに実時間処理が必要である. この要求条件に対し, 多段スイッチによる動的負荷分散機能を付与したマルチプロセッサ型 DSP の有用性は極めて高いと考えられる.

本稿では, 多段スイッチを用いたマルチプロセッサの符号化処理能力に関し, 動的負荷分散の観点からシミュレーション解析を行った結果を述べた. まず, マルチプロセッサ型 DSP を用いた画像符号化における問題点として, 所要処理量の空間的・時間的変動について, テレビ会議画像を例に述べる. 次に, この問題点を解決するために, 多段スイッチを用いたマルチプロセッサ型 DSP の構成ならびにそれを用いた負荷分散方式について述べ, その負荷バランス効果を明らかにする. そして, 多段スイッチ内部の転送方式としてパケット交換型と回線交換型を検討し, 所要バッファ量ならびにプロセッサの所要処理能力の点から比較した結果を述べる.

## 2. 画像データ符号化処理の問題点

マルチプロセッサ型 DSP を用いた画像符号化においては, 以下に述べるように, プロセッサ間での負荷のアンバランスという問題点がある. 例えば, 標準的な帯域圧縮符号化である VQ の場合, 帯域圧縮ならびに処理量の削減を狙い, 図 1 に示すように単位ブロックごとに前画像フレームとの相関を調べ, その結果によって VQ を行うか否かを決定している. この図において, 動き補償は以下の処理を行う. まず, 画面をメッシュ状に区切り, 区切られた各部分をブロック

† Load Balancing Method in Multistage Switching Network for Multiprocessor Image DSP by YASUYUKI OKUMURA, KAZUNARI IRIE and RYOZO KISHIMOTO (Transport Processing Laboratory, NTT Transmission Systems Laboratories).

†† NTT 伝送システム研究所伝送処理研究部

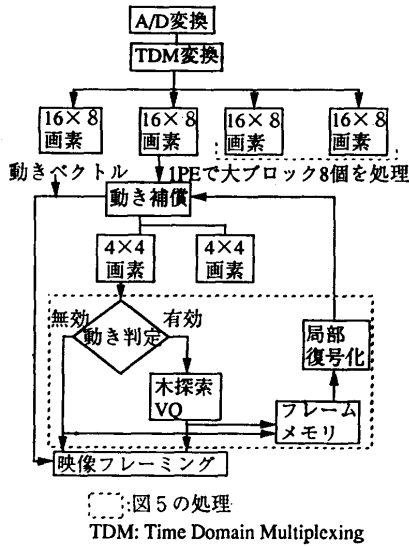


図1 動画信号符号化処理例 (ベクトル量子化)  
Fig. 1 Video signal coding process example (VQ).

と呼ぶ。次に、ブロック単位に動画から画素値の予測誤差を最小にする動ベクトルを求める。符号化出力として、この動ベクトルと予測誤差が伝送される<sup>9)</sup>。また、16×8画素にブロック化したのは、動き補償を行う領域をそのブロックにするためである。同図において動き判定処理により、ある画像ブロックと前フレームの対応する画像ブロックとの相関が低く動領域(有効領域)と判定される場合には続くVQを行う。一方、相関が高く静止領域(無効領域)と判定される場合には前フレームの画像ブロックと同一と見なし、VQのような符号化を行わない。ここで、動き補償の後でブロックを再度分割する理由は、ブロックが大きいとVQ処理量が膨大になるためである。テレビ会議のように動きの少ない画像においては、VQを施す必要がある画像ブロックは全体の一部であるうえ、その領域が時間的に変動すると考えられるので、各プロセッサへの負荷割り付けが課題となる。

この課題を定量的に把握するため、負荷の空間的・時間的変動をテレビ会議画像で人物2人が立ち上がる場面について調べた。まず、1フレーム(704×480画素)を8×8画素のブロックに分割し、各ブロックに関するフレーム間相関BDを次式により求める。

$$BD = \sqrt{\frac{1}{N} \sum_{n=1}^N (X_n - Y_n)^2} / N \quad (1)$$

ここで、

$X_n$ : ある画像ブロックにおけるn番の画素の値,  
 $Y_n$ : 1フレーム前で  $X_n$  に対応する画素の値,

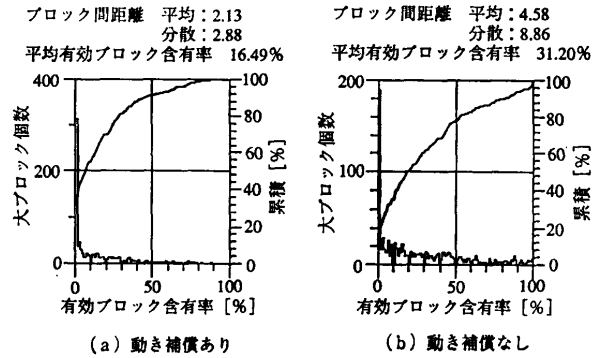


図2 動画信号符号化処理負荷の空間分布例 (閾値: 3)  
Fig. 2 Spatial distribution of video signal coding load (threshold: 3).

$N$ : 1ブロックの画素数 (=64),

である。そして、ある閾値を設け、BDが閾値より大きい場合に有効ブロックと判定する。ここでは、閾値を3と十分小さな値に設定し(各画素の値  $X_n$  および  $Y_n$  は 0~255 の範囲)、9×10ブロックを大ブロックとして、大ブロックの中の有効ブロック含有率を測定した。

(1) 空間的変動

図2に、大ブロックの有効ブロック含有率の空間的変動の例を示す。この図で、横軸は有効ブロック含有率、縦軸は対応する大ブロックの頻度を表し、(a)は有効/無効判定の前に動き補償を行った場合、(b)は行わない場合を示している。同図より、有効ブロック含有率は0%から100%まで分布しているが、10%以下の大ブロックがほとんどである。また、平均では動き補償を行った場合で16%、行わない場合で31%である。したがって、各プロセッサにいくつかの大ブロックを固定的に割り付けると、各プロセッサに均等に負荷が割り付けられた場合に比して、数倍の処理能力が要求される。

(2) 時間的変動

個々の大ブロックにおいて、有効ブロック含有率が時間的に変化する様子を図3に示す。この図では、大きな四角形が1フレームを、小さな1マスが大ブロックを示している。また、1マスの黒い領域が有効ブロック含有率を表す(1マス全体が黒いとき100%)。 (a)~(c)は動き補償ありの場合、(d)~(f)は動き補償なしの場合を示している。時間の経過はフレーム番号の増大によって示され、例えば、(a)→(b)→(c)と時間が経過している。同図より、時間の経過と共に有効ブロック含有率の高い領域が下から上へ移動

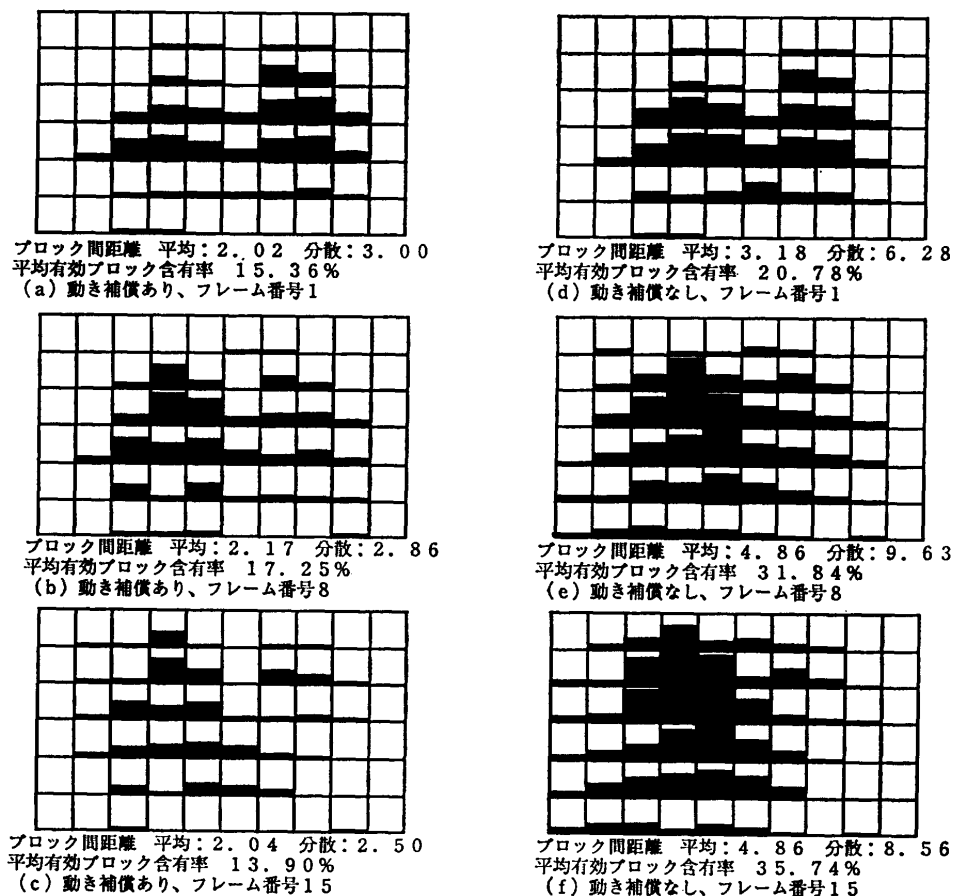


図 3 動画像符号化処理負荷の時間分布例 (閾値: 3)  
 Fig. 3 Time sequential transition of video coding load (threshold: 3).

していることがわかる。したがって、マルチプロセッサ型 DSP 構成においては領域分割のような静的負荷分散だけでなく、動的に分散する必要のあることがわかる。

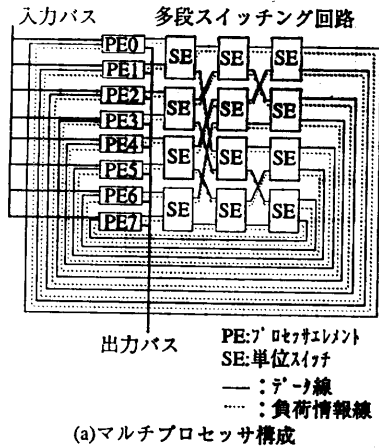
### 3. マルチプロセッサ型 DSP を用いた画像符号化方式

#### 3.1 多段スイッチング回路を用いたマルチプロセッサの構成

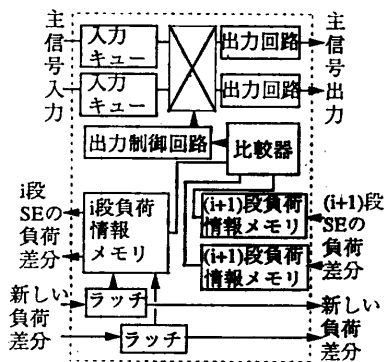
上述のように画面上に偏した負荷に対し、マルチプロセッサのプロセッサエレメント (PE) へ動的に分散が容易な多段スイッチを用いる構成を提案する。これを図 4 (a) に示す。この構成において、スイッチの段数は PE 数によって決まる。図 4 (a) では、PE 数を  $N$  とすると、段数は  $\log_2 N$  となる。本稿では、負荷分散アルゴリズムとして、文献 10) に示されたように単位スイッチ (SE) ならびに PE 間で負荷情報を転送する転送リンクを有し、新たな負荷をもっとも負

荷の軽い PE に割り付けるアルゴリズム (最小値負荷分散) を適用することとした。最小値負荷分散方式は、特にデータ転送オーバーヘッドが大きい場合に必ずしも最良の方式ではない<sup>13)</sup>。しかし、画像符号化のようなアプリケーションにおいては、画素数が膨大でありかつ各画素に対する処理内容がほぼ同一であるため、各 PE における負荷分散粒度は非常に大きい。しかも、2 章で述べたように負荷分散のために転送すべき有効画素は全体の 3 割程度である。したがって、プロセッサの処理量に比してデータ転送オーバーヘッドは小さいため、比較的簡単で良好な特性の得られる最小値負荷分散を用いた。

このアルゴリズムに対する SE の構成を図 4 (b) に示す。この場合、単位スイッチは主信号系回路と負荷情報転送系回路に分類される。主信号系回路は、入力キュー、出力回路、 $2 \times 2$  スイッチ、出力制御回路から成り、画像データの通過する回路である。この主信号系回路に対し、負荷情報転送系回路が次段の負



(a) マルチプロセッサ構成



(b) 最小値負荷分散方式のSE構成

図4 マルチプロセッサと単位スイッチの構成

Fig. 4 Multiprocessor and switch element configuration.

荷情報を比較して、出力ポートを決定する。負荷情報転送系回路は次段の負荷情報を比較する回路群（比較器、 $(i+1)$ 段負荷情報メモリ）と、自己の（ $i$ 段）負荷情報を常時更新して前段に転送する回路群（ $i$ 段負荷情報メモリ、 $(i-1)$ 段負荷情報メモリ）がある。新しい負荷差分情報が任意のクロックで入力されると、自己の負荷情報に加算される。さらに、入力パケットが第  $(i+1)$  段のスイッチに出力されると、転送先の SE に新しい負荷差分情報を転送する。これらの機能を用いて、文献 9) に示された最小値負荷分散が実行される。

3.2 マルチプロセッサのスケジューリング

図 1 に示したアルゴリズムに従ったベクトル量子化に対して、図 5 に示すマルチプロセッサスケジューリングによって動的負荷分散を実現する。これは、以下の手順から構成される。(1) 入力バスを用いて動画をブロック分割し、各 PE に割り付ける。各 PE で

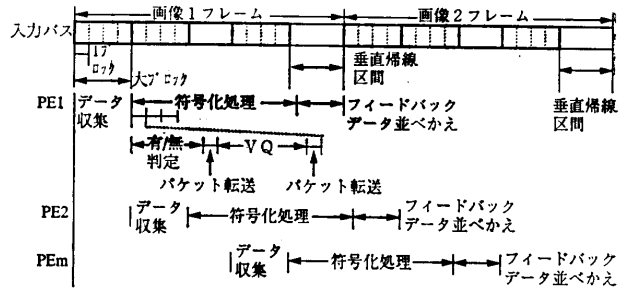


図5 画像符号化用マルチプロセッサのスケジューリング  
Fig. 5 Multiprocessor scheduling for video signal coding.

は、ブロックの有効/無効判定を行う。(2) 有効ブロックには、有効/無効判定を行った PE の番号を最終的な帰還のためのアドレスとして付与し、この有効ブロックのみが多段スイッチにより分配される。(3) このブロックは、分配された PE において VQ が施された後、付与されたアドレスに従い元の（有効/無効判定を行った）PE へ帰還転送される。(4) 最終的に帰還転送されたブロックは、映像フレームに組み立てられて、出力バスに転送される。

3.3 多段スイッチ回路転送方式

転送方式として、次の 2 方式が考えられる。

(a) 図 4 (b) に示した SE 構成のように、各 SE にバッファを配置し、多段スイッチ内を非同期に転送する方式（パケット交換型転送方式）。この場合、各 SE において同一出力ポートに対する複数の画像データの競合が生じて、図 6 (a) に示すように内部の入力キューに画像データを一時蓄えて、競合を回避することができる。

(b) PE の入出力部だけにバッファを持たせ、多段スイッチ内を一度ルート設定を行って転送する方式（回線交換型転送方式）。この場合、各 SE において同一の出力ポートに対する競合が生じた場合には、図 6 (b) に示すように一つの画像データだけを通過させ、他の画像データについてはそれを送出した PE に、競合したことを別線により通知する。各 PE では転送が成功するまで画像データを保存しておき、競合通知を受けた PE は、多段スイッチ網を通過するまで再送

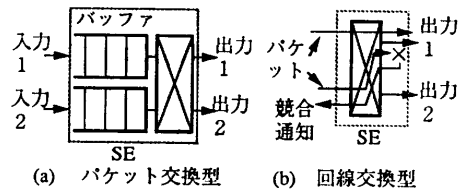


図6 転送方式の種類

Fig. 6 Data transmission methods.

出する。各 SE の構成は、図 4 (b) とほぼ同じであるが、入力キュー (バッファメモリ) がない点、また競合通知を転送する回路が加わる点、が異なる。

回線交換型転送方式の場合、各 SE にバッファメモリをおく必要がないため、ハード量の削減が期待できる。しかし、画像データの競合が生じると、転送が成功するまで再送する方式であるため、スループットの悪化が予想される。

#### 4. マルチプロセッサの処理能力と所要バッファ量

##### 4.1 シミュレーションの方法

3章で述べたそれぞれの転送方式において、マルチプロセッサに要求される処理能力を、VQ を例に表 1 の条件下でシミュレーションにより解析した。2章での検討結果より、各 PE への入力負荷分布として、特定の PE に負荷が集中するモデルを仮定した。この入力負荷分布を図 7 に示す。同図(a)は入力負荷分布が時間的に一定なモデルであり、同図(b)は負荷が集中する領域が時間的に変動するモデルである。

シミュレーションは以下の手順で行った。まず、有効ブロック率から負荷が集中する PE を予め決めておく。入力負荷分布が時間的に一定な場合、一列に並んだ 32 個の PE のうち中央部の PE に有効な画像

データを割り当てた。また、入力負荷分布が時間的に変動するモデルでは、初期状態で PE 0 から PE n に有効画像データを割り付け (n は有効ブロック含有率によって決まる)、時間が 1 フレーム経過するごとに、有効画像データの割り付けられた PE を 1 個ずつずらした。そして、各 PE は図 5 のように時刻をずらして符号化処理を開始する。

最初の有効/無効判定において、負荷の集中した PE はすべての画像データを有効と判定し、その他の PE はすべての画像データを無効と判定するようにする。表 1 で示した有効/無効判定ステップ数だけ経過したら、多段スイッチ網に有効画像データだけを送出する。各 PE は、受信した画像データをバッファに蓄え、表 1 に示した VQ ステップ数だけ経過したら順に多段スイッチ網に送出する。そして、有効な画像データを送出した PE に処理データがフィードバックされるまでのステップ数をカウントする。ただし、フィードバックデータの並べ替えに要する時間は他の処理に比して極めて短いので、無視した。

##### 4.2 処理時間の解析

図 7 (a) および (b) のモデルにおいて、負荷の集中する PE 数を変化させることによって、平均有効ブロック含有率と最大処理時間との関係を求めた。この結果を図 8 (a) および (b) に示す。負荷特性が時間的に一定であっても、変動するものであっても、また、パケット交換型であっても回線交換型であっても、傾向は一致する。また、1 フレームが 3328 (32[PE] × 104[クロック/PE]) クロックであることから、最大処理時間がこの値をこえると、急激に増大する。これは、PE では後から入力される画像データの処理に追いつかなくなるためである。

##### 4.3 所要処理能力

4.2 節で述べたように 1 フレームを 3328 クロックと仮定したので、図 8 における最大処理時間が 3328

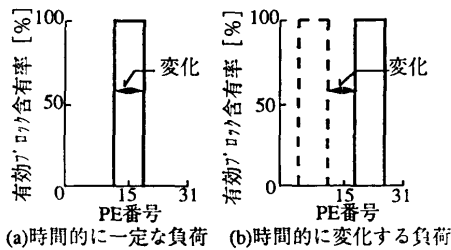


図 7 入力負荷モデル  
Fig. 7 Input load models.

表 1 シミュレーションのパラメータ  
Table 1 Simulation parameters.

項目	設定値	項目	設定値
PE 数	32	フレーム周期	30 フレーム/秒
1 PE の処理能力	33~100 MOPS	画素数	1.651 × 10 <sup>6</sup> /フレーム
SW の転送能力	33~100 Mb/s	1 ブロックの処理量	1270 OPS (VQ) 80 OPS (有効/無効)
1 ブロック	4 × 4 画素		
大ブロック	31 ブロック	シミュレーションクロック	100 kHz 大ブロック周期
1 PE の処理領域	大ブロック 104 個	1 フレーム (大ブロック個数)	104 × 32 = 3328

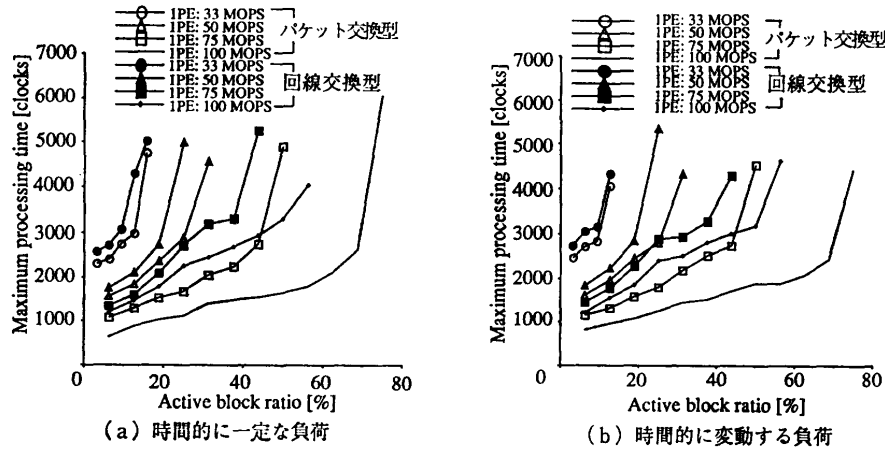


図 8 最大処理時間特性例  
Fig. 8 Maximum processing time characteristics.

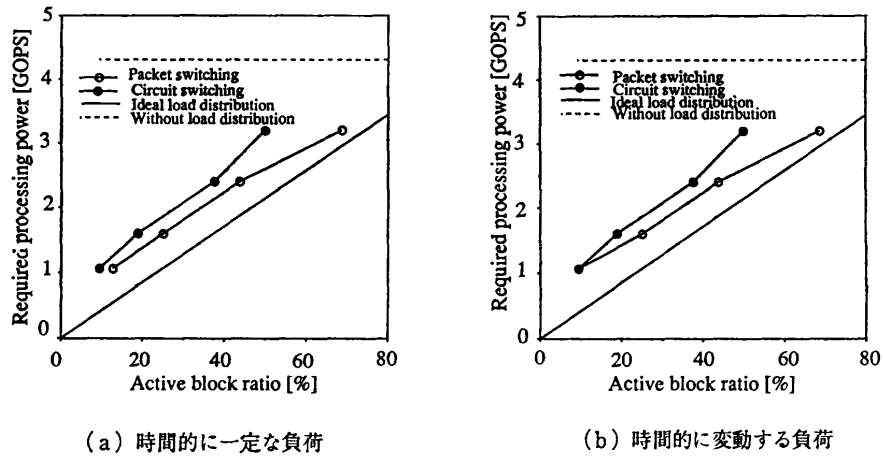


図 9 所要処理能力特性  
Fig. 9 Required processing power characteristics.

クロック以下であることが許容限界である。この条件より、有効ブロック含有率に対する所要処理能力を図 9 (a)および(b)に示す。まず、どちらの転送方式においても、負荷分散を行わない場合に比して所要処理能力は大きく削減できることがわかる。また、回線交換型転送方式に比してパケット交換型転送方式の場合には、テレビ会議画像のように有効ブロック含有率 (Active block ratio) が 20~30% において、所要処理能力は 20% 程度しか削減できない。これは、回線交換型転送方式においては PE 間通信パスが完全に確立するまで転送が行えないことにより、通信効率が低下するためと考えられる。

4.4 所要バッファ量の評価

各転送方式における所用バッファ量を求めるため、単位スイッチならびに PE における滞留データ量を

シミュレーションによって求めた。パケット交換型転送方式における、各 SE および各 PE での滞留データ量を図 10 に、また、回線交換型転送方式における各 PE での滞留データ量を図 11 に示す。両図とも、入力負荷モデルとして図 7 (a)を用いた場合を示している。図 10(a)は各 PE の処理能力が 50 MOPS の場合を、同図(b)は 100 MOPS の場合を示している。図 10 において、中央部分の PE の滞留データが多いのは、ここに有効ブロックが集中するように、初期条件を設定したためである。また、第 1 段の SE 群においても、中央部の PE に接続された SE において滞留データが多いが、その他の SE では、ほぼ均等に滞留データが分散されている。図 11 において、中央部の PE の滞留データが多いのは、図 10 とおなじ理由による。

多段スイッチ回路網					多段スイッチ回路網				
PE0	94	1	2	0	2	2			
PE1	95	1	2	2	2	2			
PE2	96	1	2	2	2	2			
PE3	97	1	2	2	1	2			
PE4	98	1	4	0	1	2			
PE5	99	1	4	3	2	2			
PE6	100	1	3	3	2	2			
PE7	101	3	2	3	4	4			
PE8	102	23	2	3	5	5			
PE9	103	24	2	3	5	5			
PE10	104	3	2	3	4	4			
PE11	105	2	2	4	1	2			
PE12	106	1	4	3	1	2			
PE13	107	1	5	0	1	2			
PE14	108	2	3	2	1	2			
PE15	109	1	2	2	2	2			
PE16	110	1	2	2	2	2			
PE17	111	1	2	0	1	2			
PE18	112	1	2	0	1	2			
PE19	113	1	2	0	1	2			
PE20	114	1	2	0	1	2			
PE21	115	1	2	0	1	2			
PE22	116	1	2	0	1	2			
PE23	117	1	2	0	1	2			
PE24	118	1	2	0	1	2			
PE25	119	1	2	0	1	2			
PE26	120	1	2	0	1	2			
PE27	121	1	2	0	1	2			
PE28	122	1	2	0	1	2			
PE29	123	1	2	0	1	2			
PE30	124	1	2	0	1	2			
PE31	125	1	2	0	1	2			

図 10 パケット交換型における滞留データ個数 (数値は大ブロックの個数)  
Fig. 10 Buffer memory consumption in the packet switching network.

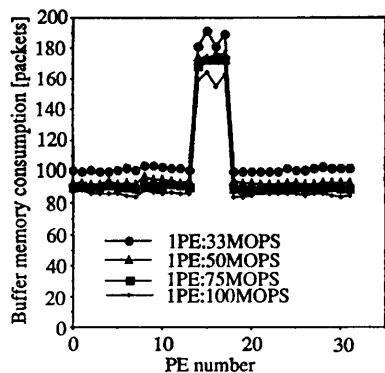


図 11 回線交換型における滞留データ量  
Fig. 11 Buffer memory consumption in circuit switching mode.

図 10 および図 11 をもとに、二つの転送方式に対する所要バッファ量を求めた結果を、図 12 に示す。ここでは、すべての PE ならびに SE が均一であるものとし、滞留データ量の最大値に相当するバッファをすべてが有するとして求めた。図 12 より、パケット交換型転送方式では回線交換型転送方式に比してバッファ量は増大し、特に 1 PE の処理能力が 100 MOPS である場合、有効ブロック含有率が 20~30% においてバッファ量は約 15% 増大する。これは、パケット交換型転送方式の場合、各 SE にバッファが分散しているため、SE 内に滞留するデータ量の最大値をすべての SE が持つことによるオーバーヘッドと考えられる。

入力負荷モデルとして図 7 (b)を用いた場合、滞留

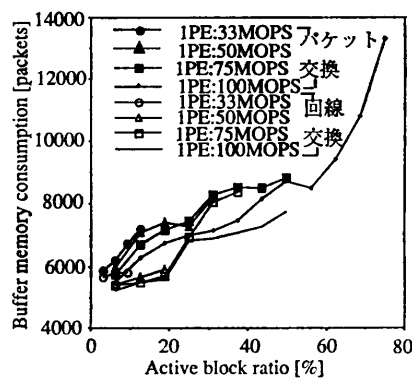


図 12 所要バッファ量  
Fig. 12 Required buffer memory amount.

データの多い部分は有効データを割り付けた範囲に広がる。しかし、パケット交換型と回線交換型の間の所要バッファ量の差については、図 7 (a)の場合とほぼ同じ結果が得られた。

#### 4.5 考察

上述のように、パケット交換型転送方式においては回線交換型転送方式に比して、バッファ量が 15% 程度増大するが、所要処理能力は 20% 程度削減できる。現在最も画素数の大きい HDTV を処理することを前提にすると、このバッファ量の増大は 100 Mbit 程度と考えられる。したがって、4 MRAM 25 個が増大する程度であり、全体のハードウェアからの増分は無視できると考えられる。また、回線交換型転送方式においては、データパケットの衝突を PE に通知する回路が必要であり、この転送方式に関するハードウェア削減の効果は、より低下すると考えられる。したがって、両者の転送方式間で、ハードウェアにそれほどの差がないことから、処理能力が高いパケット交換型転送方式が望ましいと考えられる。

#### 5. むすび

画像符号化用マルチプロセッサ型 DSP において、多段スイッチを用いた動的負荷分散アルゴリズムを提案し、負荷分散を行わない場合に比して、所要処理能力が大幅に低減できることを示した。また、多段スイッチにおける転送方式と動的負荷分散効果の関係を明らかにした。この結果、パケット交換型転送方式においては回線交換型転送方式に比して、バッファ量が 15%程度増大するがハードウェア量としてはほとんど無視できる程度であり、所要処理能力は 20% 程度削減できることを明らかにした。今後は、ハードウェアの、より詳細な検討を行う。

謝辞 日頃、ご指導いただく伝送システム研究所  
小山部長、ならびにご討論いただいた同所山口主幹研  
究員に感謝いたします。

### 参 考 文 献

- 1) Armbruster, H.: Broadband ISDN Satisfies Increasing Telecommunications Needs, *Telecom Report*, Vol. 9, pp. 238-246 (1986).
- 2) Netravali, A. N. and Robbins, J. D.: Motion-compensated Television Coding: Part I, *Bell Syst. Tech. J.*, Vol. 58, pp. 631-670 (1979).
- 3) 古閑敏夫, 飯沼一元: テレビ信号のフレーム間・フレーム内適応予測符号化の検討, *信学技報*, Vol. CS 80-79, pp. 63-70 (1980).
- 4) Chen, W. H. and Pratt, W. K.: Scene Adaptive Coder, *IEEE Trans. Comm.*, Vol. COM-32, pp. 225-232 (1984).
- 5) Goldberg, M. and Sun, H.: Image Sequence Coding Using Vector Quantization, *IEEE Trans. Comm.*, Vol. COM-34, pp. 703-710 (1986).
- 6) Nishitani, T., Tamitani, I., Harasaki, H., Yamashina, M. and Enomoto, T.: Video Signal Processor Configuration by Multiprocessor Architecture, *Proc. ICASPP '86*, pp. 797-800 (1986).
- 7) Itoh, T., Tsuda, T., Matsuda, K., Imai, R., Homma, T. and Obuchi, N.: A 64 kbps Motion Picture Coder, *Proc. GLOBECOM '86*, pp. 63-67 (1986).
- 8) Liu, W., Hughes, T. and Cavin, R. K.: A Class of Parallel/Pipeline Architectures for Real-time Image Application, *Proc. SPIE Visual Comm. and Image Processing II*, pp. 329-336 (1987).
- 9) 古閑敏夫, 平野 昭, 大木淳一, 飯沼一元: 会議テレビ信号の動き補償フレーム間符号化, *電子通信学会技術研究報告*, IE 81-54, pp. 85-90 (1981).
- 10) 岸本了造, 桜井尚也: 動的負荷分散制御による自己ルーティングベネツ網の構成, *電子情報通信学会論文誌 B-I*, Vol. J72-B-I, pp. 420-428 (1989).
- 11) Sugie, M., Yoneyama, M., Ido, N. and Tarui,

T.: Load-dispatching Strategy on Parallel Interference Machines, *Proc. International Conference on Fifth Generation Computer Systems*, pp. 987-993 (1988).

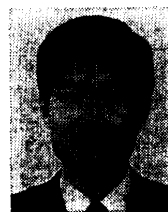
(平成 2 年 1 月 11 日受付)

(平成 2 年 7 月 10 日採録)



奥村 康行

昭和 54 年早稲田大学工学部電子通信卒業。昭和 56 年同大大学院修士課程修了。同年日本電信電話公社(現日本電信電話(株))入社。以来、ユーザ・網インタフェース、高精細映像伝送システムの研究に従事。現在、同社伝送システム研究所主任研究員。電子情報通信学会、IEEE 各会員。



入江 一成

昭和 49 年慶応義塾大学工学部計測工学卒業。昭和 51 年同大大学院修士課程修了。同年日本電信電話公社(現 NTT)電気通信研究所入社。以来、音声信号の高効率・高品質符号化の研究および高精細画像伝送システムの研究に従事。現在、NTT 伝送システム研究所主任研究員。



岸本 了造 (正会員)

昭和 48 年大阪市立大学工学部応用物理卒業。昭和 50 年大阪大学工学研究科応用物理修士課程修了。同年日本電信電話公社(現日本電信電話(株))入社。以来、光伝送方式、高速高帯域伝送方式、高品位映像の高効率符号化、光信号処理、並列信号処理、パースト伝送の研究実用化に従事。現在、同社伝送システム研究所主幹研究員。電子情報通信学会、IEEE 各会員。