

## アーキテクチャ学習のための CPU シミュレータの設計と評価

嶋田 佑希<sup>†</sup> 猪股 俊光<sup>†</sup> 新井 義和<sup>†</sup> 曾我 正和<sup>††</sup>  
<sup>†</sup>岩手県立大学 ソフトウェア情報学部 <sup>††</sup>岩手県立大学 地域連携研究センター

## 1 はじめに

近年、組込み業界の人材不足が問題となってきている。その理由として、技術の高度化によって技術そのものの取得が困難になってきたことが挙げられる。我々は初学者でも容易にこれらの学習を行うことのできる教材として、SEP-E[1] というプロセッサを使用した CPU シミュレータ [2] を提供してきた。本シミュレータは、他の教育用シミュレータ [3][4] に比べて、CPU の動的な内部仕様、つまり状態遷移のレベルまで理解することを目標として設計されている。

本研究では、ユーザの操作性や仕様に焦点を当てた機能拡張を行い、実際の講義を通じて評価を行った。

## 2 SEP-E

SEP-E は、表 1 の基本仕様をもとに本講座で設計されているプロセッサであり、以下の点で初学者向けである。

- 全ての命令が 2 オペランド形式で、回路規模が小
- 状態遷移図がシンプル
- PDP-11 がベースで、アーキテクチャが簡明
- 16 段階の割込み機能で、組込みプロセッサの学習が可能

表 1: SEP-E の基本仕様

語調	16 ビット
命令	16 ビット 2 オペランド形式 PDP-11 風命令セット (32 命令)
汎用レジスタ	8 個
状態数	12 個
PSW	C(桁あふれフラグ) Z(0 フラグ) N(負数フラグ) V(オーバーフローフラグ)
主メモリ	64K 語
割込みレベル	16 段階

## 3 SEP-E シミュレータの機能拡張

昨年度開発された SEP-E シミュレータ [2] は、以下の機能を有していた。

- 各コンポーネントの状態をクロックレベルで描画し、内容をシミュレータ上で変更可能
- 動作解説機能
- クロック、命令単位での実行機能。同様に、クロックバック、命令バック操作機能

- 通常実行、ブレークポイントの使用可能

本研究では、さらにユーザの操作性や理解力の向上を目指して以下の機能を拡張した。

## (1) 割込み機能の追加

本シミュレータに対して、16 段階の割込みを搭載した。ユーザープログラム走行中に、ユーザが任意で割込み信号を発生させることによって、ステータスカウンタ IF0 にて割込み処理へと遷移する。この機能を使用することによって、学習者は割込み処理の学習を行うことが可能になる。

## (2) ソースコードエディタの搭載

ソースコードを編集でき、かつシミュレータのメモリへ直接ソースコードを書き出すことが可能なソースコードエディタを搭載した。また、SEP-E の主メモリに格納されているユーザープログラムをソースコードとして取得することも可能である。これによって、学習者は規模の大きいソースコードであってもその変更を容易に行うことが可能である。

## (3) 動作解説部の HTML 化

シミュレータの管理者が作成する解説文を HTML 形式で記述できるようにした。これにより、学習者は視覚的に分かりやすい解説文を読むことが可能である。また、SEP-E の仕様変更が生じた場合、管理者は HTML のタグを利用して解説文を修正をすることが可能である。

## (4) その他の改良箇所

- 配色の変更
- メモリウィンドウの操作性の向上
- 通常実行時のクロック速度変更機能
- 仕様変更に基づく改良
- ステータスカウンタの描画変更

以上の機能拡張が実装されたシミュレータの画面例を図 1 に示す。

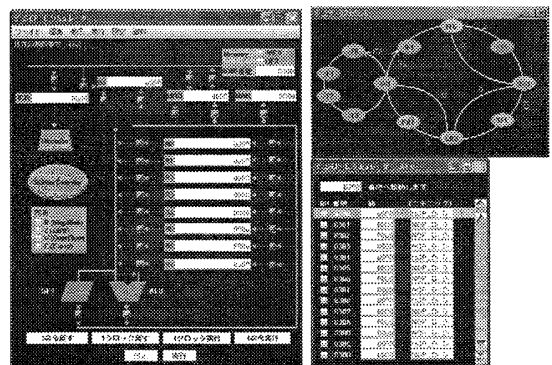


図 1: SEP-E シミュレータ画面例

Design and Evaluation of a CPU Simulator for Learning of Computer Architecture

<sup>†</sup> Yuuki SHIMADA

<sup>†</sup> Toshimitu INOMATA

<sup>†</sup> Yoshikazu ARAI

<sup>††</sup> Masakazu SOGA

Faculty of Software and Information Science, Iwate Prefectural University (<sup>†</sup>)

Iwate Prefectural University, Iwate Regional Cooperative Research Center (<sup>††</sup>)

表 3: 受講生の意見

改良箇所	利点	欠点・要望
(1) ステータスカウンタの描画変更	・見やすく分かりやすい ・状態遷移ごとに処理が見えて分かりやすい	なし
(2) ソースコードエディタの搭載	・ソースコードの編集が楽になった	・使い方が分からない ・行番号を表示して欲しい ・コピー&ペースト機能が欲しい
(3) 動作解説部の HTML 化	・色分けされていて見やすい ・コンポーネント情報を参照可能で便利	・もっと、詳細な説明が欲しい ・降順で表示して欲しい ・行数で先頭がずれて見づらい
(4) その他の意見	・SEP-E の現在の状態について、クロックレベルで調べることができ便利 ・現在のステータスカウンタとプロセッサの動きが表示されるので、命令実行の様子が分かりやすい ・クロックバックや命令バック機能があるため、間違った操作をしてしまっても修正が容易	・各コンポーネントをマウスオーバーしたときに、説明を表示して欲しい

#### 4 講義での評価

表 2 のように本学部 1 年生の後期授業に SEP-E シミュレータを使用する演習課題を取り入れた。開講時期は、1 年後期である。

課題としては以下のようなものを提示した。

- 数行規模のソースコードを記述する問題
- 命令コードを提示し、コンポーネントの動きを説明させる問題
- 数十行規模の命令コードを記述させる問題

演習実施後に、対象者全員にアンケートを行った。学生の意見を表 3 に示す。

また、同時に行った 5 段階評価でのアンケート結果を図 2 に示す。Q1 より、半数以上の学生が本シミュレータを授業で使用の際に有用であること。さらに、Q2 からインタフェースで分かりづらい点が少ないこと。Q3 と Q4 から、シミュレータに搭載されている機能が便利であることが分かる。

課題についてだが、学生の半数以上が提示した問題に対してほぼ正答の解答をしており、同時に何人かの学生からは本シミュレータを使用することによってアーキテクチャの動作を理解することができたという意見もあり、理解の向上が伺える結果となった。

#### 5 おわりに

本シミュレータは本学の学生のみならず、これから組込み技術を学ぶ技術者などを対象として、企業との連携を図りながら e-Learning システムとして、幅広

表 2: 評価内容

授業名	コンピュータアーキテクチャ
使用時間	270 分 (3 コマ) プロジェクターを使用したのシミュレータの使用説明, 命令モード解説 (90 分), 課題 (180 分)
対象人数	70 名
評価方法	演習とアンケート

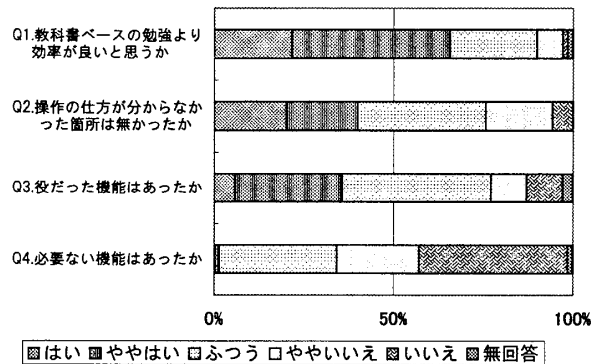


図 2: アンケート結果

いユーザに対してシステムを提供する予定である。

#### 参考文献

- [1] 高橋大介, 猪股俊光, 新井義和, 羽倉淳, 曾我正和: 組み込みソフトものづくり塾の取り組み, 第 8 回組み込みシステム技術に関するサマワーキ ショップ SWEST8 ポスターセッション, SWEST8 予稿集, pp.87-92(2006)
- [2] 高野光一郎, 猪股俊光, 新井義和, 曾我正和: コンピュータアーキテクチャ学習のための CPU シミュレータの開発, 情報処理学会全国大会講演論文集, Vol.69th No.4 Page.4.533-4.534 (2007)
- [3] 川口善男, 中西信二, 菅原一孔, 川村尚生: Squeak による教育用マシンサイクル CPU シミュレータの開発, 鳥取大学工学部研究報告 Vol.34, Page7-14 (2003)
- [4] 木室義彦, 松本三千人, 安浦寛人: 小中学生のための計算機の動作原理教育-CPU シミュレータとラジコンカー制御-, 電子情報通信学会技術研究報告, Vol.103 No.536(ET2003 60-82) Page.1-6 (2003)