

パスに含まれる命令数を考慮したハードウェアホットループパス検出機構

矢野目 秀人[†] 須貝 佳彦[†] 大津 金光[†] 横田 隆史[†] 馬場 敬信[†]
[†]宇都宮大学工学部情報工学科

1 はじめに

頻繁に実行される部分がプログラムの一部分に限られることが知られており、ループはそのようなコード領域の典型である。したがって、プログラムの高速化にループの高速化が重要となっている。そして、ループをマルチスレッド実行して高速化を図る際に、ループ内で頻繁に実行されるパスを把握することができれば、高速化の重要なヒントになることが指摘されている [1]。このことを背景として、過去の研究 [2] で我々はハードウェアによるホットループ中のホットパスを検出する機構を設計するとともに、その有効性を評価した。本稿では、より実際の挙動に即したパスプロファイルを実現するために、パス検出を単純な検出数ではなくパスに含まれる命令数をもって行うようにする。そして、過去の研究と同様にしてハードウェアによるホットループ中のホットパスを検出する機構を新たに設計するとともに、その有効性を評価する。

2 ループパスの定義

本研究は、特にループ最適化を前提として、ループ中の繰返し実行される部分に限定したパス情報を的確に取得することを目的としており、以下のように「ループパス」として定義する。

ループパスの定義：後方分岐先のアドレスから開始して、次の後方分岐先がこのアドレスと一致するとき、その後方分岐までのパスをループパスとする。

ループパスの定義は、Ball-Larus パス [3] (以下、BLパス) などのパス定義とは異なり、ループ最適化にとって有効な繰返し部分に限定している。つまり、ループパスは先頭に戻って繰返し実行される可能性の高いパスを選別したものであり、選別されたパスをもとに最適化すればその効果は大きいことが期待できる。

3 ループパス検出器の設計

3.1 検出機構の構成

定義したループパスの検出機構の全体構成を図 1 に示す。主な構成要素は、プロセッサコアとのインターフェイス部としてパスの抽出を行うビットトレースングスタック (Bit-Tracing Stack, 以下 BTS)、ビットトレースングの開始アドレスを管理して、ホットなループを検出するホットループ検出器 (Hot-Loop Detector, 以下 HLD)、およびホットパスをパスに含まれる命令数で累積記録するホットパス累積器 (Hot-Path Accumulator, 以下 HPA) の 3 つである。

3.2 HLD によるホットループ検出

ホットループの検出には、「同一の開始アドレスをもつパスは、同じループに属するパスである」ことを利用する。このため、ループパスとして検出されたものから開始アドレスを抜き出し、開始アドレスをインデックスとして、そのパスの命令数を HLD に積算する。

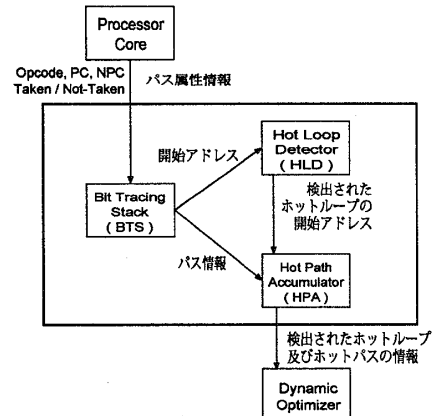


図 1: ホットループパス検出機構の構成図

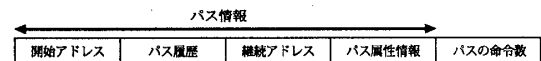


図 2: ループパスの表現

HLD は、開始アドレスとパスの計数を行う count 欄により構成される。そして、HLD テーブル中の count 欄がある閾値を越えたときに該当するループをホットループと判定する。実装上は、count 欄のビット長を決めておいて値の飽和によって検出する。HLD のエントリ数は有限であるため、新たなエントリを設ける際に置換が必要となるが、検出頻度の低いエントリを追い出すことが妥当と考えられることから、LFU (Least Frequently Used) 置換とする。

3.3 HPA によるホットループパス検出

HPA の構造は、パス情報に count 欄を追加し、パスの計数が行えるようにしたものである。同一のループパスがあれば、count 欄にその命令数を加える。HPA のエントリ数も有限であるから、エントリ数を越えた新たなループパスが検出された際には、置換が必要となる。HLD によりホットループが検出された時点で、HPA にはそのホットループ内のパスが残っていることが求められることから、置換は LRU (Least Recently Used) アルゴリズムにより行う。HPA のカウント欄の飽和により、最終的にホットと判定されたループパスは、HPA から動的な最適化機構に渡される。

4 評価

設計したホットなループパス検出機構の性能を評価するため、この機構を SimpleScalar Ver.3.0d の機能シミュレータである sim-safe に、以下の点に注意して実装した。

1. HLD の LFU 置換の実装: count 欄の値のもっとも小さいエントリを置換の対象とする。
2. HPA の LRU 置換の実装: BTS からのループパスの延べ検出数をタイムスタンプとし、HPA の値更新の際にこの値がもっとも小さいエントリを置換の対象とする。

評価アプリケーションには、プログラムの制御構造が比較的複雑な SPEC CINT2000 より、使用可能な環

A Hardware Hot Loop Path Detector that Considers Number of Instructions in Paths

[†]Hideto Yanome, Yoshihiko Sugai, Kanemitsu Ootsu, Takashi Yokota and Takanobu Baba

Department of Information Science, Faculty of Engineering, Utsunomiya University (†)

境においてコンパイルとシミュレーションが正しく行えた7つのプログラムを使用した。コンパイルには、SimpleScalar/PISA 命令セット用 GCC クロスコンパイラ (Ver.2.7.2.3) を用い、すべて最適化オプション O3 を適用し、データセットには train を使用した。

4.1 ループの絞り込み効果

良く知られた BL パスとプロファイルの対象をループパスに限定したことによる検出パス数の違いを見ると、ループパスは、BL パスに比べて検出されるパスの種類数は少ないが、パスの検出数は BL パスの検出数に近くなる。つまり、ループパスは、種類の上では少数のパスでありながら、頻繁に実行されることから、効率のよい最適化効果が期待できる。

4.2 HWパラメータの決定

4.2.1 パス履歴長

分割が一切起きることなく 99% のパスをカバーできる長さをパス履歴長とする。すると、vpr-place でこの条件を満たすパス履歴長が最大となる。そのときの値が 17 であるので、パス履歴長は 17 とする。

4.2.2 BTS のスタックエントリサイズ

BTS のスタックがどこまで深くなるかを計測すると、間接分岐による影響は 1~3 であるが、サブルーチンコールのコール先での後方分岐の影響はプログラムによって異なり、6~156 と幅があるが、gap を除けば 64 程度で抑えられるということがわかる。よって、BTS のスタックサイズは、64 程度が妥当であるといえる。また、オーバフローした場合にはメモリに退避することとして、最大でも 160 程度に抑えられる。

4.2.3 HLD, HPA の最大スタックエントリサイズ

HLD の最大エントリ数の目安となる異なるループの数は、mcf の 69 個から gcc の 1097 個まで幅があるが、エントリ数 1024 でほぼカバーでき、HPA の最大エントリ数の目安となるループパスの種類数と間接分岐の継続パスを区別しない場合におけるループパスの種類数は、mcf の 141 本から gcc の 3641 本に分布しており、最大 4096 で抑えられる。

4.2.4 ループ及びループパスの検出数

各アプリケーションにおいて、ループの検出数に対するループパスの検出数がほぼ 2~3 倍となっており、ループ当りのパスが 2~3 と限定されることを示している。よって、実行時最適化のためには、ホットループを検出時に、該当するループ内のパスの実行頻度上位 1~2 本程度の挙動が把握できれば十分であることが分かる。

4.2.5 HLD のカウンタ長

HLD では、LFU 置換を行うため、実行頻度の高いループが残るが、ホットループとして検出されるためには、置換の対象となる前に検出数が閾値を越えることが必要である。このため、カウンタ長 m を種々変更して実験を行った。同じカウンタのビット長でも、その結果から、ループの検出数はアプリケーションに依存して大きく変化することが分かるが、以降の実験ではここで実験対象としたプログラムについて平均的に妥当な検出数となった $m = 20$ として実験を行う。ここまでの実験を踏まえて見通しを得たハードウェア機構のパラメータを表 1 に示す。なお、HPA のカウンタ長 n は検出機構の動作とは直接関係しないが、ここではホットループパスの分布を把握するのに十分と考えられる 32 に設定しておく。

表 1: ハードウェア機構のパラメータ

| 構成要素 | パラメータ | 値 |
|------|-------------------|----------------------|
| BTS | スタックエントリサイズ 2^L | 64 ($L = 6$) |
| | パス履歴長 l | 17 |
| HLD | テーブルエントリサイズ 2^M | 最大 1024 ($M = 10$) |
| | カウンタ長 m | 20 |
| HPA | テーブルエントリサイズ 2^N | 最大 4096 ($N = 12$) |
| | カウンタ長 n | 32 |

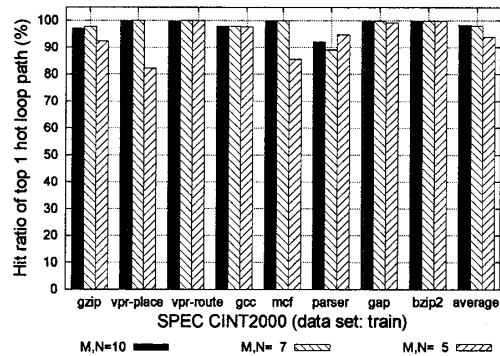


図 3: 1 位のみヒット率

4.2.6 テーブルエントリサイズとパスプロファイルの精度

HLD と HPA のエントリ数をそれぞれ 2^M , 2^N に制約したとき、HLD によるホットループ検出時に、HPA で 1 位のパスが、ハードウェア制約無しで 1 位のパスと一致した割合およびそれらの平均を図 3 に示す。

これから、 $M = N = 10$ のときのエントリ数 1024 でほぼハードウェア制約なしと同じ結果が得られると見てよい。また、 $M = N = 5$ のときのエントリ数 32 まで制約してもかなりの高精度でホットパスが検出できているが、精度を重視すれば全体的に見て $M = N = 7$ での 128 が妥当なエントリサイズと判断される。

4.2.7 ハードウェア規模の見積もり

BTS のエントリサイズを 64 とし、これを越える例外的な場合は、主記憶に退避することにする。HLD と HPA のエントリサイズは、前節の議論より、それぞれ 128 とする。この結果、BTS は、768 ($= 12 \times 64$) バイト (以下、B と略す)、HLD は、896 ($= 7 \times 128$) B、HPA は、1920 ($= 15 \times 32$) B で、合計 3584B の容量となり、これは十分チップ上に実装可能な容量である。

5 おわりに

パスに含まれる命令数によってホットなループパス検出を行うプロファイラを設計し、その機構の有効性をシミュレーションにより評価した。設計したパスプロファイラは、BTS, HLD, 及び HPA を主要な構成要素とし、小容量のハードウェアでも実行頻度が高いループパスを検出することが可能であることを示した。

謝辞 本研究は、一部日本学術振興会科学研究費補助金 (基盤研究 (B)18300014, 同 (C)19500037, 若手研究 (B)17700047) および宇都宮大学重点推進研究プロジェクトの援助による。

参考文献

- [1] 横田 隆史, 斎藤 盛幸, 大津 金光, 古川 文人, 馬場 敬信, “2 パス限定投機方式の提案”, 情報処理学会論文誌: コンピューティングシステム, Vol.46, No.SIG 16 (ACS-12), pp.1-13, 2005.
- [2] 矢野目 秀人, 大津 金光, 横田 隆史, 馬場 敬信, “ループに限定したハードウェアホットパス検出機構”, 信学技報, Vol.107, No.175 (CPSY2007-21), pp.89-94, 2007 年 8 月 3 日.
- [3] Thomas Ball, James R. Larus, “Efficient Path Profiling,” Proc. 29th Annual IEEE/ACM International Symposium on Microarchitecture (MICRO-29), pp.46-57, 1996.