

MPEG-2 リアルタイム PC カードエンコーダ

1 B-2

遠藤 真 中島 靖之 長沼 次郎

NTT サイバースペース研究所

1 はじめに

MPEG-2 の仕様 [1-3] が 1994 年に国際標準化され、エンコーダ用 LSI [4,5] と、それらを使用した PC 用の CODEC ボード [6] が 1995 年に開発されて以来、MPEG-2 は放送、通信、教育、エンタテインメントなどの幅広いアプリケーションに応用されて来ている。また、モバイルコンピューティングの隆盛や目前に迫る地上波デジタル TV 放送を背景として、ニュース取材やビデオクリップ作成等のために、標準 TV 並の高品質映像が得られるポータブルな MPEG-2 エンコーダ/デコーダが求められて来ている。

現在、リアルタイム MPEG-2 エンコーダは、デスクトップ PC 用の PCI カードタイプや単体装置になっているものが市販されているが、大きさの点や消費電力の点で持ち運べるようなものではなかった。また、近年 CPU の性能向上が著しいノート PC を用いても、ソフトウェアのみでは高品質な MPEG-2 映像をリアルタイムにエンコードできなかつた。したがって、モバイル環境におけるリアルタイムエンコードシステムを実現するには、ノート PC 上で動作するソフトウェアにハードウェアを付加して協調動作させることが必須である。そこで、ソフトウェアの柔軟性とハードウェアの高速性を活かすように処理を適切に分担させる従来のハードウェア/ソフトウェア・コーデザインに加えて、さらにリアルタイム制約を考慮したコーデザインを適用してハード/ソフト分割を行ない、リアルタイム PC カードエンコーダを実現したので報告する。

MPEG-2 リアルタイムエンコード処理は、ノート PC の CPU 上で稼働するソフトウェアと PC カード上のハードウェアによって実行される。ソフトウェアは PC のプロセッサの処理能力、ハードウェアは PC カードの規格 [7] によるサイズ及び消費電力の制約を満たし、さらに、リアルタイム処理に必要な制約を満たす必要がある。ハードウェア/ソフトウェア分割にあたっては、殊に、リアルタイム制約が厳しいオーディオとビデオの同期機構に焦点を当てた。その結果、新しいハードウェア/ソフトウェア協調アーキテクチャを得、MPEG-2 リアルタイム PC カードエンコーダを実現することができた。本エンコーダは、既に開発した 1 チップビデオエンコーダ LSI [8,9] 及び今回開発したエンコーディング時刻管理 LSI、MPEG-1 オーディオエンコーダソフトウェア、マルチメディア多重化(マルチプレクサ)ソフトウェア、マルチタスクモニタから構成される。以下、本論文では、ハードウェア/ソフトウェア コデザインの詳細、アーキテクチャ及び実装評価について述べる。

2 ハードウェア/ソフトウェア コデザイン

2.1 MPEG-2 エンコーダシステムの概要

処理フロー

図 1 に MPEG-2 エンコード処理フローを示す。MPEG-2 仕様は図 1 の破線で示されるような 3 つのパート、(1) ビデオ [2]、(2) オーディオ [3]、(3) システム [1] から構成されており、そ

それぞれ、ビデオエンコーダ、オーディオエンコーダ、マルチプレクサに対応している。MPEG-2ビデオエンコーダはDCT(Discrete Cosine Transform)と動き補償、MPEG-1オーディオはサブバンドフィルタと心理聴覚モデルにそれぞれ基づいた処理を特徴としている。また、マルチプレクサはエンコードされたビデオとオーディオのビットストリーム(ES:elementary streams)をPES(Packetized Elementary Streams)という形式にそれぞれパケット化してから多重化し、通信用のTS(Transport Stream)あるいは蓄積メディア用のPS(Program Stream)という形式にさらにパケット化する。

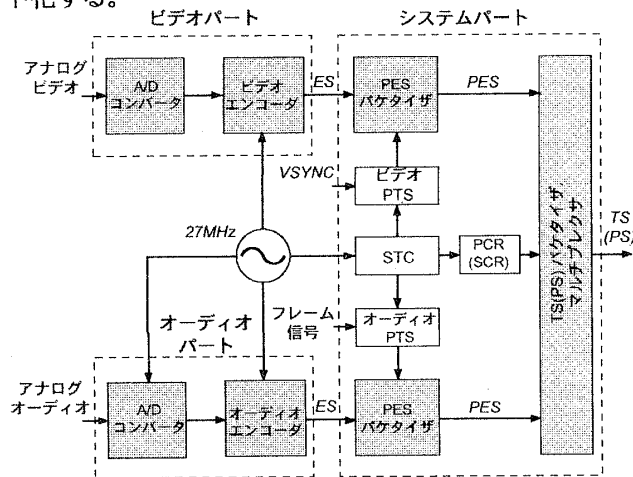


図1: MPEG-2 エンコード処理フロー

オーディオ/ビデオ同期機構

オーディオとビデオの同期には、STC(System Time Clock)と呼ばれる27MHzの共通のタイムマが用いられる(図1参照)。オーディオのサンプリングクロックとビデオエンコーダのシステムクロックがこのSTCを介して同期することになる。ビデオPESパケットとオーディオPESパケットは、それぞれVSYNC信号及びオーディオフレームの先頭でSTCから得られるタイムスタンプ(PTS:Presentation Time-StampあるいはDTS:Decoding Time-Stamp)が打たれる。また、STCの値がPCR(Program Clock Reference)/SCR(Stream Clock Reference)というエン

コーダ側の時刻としてTS/PS中に、ある周期で多重化される。デコーダ側はSTCをPCR/SCRに合わせ、オーディオデータやビデオデータをそれらのタイムスタンプがSTCに一致するタイミングで出力することにより互いの同期をとるようにしている。

2.2 ハードウェア/ソフトウェア分割

MPEG-2エンコーダの機能は通常、仕様書にしたがってビデオエンコーダ、オーディオエンコーダ、マルチプレクサ(システムパート)に分割されるが、ハードウェア/ソフトウェア コデザインのためにエンコード処理フローを図1破線内のように機能を詳細化して検討した。その結果、従来の3分割に加えて、オーディオとビデオの同期(メディア同期)機構をリアルタイム処理の観点から抽出した。さらに、それぞれの機能に対して、以下の項目を評価してハードウェア/ソフトウェア分割を決定した。

1. 必要演算量
2. 応答性
3. 拡張性/柔軟性

ここで、「応答性」がリアルタイム処理に関わる要求条件であり、従来のある時間当たりの「演算量」とは区別される。

ビデオ

ビデオに必要な演算量は、 2×10^9 OPS(Operations Per Second) [10]となり、ノートPCのCPU能力をはるかに越えるので、当然ながらハードとし、既に開発した低消費電力1チップエンコーダLSI [8]を採用した。

オーディオ

オーディオエンコードには、デファクトを含めて多くの標準が存在するので、ハードウェアで拡張性を持たせて実現するためには多くのハード量が必要であるが、たとえば今日通信や放送などで広く使われているMPEG-1オーディオレイヤ2で

は 8×10^7 OPS [11] という値が示されており [11]、PC 上のソフトウェアで実現可能な範囲にあるので、ソフトウェアエンコーダ [12] を開発した。

メディア同期

メディア同期を厳密に行おうとすると、PCR/SCR と TS/PS 中の PTS や DTS を STC から正確なタイミングで取得する必要がある。MPEG-2 システムパート仕様 [1] では、STC の精度が 30ppm 以下、PCR のジッタが ± 500 ns 以下とされている。これらの値は、PC 上のソフトウェアでは、到底満足させられる範囲にはないので、ハードウェアで扱わざるを得ない。一方、マルチプレクサには、多様な情報を PSI(Program Specific Information) として多重化することを求められているが、リアルタイム制約はソフトウェアで実行可能な範囲であり、演算量も少ないが柔軟性を必要とするためソフトウェアとした。

分割結果

エンコード機能の特徴及びハードウェア/ソフトウェア分割の結果を表 1 に示す。

表 1: エンコード処理とハード/ソフト分割

処理	処理量 (OPS)	リアルタイム性	柔軟性	実装
同期	低	高	低	ハード
ビデオ	高 (2×10^9) 中	高	低	ハード
オーディオ	(8×10^7)	中	高	ソフト
多重化	低	中	高	ソフト

ハードウェア/ソフトウェア分割に当たっては、PC カードのサイズ及び消費電力の制約が厳しいので、できるだけノート PC の能力を使用することにした。

3 PC カードの構成

3.1 ハードウェア

ハードウェア/ソフトウェア分割の結果として、MPEG-2 リアルタイム PC カードエンコーダのための新しいハードウェア/ソフトウェア協調アーキテクチャを導出した。ハードウェア構成を図 2 に示す。

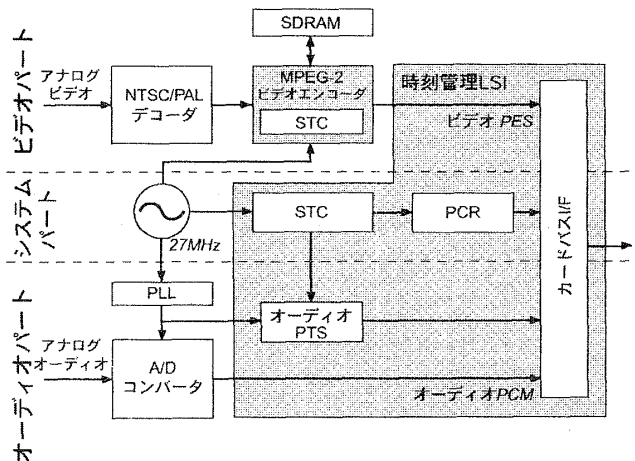


図 2: ハードウェア構成

図のように、MPEG-2 仕様のビデオ、オーディオ、システムの 3 つのパートに対応させて述べる。ビデオパートでは、1 チップビデオエンコーダ及び SDRAM で構成される。オーディオパートでは、エンコードをソフトウェアで実行させるために、ハードウェアは A/D 変換器のみである。システムパートは、メディア同期と多重化のうち、前者をハードウェアで、後者をソフトウェアで実行させる。1 チップビデオエンコーダは、メディア同期機能の PES パケタイザを含み、PTS/DTS を含む PES を出力するので、他のハードウェアの機能、すなわち、PCR とオーディオ PTS の生成をエンコーディング時刻管理 LSI が受け持つ。

PC カードのハードウェアを部品の観点から見ると、アナログ部は、ビデオの A/D 変換を含む NTSC/PAL デコーダとオーディオ A/D 変換器 PLL 等で構成される。デジタル部は、1 チップビデオエンコーダと SDRAM 以外の機能を納めた LSI を $0.35\text{-}\mu\text{m}$ CMOS ゲートアレイで開発した。

前述した時刻管理機能の他に、PCカード全体の制御と CardBus を通じてのデータ転送機能を有する。

3.2 ソフトウェア

ソフトウェア構成を図3に示す。本ソフトウェアは、(1)オーディオエンコーダ、(2)マルチプレクサ及びこれらを制御する(3)マルチタスクモニタ並びに(4)ドライバから構成される。

本ソフトウェアの処理は、ハードウェア(カード)から転送される

- 符号化されたビデオデータ(ビデオ PES)
- オーディオ PCM データ(2ch)
- タイムスタンプ類(PCR/SCR、オーディオPTS等)

をドライバ経由で入力し、オーディオエンコーダ、マルチプレクサを行い、MPEG-2システムパートが規定するTS/PSストリームを出力する。なお、オーディオエンコードとマルチプレクサの時分割の制御は、マルチタスクモニタにより実現している。また、TS/PSストリーム出力は、OSの提供するI/Oドライバ、プロトコルドライバを用いて、ファイル蓄積、リアルタイム通信を実現している。

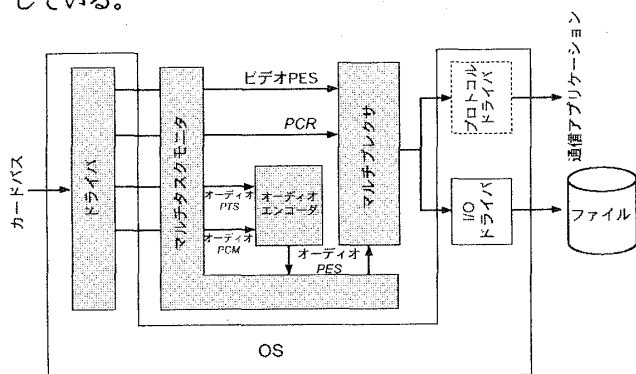


図3: ソフトウェア構成

4 実装評価

4.1 ハードウェア

開発したMPEG-2カードエンコーダの写真を図4に示す。PC Card StandardのType IIに収めるために、(1)ビデオエンコーダLSIはベアチッ

プで実装(2)エンコード時刻管理LSIはCSPで実装(3)SDRAMは裏面に実装した。電源はPCから供給され、外部電源は不要である。

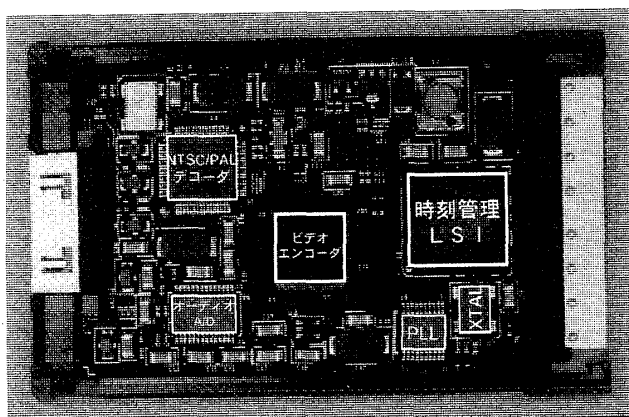


図4: MPEG-2PCカードエンコーダ

4.2 ソフトウェア

オーディオエンコーダ

MPEG-1 Audio Layer II 準拠のオーディオエンコード処理の概要を図5に示す。

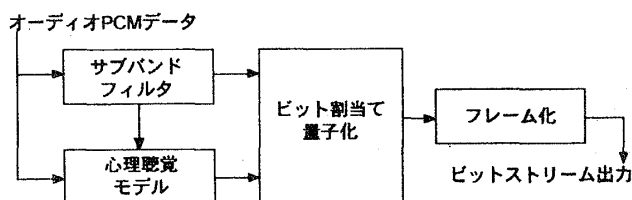


図5: MPEG-1オーディオエンコーダの構成

オーディオエンコーダは、サブバンドフィルタ、心理聴覚モデル、ビット割当などの各処理の高速化を図ることにより、ノートPC用のプロセッサ上でのリアルタイム処理を実現している[12]。本エンコーダは、PCMデータとPTSを入力し、符号化したストリームをPES形式で出力する。

マルチプレクサ

マルチプレクサは、ビデオPES、オーディオPES、PCR等を入力し、MPEG-2システム準拠のTS/PSを出力する。PES入力とすることによ

り、従来のソフトウェア [13] で必要であったヘッダ検索や AV 同期処理を簡略化することにより、高速化を図っている。

マルチタスクモニタ

マルチタスクモニタは、オーディオエンコーダとマルチプレクサの時分割の制御を行う。OS レベルのタスク切替えのオーバーヘッドを避けるため、各処理と一体化された本モニタにより、各処理を構成する特定の小さな処理単位で、意図的に処理を切替え、各処理のリアルタイム動作を実現している。

ドライバ

GUI からのパラメータ設定に基づき、カードからの各種データの DMA 転送の制御及び1チップビデオエンコーダ、時刻管理 LSI や他のビデオ/オーディオ関連部品の制御などを行う。

4.3 実装評価

PC カードエンコーダの諸元を表2に示す。MPEG-2 システム準拠の TS/PS ストリームのファイルへの蓄積動作、PCI バス経由で接続されたデコーダボードへのリアルタイムデコード動作を確認した。

また、300MHz クラスのノート PC を用いて、6Mbps の TS/PS(MPEG-2 における標準 TV 映像品質相当) 出力のリアルタイムエンコードを、長時間安定して行なえることが確認できた。

表 2: MPEG-2 リアルタイム PC カードエンコーダ諸元

映像 圧縮	フォーマット		NTSC/PAL ハーフ D1 & フル D1
	符号化方式		MPEG-2 ビデオ (SP@ML,MP@ML) (ISO/ITC 13818-2)
	フレーム サイズ	フル D1	NTSC: 720x480, PAL: 720x576
		ハーフ D1	NTSC: 352x480, PAL: 352x576
	ビットレート		最大 15M bit/s
音響 圧縮	符号化方式		MPEG-1 オーディオ レイヤ 2 (ISO/ITC 11172-3)
	標準化周波数		32, 44.1, 48 kHz
	ビット レート	ステレオ	64-384 kbit/s
		モノ	32-192 kbit/s
多重 化	多重化方式		MPEG-2 システム (ISO/ITC 13818-1)
	出力		トランスポートストリーム (TS), プログラムストリーム (PS)
	多重度		ビデオ: 1 チャンネル, オーディオ: ステレオ 1 チャンネル/モノ
入力 信号	映像信号		NTSC/PAL アナログコンポジット, S ビデオ
	音響信号		アナログ ステレオ
	外形		PC Card Type II, 85.6x54.0x5.0mm
	重量		約 30g(ケーブルを除く)
動作 環境	PC		PC/AT 互換機
	OS		Windows 95/98
	インタフェース		PC Card Standard CardBus
電源	電圧		3.3V(PC カードスロットより供給)
	消費電力		約 3W

5 まとめ

MPEG-2 リアルタイム PC カードエンコーダを開発した。リアルタイム制約を考慮したハード/

ソフトコデザインにより、ビデオをハード、オーディオをソフトとした他、MPEG-2 システムパート仕様で規定されるメディア多重化機能をハード

とソフトに分割して、リアルタイムエンコーダの小型化を達成した。

1 チップビデオエンコーダ、エンコーディング時刻管理 LSI、NTSC/PAL デコーダとオーディオ A/D 変換器等で構成される PC カード上のハードウェア部と、オーディオエンコーダ、マルチプレクサ、マルチタスクモニタ等から構成されるノート PC 上のソフトウェア部の協調動作により、MPEG-2 エンコーダのリアルタイム処理を実現する。

今後、ソフトウェアの処理の高速化を図るとともに、通信を含めたモバイル環境での各種アプリケーションへ適用していく。

参考文献

- [1] *Information Technology - Generic Coding of Moving Pictures and Associated Audio: Systems - ISO/IEC 13818-1 International Standard*. November 1994.
- [2] *Information Technology - Generic Coding of Moving Pictures and Associated Audio: Video - ISO/IEC 13818-2 International Standard*. November 1994.
- [3] *Information Technology - Generic Coding of Moving Pictures and Associated Audio: Audio - ISO/IEC 13818-3 International Standard*. November 1994.
- [4] Toshio Kondo, Kazuhito Suguri, Mitsuo Ikeda, Tetsuya Abe, Hiroaki Matsuda, Tsuneo Okubo, Kenji Ogura, Yutaka Tashiro, Naoki Ono, Toshihiro Minami, Ritsu Kusaba, Takeshi Ikenaga, Nobutaro Shibata, Ryota Kasai, Koji Otsu, Fumiaki Nakagawa, and Yasuhiko Sato. A Two-Chip Real-Time MPEG2 Video Encoder with Wide Range Motion Estimation. In *Hot Chips VII*, pp. 95-101, August 1995.
- [5] Minoru Inamori, Jiro Naganuma, Haruo Wakabayashi, and Makoto Endo. A Memory-based Architecture for MPEG2 System Protocol LSIs. In *The European Design and Test Conference (ED&TC)*, March 1996.
- [6] Yutaka Tashiro, Takaaki Izuoka, Kazuhisa Yanaka, Yoshinori Ito, Naoki Ono, Yoshiyuki Yashima, Hisonori Yamauchi, and Hiroshi Kotera. MPEG2 Video and Audio CODEC Board Set for a Personal Computer. In *IEEE Global Telecommunications Conference 1995 (GLOBECOM'95)*, November 1995.
- [7] PCMCIA/JEIDA. *PC Card Standard*. 1997.
- [8] Toshihiro Minami, Kondo Toshio, Koyo Nitta, Kazuhito Suguri, Mitsuo Ikeda, Takeshi Yoshitome, Hiroshi Watanabe, Hiroe Iwasaki, Katsuyuki Ochiai, Jiro Naganuma, Makoto Endo, Eiichi Yamagishi, Takuro Takahashi, Koichi Tadaishi, Yutaka Tashiro, Naoki Kobayashi, Tsuneo Okubo, Takeshi Ogura, and Ryota Kasai. A Single-Chip MPEG2 MP@ML Video Encoder with Multi-Chip Configuration for a Single-board MP@HL Encoder. In *Hot Chips 10*, pp. 123-131, August 1998.
- [9] Mitsuo Ikeda, Toshio Kondo, Koyo Nitta, Kazuhito Suguri, Takeshi Yoshitome, Toshihiro Minami, Jiro Naganuma, and Takeshi Ogura. An MPEG-2 Video Encoder LSI with Scalability for HDTV based on Three-layer Cooperative Architecture. In *Design, Automation and Test in Europe Conference (DATE)*, March 1999.
- [10] Mitsuo Ikeda, Tsuneo Okubo, Tetsuya Abe, Yoshinori Ito, Yutaka Tashiro, and Ryota Kasai. A Hardware/Software Concurrent Design for a Real-Time SP@ML MPEG2 Video-Encoder Chip Set. In *The European Design and Test Conference (ED&TC)*, pp. 320-326, March 1996.
- [11] Manoj Kumar and Mohammad Zubair. A High Performance Software Implementation of MPEG Audio Encoder. In *IEEE International Conference On Acoustics, Speech, and Signal Processing*, Vol. 2, pp. 1049-1052, May 1996.
- [12] 大西茂彦, 武藤伸一郎, 長沼次郎, 遠藤真. 実時間 MPEG-AUDIO エンコーダソフトウェア. 1998 年電子情報通信学会ソサイエティ大会, D-14-2, p. 321, October 1998.
- [13] 中島靖之, 松田宏明, 長沼次郎, 遠藤真. CardBus を用いた PC 向け小型 MPEG-2 リアルタイムエンコーダ. 1998 年電子情報通信学会ソサイエティ大会, p. 158, September 1998.