

データベースエンジンへのプログラム制御キャッシュレベルメモリの適用

2T-7

中 済 光 昭

駒澤大学 経済学部

岡 本 秀 輔 曾 和 将 容

電通大 情報システム学研究科

1. はじめに

データベースの高速化のため、メモリ階層を簡単なプログラムで制御する方式について説明する。この方式では、メモリ階層をプログラムで制御することにより、有効かつ必要最小限のデータのみを高速メモリに置くことができる。本文では、本方式の原理と有効性について述べる。

2. システムの目的

意志決定支援などの業務へのデータベースの活用が進むにつれ、データベースの高性能化が大きな課題となっている。データベースの性能を左右する要因の一つにメモリ管理がある。データベースでは、非常に巨大なデータを扱うため、ページングやスワッピングが頻繁に発生しやすく、性能向上の妨げとなっている。この問題を解決するため、我々が提案してきたプログラム制御キャッシュレベルメモリ[1]をデータベースエンジンに適用することを提案する。プログラム制御キャッシュレベルメモリにより、メモリ使用量が最小かつメモリアクセス性能が最大になるようデータ配置が行われるため、処理性能が向上する。

3. システム概要

図1は、プログラム制御キャッシュレベルメモリを適用したデータベースエンジンの基本的構成を表す図である。プログラム制御キャッシュ

レベルメモリは、キャッシュと同程度高速アクセス可能なデータメモリである。しかしキャッシュのようにタグ領域に格納されたアドレス情報を参照してキャッシュラインにあるデータにアクセスするのではなく、ワード単位の線形アドレスを持ち通常のメモリと同じ方式でアクセスできるメモリである。キャッシュレベルメモリは、データ転送ユニットで制御されている。

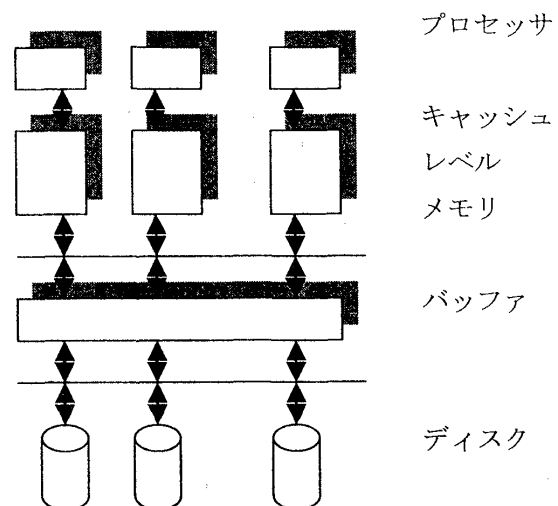


図1: システム構成図

バッファとキャッシュレベルメモリ間のデータ移動は、データ転送ユニット上でのプログラム実行にしたがって行われる。プロセッサとキャッシュレベルメモリ間のデータ転送は、プロセッサが実行するデータ転送命令の処理によって行われる。キャッシュレベルメモリとバッファ

はバスで接続されており、データ転送の調停などは、バッファメモリコントローラによって行われる。同様にバッファとディスクはバスで接続されており、データ転送の調停などは、ディスクコントローラによって行われる。

4. 実行例

図2のように定義されるデータベースについて以下に示すSQL文を実行する場合のシステムの動作を説明する。

```
SELECT Name
FROM EMP
WHERE salary >= X
```

EMP

No.	Name	salary	age	sex
99	Ito	180000	22	M
100	Sato	240000	30	M
101	Suzuki	170000	25	F
102	Tanaka	340000	40	M
103	Nakamura	250000	30	M

図2:データベース例

このシステムの実行モジュールを生成するコンパイラは、プロセッサが実行するプログラムの他に、プログラム制御キャッシュレベルメモリのデータ転送ユニットが実行する以下のようなプログラムを生成する。

- ① プログラム制御キャッシュレベルメモリのデータ転送ユニットに、データベース EMP のレコード定義を登録する。
- ② データベース EMP が処理対象なので、ディスクからバッファに EMP をマッピングする命令を生成する。この命令は、バッファメモリコントローラとディスクコントローラによって処理される。

- ③ SELECT と WHERE で示されるフィールドが処理対象であるので、これらのフィールドをキャッシュレベルメモリに転送する命令を生成する。この時のデータ転送のストライドは①で登録した定義に基づく。
- ④ プロセッサからは、ロード命令によってキャッシュレベルメモリをアクセスする。この時のアドレスは、コンパイラによってキャッシュレベルメモリのデータ格納位置と整合が取れるよう調整される。
- ⑤ ロード命令でレジスタに読み込まれた salary と X をプロセッサで処理する。

5. おわりに

データベースエンジンの性能向上のため、メモリ階層を簡単なプログラムで制御する方式を適用したシステムを提案した。

このシステムでは、SQL 文を解析し生成したプログラムをプログラム制御キャッシュレベルメモリのデータ転送ユニットに処理させることにより、有効かつ必要最小限のデータのみを高速メモリに置くことができる。よって、データベース処理を高速に行う可能性を持つ。今後は、シミュレータを用いたベンチマークテストを行い、性能向上について調べていく予定である。

参考文献

- [1] M. Nakasumi et al, : "Program Controlled Cache Level Memory on Parallel Computer", Proc. of Int'l Conf. on Parallel and Distributed Processing Techniques and Applications (PDPTA'97) vol. III, pp. 1423-1428, 1997.
- [2] 穂積: "データベース要論", 共立出版, 1978
- [3] 後藤, 鈴木, 永田, 松本 監訳: "Oracle パフォーマンスチューニング第2版", オライリージャパン, 1998