

要求駆動型分散並列シミュレーションにおけるオーバーヘッドの削減

2E-2

樋口 寛之[†] 新井 浩志[†][†] 千葉工業大学工学部

1. はじめに

従来より、論理シミュレーションを並列化するための方法として、論理回路をいくつかの部分回路に分割し、その部分回路毎にセルを割り当てる手法が用いられてきた。近年は事象駆動型の論理シミュレーションアルゴリズムを基本として、分散離散系シミュレーション手法を用いることによって、各セルが異なる時間軸で動作するバーチャルタイム法¹⁾が研究されている。しかし、この方法では、事象が必ずしも時間順に発生するとは限らないため、過去に発生した事象をキャンセルして再評価するための、ロールバックと呼ばれる処理が必要となる。

我々は従来より、要求駆動型の論理シミュレーションアルゴリズム²⁾を基本として、並列論理シミュレーションをおこなうための手法について研究している³⁾。本報告では、組合せ回路を対象として、要求駆動型分散並列シミュレーションにおける並列化のオーバーヘッドをセル間の通信によって削減するための手法を示す。

2. 要求駆動型並列論理シミュレーション

一般的な論理シミュレーションの用途においては、目的とする出力端子の特定時刻の論理値を必要としており、全信号線の全時刻の論理値を知る必要はない。要求駆動アルゴリズムでは、信号名と時刻から構成される観測要求を出力端子から入力端子側に伝搬させ、入力端子又は論理値が判明している信号線に達したとき、時刻の幅と論理値を持った観測結果を出力端子方向に返す。この方法によって特定の出力端子の特定の時刻の論理値を求めるために必要なシミュレーション動作だけを高速におこなうことができる。

要求駆動型の論理シミュレーションでは、複数の観測要求を別々のセルに担当させることにより、容易

に並列化する事ができる。観測要求のセルへの割当て方には、回路分割による方法と時刻分割による方法がある。従来の我々の研究結果より、時刻分割の方法が有効的である事が分かっている³⁾。この方法により、各セルは回路全体の情報を持つことになり、セル間の通信や同期を用いなくても並列にシミュレーションすることが可能になる。しかし、一般には並列化によって生じるオーバーヘッドのため、 n 台のセルを用いて n 倍の高速化が得られるとは限らない。並列化によるオーバーヘッドには様々なものが含まれるが、本報告ではセル間におけるシミュレーションの重複を考える。重複には主に以下の二種類がある。

一つ目は、異なる出力端子に対する観測要求間での重複である。一般的な回路ではファンアウトが存在するため、異なる出力端子に観測要求を出した場合、遅延時間の違いによってファンアウトのネットで観測結果が同一となり、ファンアウトより入力端子側で重複が生じる。

二つ目は、同一出力端子間での重複である。一般に回路には再収束ファンアウトが存在し、再収束の各パスでの遅延時間に差がある。同一出力端子に異なる時刻の観測要求を出した場合、再収束ファンアウトのネットで観測要求が同一となり、再収束ファンアウトより入力端子側で重複が生じる。

3. オーバーヘッドの削減

前節で述べたシミュレーションの重複によるオーバーヘッドを削減するためにセル間通信を用いる。重複は複数のセルが同じ観測結果を出力してくることによるものである。複数の観測要求を時刻で分割して各セルに担当させた場合のシミュレーションの重複の様子を図 1 に示す。各セルは出力端子における自分の担当時刻の観測要求を処理する。

この図において、直線 a と直線 c はそれぞれ t_1 と t_2 の時刻における出力端子での観測要求を入力端子までさかのぼった時の最大のゲート遅延をあらわしており、同様に直線 b と直線 d はそれぞれ最小のゲート遅延をあらわしている。n 番目のセルのシミュレーション範囲は直線 a から直線 d までであり、直線 a-b 間の斜線部は(n-1)番目と n 番目のセルが、直線 c-d 間の斜線部は n 番目と(n+1)番目のセルが重複してシミュレーションしてしまう部分である。

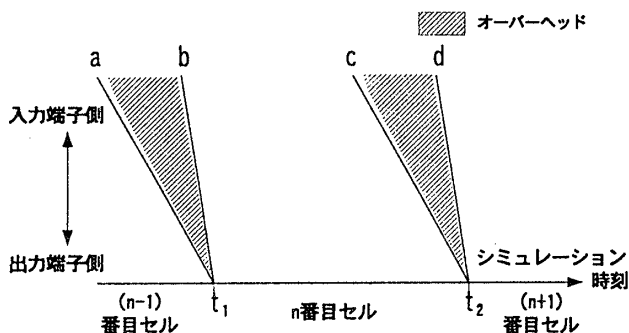


図1：セル間のオーバーヘッド

各セルは早い時刻からシミュレーションをするので、直線 a-b 間の重複では n 番目セル、直線 c-d 間の重複では(n+1)番目セルが重複の原因になるファンアウトを最初にシミュレーションする。よって、n 番目セルは直線 a-b 間の観測結果を(n-1)番目セルに渡し、(n+1)番目セルは直線 c-d 間の観測結果を n 番目セルに渡すことによって重複を削減することができる。

しかし、ファンアウトがあるネット全てのシミュレーション結果を通信すると、通信自体の時間がかかってしまう。そこで、大量のゲート評価を削減できる観測結果だけを受け渡すために、出力端子に近い位置にあるファンアウトに関するシミュレーション結果だけを通信する。このことでシミュレーションの高速化ができると考えられる。

4. 評価

AP1000 並列計算機を用いて、組合せ回路で構成される ISCAS85 ベンチマーク回路 c1355 について要求駆動型分散並列シミュレーションにおけるセル間通信の有効性を評価した。テストパターンは、2048 ステップ、パターンのイベント間隔は 0~10 とし、ゲートの遅延は 5 タイムステップとした。タイムステップ 2048 をセル数で分割した時刻が各セルへの割当て時刻となる。また、ゲート段数が出力端子より 3 段以内のファンアウトの観測結果を通信した。この結果を表 1 に示す。

この結果より、通信をおこなう事でイベント評価回数が減り、オーバーヘッドが削減されている事がわかる。更に、セル数が多い時ほどイベント評価回数の減少の割合が大きいのので、有効である。

5. おわりに

要求駆動型分散並列シミュレーションにセル間通信を実装し、並列シミュレーションの有効性について考察した。現在、LSI の発達により回路は大規模化している。そこで更に、セル間通信を駆使して高速化をする必要がある。一般に使用されている順序回路に関しても要求駆動型分散並列シミュレーションの有効性を研究する必要がある。

参考文献

- [1] 中田登志之：MIMD 型計算機の並列アルゴリズム、情報処理、vol.33,no.9,pp.343-364(1995).
- [2] S.P.Smith 他: Demand Driven Simulation, BACKSIM, 24th, ACM/IEEE D.A. Conf., pp.181-287(1987).
- [3] 黄山 他：要求駆動アルゴリズムによる論理回路の分散並列シミュレーション手法、情報処理学会第 55 回全国大会、1L-6(1997).

表 1：シミュレーション時間と観測要求の数の比較

セル数		2	4	8	16	32	64
通信なし	シミュレーション時間 (秒)	209.062	69.901	26.211	11.642	6.344	4.052
	全イベント評価回数 (回)	623681	643719	680408	753085	894907	1181495
通信あり	シミュレーション時間 (秒)	209.701	70.327	26.462	11.819	6.097	3.822
	全イベント評価回数 (回)	621247	634761	658114	703713	791886	1013305