

マルチメディア処理用オンチップリアルタイム OS  
- MPEG-2 ビデオエンコーダへの適用の検討 -

3 Q - 4

岩崎 裕江 長沼 次郎 遠藤 真

NTT ヒューマンインタフェース研究所

1. はじめに

近年のマルチメディア関連アプリケーションをタイムリかつ低コストで提供するため、キーデバイスとなる画像処理 LSI、プロトコル処理 LSI などのエンベディッドシステム LSI (システム LSI) の開発が盛んである。システム LSI のファームウェアは、複数のハードウェアブロックを制御し、かつ、リアルタイム性が要求されるため、極めて複雑なものとなり、開発期間の長期化が深刻な問題となっている。これに対し我々は、メモリ量を最少限に抑えたオンチップに搭載可能なリアルタイム OS (RTOS)[1]を開発し、プロトコル処理を行う MPEG-2 多重 LSI[2] への適用性と有効性を明らかにした。本稿では、より一層厳しいリアルタイム性が要求される MPEG-2 ビデオエンコーダ LSI[3] への本オンチップ RTOS の適用性を検討し、ビデオエンコーダ LSI の構成とビデオエンコーダ処理の分析に基づく、ファームウェアのマルチタスク構成とタスク優先度を明らかにする。

2. オンチップリアルタイム OS の概要

オンチップ RTOS は、タスク管理、割込管理、セマフォ管理の機能を提供し、メモリ使用量を最少限に抑えた RTOS である。以下に各機能の概要を示す。

タスク管理：

タスクと一定間隔で起動される周期タスクをサポートしている。周期タスクは、イベントの監視や周期的な処理の実行に利用できる。タスクは、タスク生成時に付与される優先度によってディスパッチされ、アプリケーションも許容する。

割込管理：

割込が発生した時に、即座に矛盾なく割込ハンドラを起動する。本割込管理のサポートにより、割込ハンドラを高級言語(C言語)で記述することができる。

An On-Chip Real-time OS for Multimedia Applications  
Hiroe Iwasaki, Jiro Naganuma, Makoto Endo  
NTT Human Interface Laboratories  
1-1, Hikarinooka, Yokosuka-Shi, Kanagawa, 239-0847 JAPAN  
E-mail: hiroe@nttvdt.hil.ntt.co.jp

表1 システムコール一覧

項目	システムコール名	機能
初期設定	INI_kernel	カーネル初期設定
タスク管理	TSK_create	タスク生成
	TSK_start	タスク起動
	TSK_exit	タスク終了
	TSK_delete	タスク削除
	TSK_cycliccreate	周期タスク生成
	TSK_cyclicstart	周期タスク起動
	TSK_cyclicexit	周期タスク終了
	TSK_cyclicdelete	周期タスク削除
	TSK_abort	他タスク強制終了
	TSK_cyclicabort	他周期タスク強制終了
	TSK_idget	自タスクid情報取得
	割込管理	INT_define
INT_cancel		割込ハンドラ定義解除
INT_exit		割込終了
セマフォ管理	SEM_create	セマフォ生成
	SEM_operation	セマフォ操作
	SEM_delete	セマフォ削除

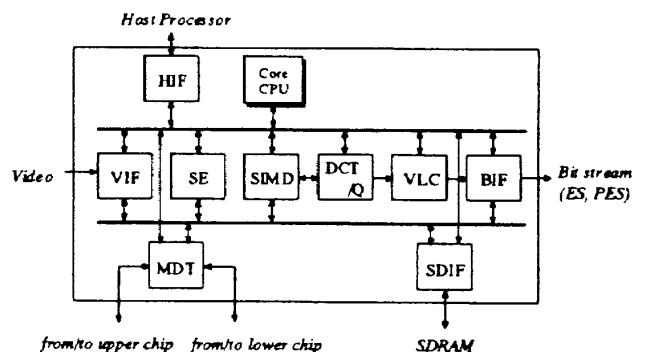


図1 MPEG-2 Video Encoder LSI の構成

セマフォ管理：

タスク間通信と資源の排他制御を提供し、少ない資源を有効に利用することができる。

オンチップ RTOS が提供するシステムコールを表1に示す。タスクは、これらのシステムコールを用いて記述され、タスク生成時に付与した優先度によって起動される。

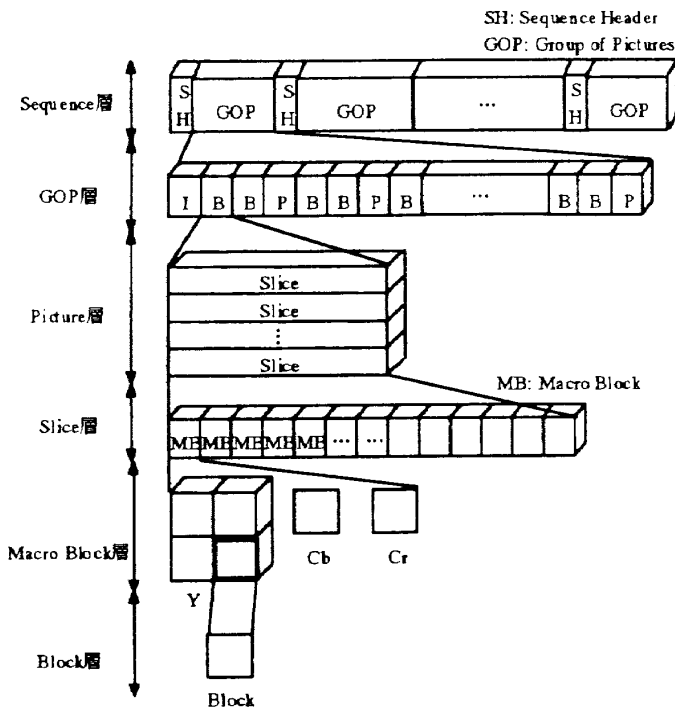


図2 MPEG-2 Video Encoder 処理の構成

3. MPEG-2 ビデオエンコーダ処理への適用

3.1 MPEG-2 ビデオエンコーダ LSI の概要

MPEG-2 ビデオエンコーダ LSI は、図1に示すように、Core CPU と複数のハードウェアブロックで構成されるシステム LSI である。莫大な演算量を必要とする処理は、高速なハードウェアで行い、複雑な処理やハードウェアブロックの制御は、ファームウェアで行う。

3.2 MPEG-2 ビデオエンコーダ処理の概要

MPEG-2 ビデオエンコーダ処理は、図2に示すように、Sequence 層から Block 層までの階層構成をとり、ファームウェアは、図2に示す Sequence 層から Macro Block 層までの処理を制御する。Macro Block 層での処理は、最も処理単位が小さく、リアルタイム性が厳しい。Macro Block 層の処理は、ハードウェアとファームウェアが協調して動作することにより成立している。

3.3 MPEG-2 ビデオエンコーダ処理のタスク分割

基本的なタスク分割方針を以下に示す。

- ・ Sequence 層から Macro Block 層まで、各層を独立にタスクとして設計する。
- ・ Macro Block 層では、各ハードウェアブロック (SE, SIMD, DCT/Q, VLC, SDIF) を制御する処理を独立にタスクとして設計する。
- ・ ハードウェアブロックとファームウェアとのインタラクションのタイミングを考慮して、各タスクの優先度を決定する。

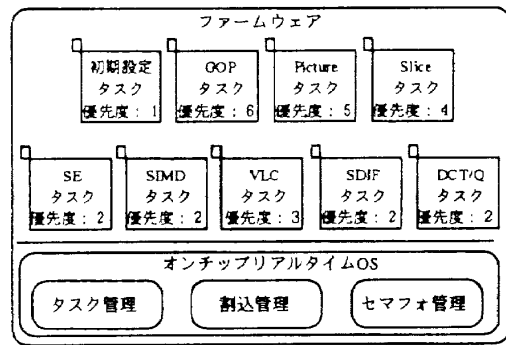


図3 ファームウェアのタスク構成と優先度

優先度を決定する。

以上の方針により、タスク分割した MPEG-2 ビデオエンコーダファームウェアのタスク構成と優先度を図3に示す。MPEG-2 ビデオエンコーダのファームウェアは、オンチップ RTOS と 9 つのタスクから構成される。最もリアルタイム性の厳しい Macro Block 層では、5 つのタスクが動作し、これらのタスクは、ディスパッチャによって、リアルタイム性を確保した上で独立に起動される。このようなタスク分割を行うことにより、各タスクは、他のハードウェアブロックとのインタラクションを考慮して設計する必要がなく、各タスクの設計/デバッグを独立に行うことができる。

4. おわりに

オンチップリアルタイム OS (RTOS) を MPEG-2 ビデオエンコーダ LSI のファームウェアに適用し、ファームウェアのマルチタスク構成とタスクの優先度を明らかにした。今後は、MPEG-2 ビデオエンコーダのソフトウェアプラットフォーム[4]を用いて、オンチップ RTOS を搭載した MPEG-2 ビデオエンコーダ LSI のファームウェアの動作・評価を行い、実 LSI に搭載していく予定である。

[参考文献]

- [1] 岩崎他, オンチップリアルタイム OS の構成法, 情報処理学会研究報告 98-OS-77-9, Feb. 1998.
- [2] M. Inamori, J. Naganuma, and M. Endo, A Memory-based Architecture for MPEG2 System Protocol LSIs, ED&TC 96, Mar. 1996.
- [3] T. Minami et al., A Single-Chip MPEG-2 MP@ML Video Encoder LSI with Multi-chip Configuration for a Single-board MP@ML Encoder, Hot Chips, 1998.
- [4] 長沼他, エンベディドシステム LSI のコンカレントデザイン環境 - 開発の目的とプラットフォーム, 1998 年電子情報通信学会総合大会.