

教育用プロセッサ MITEC-I を用いた演習環境の開発

4N-4

本田 喜久 豊島 俊 石川 知雄
武蔵工業大学情報通信研究室

1 はじめに

現在、プロセッサの設計演習によるハードウェアの理解を深めるためのツールとしてプロセッサ MITEC-I が開発中である。そして、MITEC-I を用いて実際に演習をおこなうためには MITEC-I を実装するボード(以下 MITEC ボード)、MITEC アセンブラ、液晶ディスプレイ、キーボード等の周辺装置が必要となる。

本論文ではこの周辺装置のうち、中心となる MITEC ボードの開発についての報告をおこなう。

2 MITEC-I とは

MITEC-I とは、演習用に開発された RISC プロセッサである。MITEC-I のアーキテクチャの概要を以下示す。

- アドレスバス, データバス 16bit, アドレス空間 64k ワード
- 16bit レジスタ 16 本(汎用レジスタ 10 本, システムレジスタ 6 本)
- 5 段パイプライン, 16bit 固定長, 命令数 39

3 演習について

MITEC の演習は第 1 期, 第 2 期と 2 つにわかれている。演習内容については以下の通りである。

- 第 1 期の演習では MITEC-I のアーキテクチャを理解させることを目的としている。演習内容は、MITEC アセンブラによってプログラ

ムを作成, そのプログラムを PC 上でクロスアセンブルして MITEC ボードで動作確認を行う。また, MITEC アーキテクチャの改良案を検討する。

- 第 2 期の演習は, 第 1 期の演習により検討した MITEC-I の改良案に基づいて MITEC-I アーキテクチャを改良する。MITEC-I は VHDL によって記述されており, 演習者は VHDL を書き換えることによって MITEC-I の改良を行う, その改良したプロセッサを MITEC ボードに実装して動作確認を行う。

4 MITEC ボードの機能の検討

演習に必要な機能及び, MITEC-I, MITEC ボードを改良する場合に必要な機能について検討し, 以下に示す。

- 第 1 期, 第 2 期, 共に MITEC ボードでプログラムを実行するが, プログラムを実行しても実際にどのような動作をしているのかを把握するのが困難である。
- 第 2 期の演習において MITEC-Monitor および MITEC-BIOS が正常に動作するか分らない
- MITEC ボードもしくは MITEC-I を改良する場合全てを作り直さなければならない
- 制御信号を 1 つにまとめる事ができれば制御が容易になる

5 MITEC ボードの概要

以上のことを検討し MITEC ボードを設計・製作した。MITEC ボードの各部分について述べる。

A Development Seminar Environment using Educational Processor 'MITEC-I'

Yukihisa Honda, Suguru Toshima, Tomo Ishikawa
Musashi Institute of Technology

5.1 LEDによるバス信号の表示と手動クロックの採用

演習におけるプログラムの動作確認、もしくは、信号線の状態を確認するためにはボードにロジックアナライザ等の装置を使用しなければならない。そこで、ボード上に信号の状態を表示する機能があれば動作確認も容易となる。しかし、ボード上のすべての信号線を表示させるためには、多くのデバイスが必要となり、ボードが巨大化し、また信号線も複雑となってしまう。

そこで、ボード上で重要となるアドレスバス及び、データバスをデコードしてLEDに表示させるようにした。表示方法は、7セグメントLEDによる16進表示と、LEDによる2進表示の2種類がある。

しかし、MITEC-Iは、およそ5MHzで動作しており、アドレスバス、データバスにLEDを接続しただけでは、バス信号を確認することは不可能である。

そこで、クロックを約5MHzと手動クロックの2種類用意して、スイッチにより選択できるようにした。この手動クロックを使用することによりプロセッサを1/2ステップずつ実行させることが可能となる。これによって、バス信号の表示部でアドレスバス及び、データバスを容易に確認することができる。

5.2 I/Oポート接続部

MITEC演習の第2段階ではMITEC-Iアーキテクチャの改良を行うことを目的としている。よって改良後のアーキテクチャではBIOS及びMonitorが正常に動作するとは限らない。そのため、PCでアSEMBルしたダンプファイルをボードに転送することができない。

そこで、このような場合、PCのI/OボードとMITECボードのI/O部をつなぐことによって、直接MITECボード上のメモリに転送することができる。

5.3 MITEC-I部の分離

MITEC-I部はプロセッサMITEC-Iを搭載する部分である。ここで、MITEC-I部とその他の部分

を同じボード上にした場合、以下のような場合に全てを作り直さなければならない。

- MITECを構成しているデバイス(FPGA)が変更された場合
- FPGAから外部に出す信号線の数、もしくは、出力ピンの場所が変更された場合
- MITEC-I部以外の部分に変更・改良する場合

そこで、MITEC-IとこれをコンフィギュレーションするROMを、その他の部分から独立させて別々のボードとして作成した。

これにより、上記の問題が発生した場合でも、FPGAボードもしくはボード本体のどちらかを作り直すだけでよい。

5.4 PLDによる集中制御

集中制御部の機能を以下のとおりである。

- リセット信号、ウェイト信号の発生
- 割り込み信号の処理
- 各デバイスのアドレスデコード
- BUS占有権及びMITEC-Iの動作確認

これらの制御信号の生成をPLD(Programmable Logic Device)に集中させることで、ハードウェア量を削減し同時に制御論理の変更を容易に行うことができる。

6 今後の方針

- MITECボードをデバッグし完成させる
- 演習結果について考察し、問題点、改良点の検討を行う

参考文献

- [1] 豊島 俊 他:教育用プロセッサMITEC-Iのサポートシステム, 情報処理学会, 第53回大会論文集, 4G-6, 1996.