

# パターンによる回路変換を併用したトランスダクション法

1 L-4

熊沢雅之<sup>†</sup> 澤田直<sup>‡</sup> 上林彌彦<sup>†</sup>

<sup>†</sup> 京都大学工学研究科 <sup>‡</sup> 九州大学大学院システム情報科学研究科

## 1 はじめに

VLSI 技術および論理回路の自動設計化技術の進歩に伴い、計算機による論理回路設計が行なわれるようになった。

1970年代前半にイリノイ大学において開発されたトランスダクション法<sup>[2]</sup>は、許容関数という概念に基づき回路内の潜在的なドントケアを有効に利用して形状変換と冗長部分の削除を行う手法である。

トランスダクション法は、与えられた初期回路を元に最適化を行う手法であるため、初期回路の性質によって最適化後の結果が大きく左右され、局所解に落ち込んでしまうことも稀ではない。

この局所解脱出の1手法として、あらかじめ回路の変形パターンを用意しておき、それを用いて回路全体を変化させる手法<sup>[1][3]</sup>が研究されている。しかし、これらの研究ではいずれも最適化を行なう際に手続き中に用いる変形パターンは一つである。一方変形パターンは回路の形状によって有効なもの異なるため最適化の各時点において有効な変形パターンも異なる。

そこで本稿では、回路形状をより大きく変化させ、最適化の際の局所解脱出の機会を多く与えるため、変形パターンを複数用いた回路変換の手法について提案する。また、同様に局所解脱出の機会の増加のため、文献<sup>[3]</sup>におけるファンインの直列分割を用いた最適化手続きに変更を加えて、回路変換が行なわれる回数を増加させる手法についても提案する。上記の変更点について、従来手法との比較実験を行ないその結果を報告する。

## 2 トランスダクション法の概要

本章では、トランスダクション法の基本的な概念を述べる。論理回路はNORゲートのみのものを扱っているが、一般化は容易である。

### 2.1 許容関数

あるゲート（結線）の実現する関数  $f$  を、論理関数  $f'$  で置き換えても回路全体としての出力に変化が無い時、そのような  $f'$  をゲート（結線）の許容関数 (Permissible Function) であるという。また許容関数の集合の中で同時に置き換え可能なものからなる部分集合を CSPF (Compatible Set of Permissible Functions) と呼び、0, 1, \* (*don't care*) の3値をとる関数  $G$  で表す。

Transduction Method with Pattern-Oriented Transformations

Masayuki KUMAZAWA<sup>†</sup> Sunao SAWADA<sup>‡</sup>  
Yahiko KAMBAYASHI<sup>†</sup>

<sup>†</sup> Department of Information Science, Kyoto University

<sup>‡</sup> Graduate School of Information Science and Electrical Engineering, Kyushu University

### 2.2 許容関数集合における回路変換

ある回路中の結線の許容関数集合に恒偽関数が含まれる時、この結線は削除可能である。また、ある結線をゲート  $v$  に接続した時の  $v$  の実現する関数が  $v$  の許容関数集合に含まれる時、この接続によって回路の出力は変化しない。ゲート  $v_i$  から到達可能なゲート集合に含まれないゲート  $v_j$  の出力をゲート  $v_i$  の入力に接続可能である条件は、以下のように表すことができる。

$$G^{on}(v_i) \cap f^{on}(v_j) = \phi \quad (1)$$

ここで  $G^{on}, f^{on}$  は CSPF, 論理関数の ON 集合を表す。

トランスダクション法のうち一般によく用いられる手法である手続き C/DC (Connectable/ Disconnectable) は、この性質を積極的に利用して回路を変形、単純化する手法である。

## 3 変形パターンの選択

回路変換において最も重要なことはゲートの論理関数を変化させることである。ここでは、最適化手続き中の回路変換時における最適パターンの選択を2種類の評価方法で行なう。

- i) 現時点で回路に適用可能なパターンの個数が最大であるパターン。
- ii) 現時点の回路に回路変換を施すことにより論理関数の変化するゲートの個数が最大であるパターン

各変換パターンにおいて論理関数の変化するゲートは、各ゲートの論理関数を計算することなく抽出可能である。図1に例を示す。図1において変換により論理関数の変化したゲートの数は  $r+1$  である。

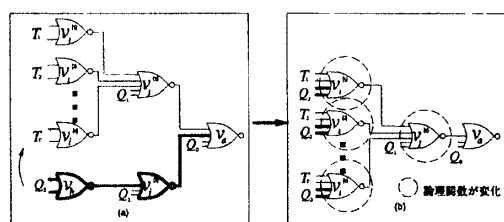


図1: 変換により論理関数の変化するゲート

## 4 ファンインの直列分割を用いた最適化

文献<sup>[3]</sup>においてファンインの直列分割は、トランスダクション法の手続きと全く独立して用いられていた。そこで本稿では、以下のようにトランスダクション法の手続き中にファンインの直列分割を挿入することにより、回路変換の回数を増加させた。

### 1 ファンイン制限なしの Connectable 手続きを行なう。

- 2.1 ファンイン制限を越えたゲートに直列分割を施す。
- 2.2 回路全体の CSPF を計算し、冗長な結線を取り除く。

表 1: 複数パタンの併用手法

回路	初期回路	Tr	単独(最良の結果)	選択手法 1	選択手法 2
9symml	168/402/14	154/377/14	132/377/16	132/379/15	<b>129/366/13</b>
alu2	360/747/39	231/567/27	193/498/38	<b>187/488/33</b>	<b>188/491/33</b>
b9	126/247/10	105/213/10	103/210/10	103/210/10	<b>99/200/10</b>
too_large	748/1743/24	449/1057/41	390/971/45	<b>374/941/32</b>	<b>374/941/32</b>
vda	926/2226/14	614/1460/33	574/1399/35	<b>514/1274/55</b>	<b>514/1274/55</b>

※ 太字は単独よりも良い結果を表す(ゲート数/結線数/段数)

表 2: ファンインの直列分割併用手法

回路	初期回路	Tr	従来手法	提案手法
alu4	720/1441/42	455/1083/39	396/1042/31	<b>350/912/32</b>
t481	3393/8144/20	849/1987/22	81/201/14	<b>41/94/10</b>
too_large	748/1743/24	449/1057/41	203/480/18	<b>149/343/19</b>
vda	926/2226/14	614/1460/33	468/1203/46	<b>415/1072/53</b>

※ 太字は従来よりも良い結果を表す(ゲート数/結線数/段数)

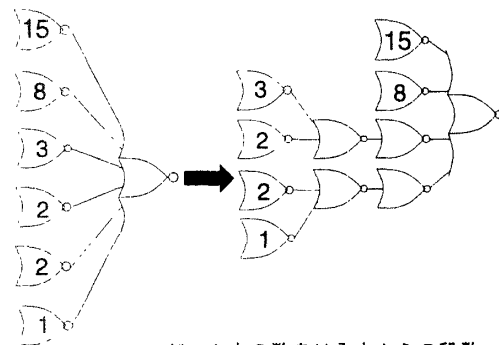
2.3 ファンイン制限なしの Connectable 手続きを行なう。

2.4 回路コストが改善できなくなるまで 2.1~2.3 を繰り返す。

3 ファンイン制限を越えたゲートに直列分割を施す。

4 ファンイン制限を設けた C/DC 手続きを行なう。

5 回路コストが改善できなくなるまで 1~4 を繰り返す。



\*ゲート内の数字は入力からの段数  
図 2: 直列分解

## 5 実験結果

前章までで述べた各手続きを C 言語を用いて実装し、LGSynth '91 多段ベンチマーク回路をファンイン 4 までの NOR ゲートにマッピングした回路について実験を行なった。なお本プログラムの SBDD 処理は、NTT の湊真一氏による SBDD パッケージを使用している。表 1 に 3 章で述べた変換パタンの併用手法による結果の一部を示す。ここで、表中の Tr は手続き C/DC のみを適用した結果であり、単独とは各変換パタンを単独で用いた結果のうち最良のものを示す。選択手法 1, 2 は 3 章で述べた選択手法によって 3 種の変換パタンを併用した実験の結果を表す。

結果より、ほとんどの回路で 1 種類の変換パタンを用いた場合よりも 3 種類の変換パタンを併用した場合に回路コストの改善が見られる。

一方選択手法 1 及び 2 の結果にはほとんど差はなかった。これは変換が行なわれた回数と変換により論理関数の変化したゲート数とがほぼ比例しているためと思われる。

これらの結果から、変換パタンを複数用意し、変換の際

に最適なものを用いることで変換パタンを単独で使用するよりも回路コストが改善されることが示された。また、選択手法として変換可能なパタン数、または変換により論理関数の変化するゲート数による評価が有効であることも示された。

表 2 には 4 章で述べたファンインの直列分割を併用した手法による結果の一部を示す。小規模な回路においてはほとんど従来手法との差はなかったが、大規模な回路においては回路コストが大幅に改善された。ただし、回路コストが改善されたものほど多くの計算時間を要した。これは回路変形が多く行なわれたため、局所解を脱出する機会がより多く与えられたものと考えられる。

このことにより、回路変換が行なわれる回数が多いほど、より回路コストが改善されることが示された。

## 6 あとがき

本稿では 3 種類の回路の変換パタンをあらかじめ用意し、選択的に最適化手続き中に使用することによる実験を行ない、単独で変換パタンを用いる場合との比較を行なった。また、より回路変換が多く行なわれるようファンインの直列分割を用いた手法の手続きを変更し、従来手法との比較を行なった。その結果いずれの場合も従来手法よりも回路コストが改善された。

## 謝辞

有益な御助言、御指導下さった上林研究室の皆様へ深謝致します。

## 参考文献

- [1] 澤田, 日野, 上林: “パターンベースによる冗長性の付加を考慮したトランスダクション法に関する考察”, 情処第 48 回全大, 5B-7, 1994 年 3 月
- [2] S.Muroga, Y.Kambayashi, H.C.Lai, J.N.Culliney: “The Transduction Method - Design of Logic Networks Based on Permissible Functions”, IEEE Transactions on Computers, Vol.38, No.10, pp.1404-1424.1989.
- [3] 澤田, 熊沢, 上林: “回路パタンに基づく回路変換システムの開発”, 情処第 52 回全大, 1K-7, 1996 年 3 月