

COMET 互換プロセッサによる設計演習環境の提案と実現

1G-10

吉澤 匡[†] 尾崎 利和[†] 片山 博誠[†] 石川 知雄[†] 宮内 新[†]武蔵工業大学情報通信研究室[†]

E-mail yosizawa@ic.cs.musashi-tech.ac.jp

1 はじめに

現在我々は、本学電子情報工学科におけるコンピュータ教育のハードウェア分野の充実化のため、教育用 RISC プロセッサ MITEC-I の開発と、その演習環境の整備を進めている。MITEC の演習環境はパイプラインやフォワードリングなどのプロセッサ高速化手法をふくんだ、より高度のプロセッサ設計演習環境を与えるよう配慮されている。本研究では、学部学生を対象とし、論理回路設計を通じた Vhdl 記述による設計技法習得、COMET プロセッサを基盤としたプロセッサ動作の理解や設計といった演習を可能とする基本演習環境とカリキュラムについて提案実現していく。

2 概要

提案する演習環境は、論理回路の設計演習と Vhdl 導入演習の段階、COMET プロセッサを搭載したワンボードマイコンを用いた動作原理解と Vhdl によるプロセッサ設計の段階に大きく分けられる。演習者はすでに論理式のたて方やゲートの配線等に関しては習得しているものとする。また、この演習を実施する3年前期までには、別の講義で COMET のアセンブラシミュレータによる、ソフトウェア面での COMET の理解が成されており、本演習を行うために新しいプロセッサについての学習を行う必要がない。このため独自規格のプロセッサを与えるケースよりも導入までの時間数を削減することが可能であると考えられる。

The suggestion of processor construct practice environment on COMET

[†]T.Yoshizawa, T.Ozaki, H.Katayama, T.Ishikawa, A.Miyauchi

2.1 演習環境の構成について

本演習用に開発するボード群は以下のとおりである。

1. FPGA ボード

FPGA(Xilinx XC4025)と CONFIG ROM からなるボード。FPGA を搭載するボードを独立にすることで、接続するマザーボードを変更すれば、多種多様な利用が可能になる。また、FPGA 周辺の回路変更などの必要が発生した場合でも、FPGA ボードのみを再設計すれば良いという利点もある。

2. 論理回路実験用入出力ボード

入力用スイッチ群、出力確認用 LED 群やクロック発生回路からなるボード。上記 FPGA ボードと接続して論理回路実験を行う。

3. COMET 用ワンボードマイコンマザーボード

上記 FPGA ボードと接続し、CONFIG ROM に COMET 用の論理を書き込んで、ワンボードマイコンとして動作させる。

4. COMET プロセッサ内部状態ディスプレイ

FPGA ボード上のコネクタに接続し、FPGA からの信号をデマルチプレクスして COMET の内部状態を表示する LED 群を載せたボード。

5. Bus 状態表示ボード

COMET 用ワンボードマイコンマザーボードに接続し、COMET の外部バスの状態を観察するための LED 群からなるボード。

以上のボード群を演習の各段階に合わせて接続し利用する。また、ソフトとしてボード上で動作する COMET プロセッサ動作検証テストプログラム、PC 上で動作する COMET アセンブラを用意。アセンブラは新命令の追加にも対応可とする。

2.2 各段階の演習について

演習者は次に述べる各段階について演習を進める。

2.2.1 第1段階 VHDL による論理回路設計

この段階では演習者に対して簡単な論理回路実現の課題を課し、目的の機能を完成させる事を通じて基本的な VHDL 記述や VHDL 論理合成ツール及びシミュレータの使い方、FPGA ボードへの実装までを理解させる。

2.2.2 第2段階 ワンボードマイコンの動作理解

さきほどの段階で用いた FPGA ボードを、COMET 用マザーボードに搭載し、FPGA の CONFIG ROM に、教員側で用意した COMET のデータを書き込んだ状態で演習者に手渡す。同時に、演習者には COMET によるプログラミングの課題と、当該プログラム動作時のバス観察やデバイス動作に関するレポートなどを課して、COMET ワンボードマイコンの動作を理解させ、次段階への準備を行なう。

2.2.3 第3段階 VHDL によるプロセッサ設計

本演習の最終段階として、プロセッサ設計の課題を用意する。演習者には教員側で用意した COMET の VHDL 記述ソースを手渡し、この COMET に新しい命令を追加したり、冗長な制御部の再構築による高速化などの設計演習を課す。演習者は RTL 計画、VHDL 記述、論理合成、論理シミュレーション、配置配線、回路シミュレーション、実装の流れで、FPGA ボードに製作したプロセッサを実装し、テストプログラムを走らせて動作検証を行ない、目的の機能が実現されたかを確認するまでを演習する。

3 COMET の VHDL 記述について

第2、第3段階で演習者に渡される COMET の VHDL 記述は冗長性のある RTL 設計を行ったもの、ワンバス構成のもの、不足命令があるものなど改善する余地があるものを用意する。演習者は

与えられた記述をもとに、改善余地を検討し、新しいプロセッサを設計実現する。演習者が最低限実現しなければならない機能として、COMET の命令全てが実行可能であること(上位互換可能)と、プロセッサ内部状態アウトプットの維持がある。この条件は、テストプログラムを用意しておき、正常に実行できるかどうかを内部状態表示などを観察して検査する。また、新命令の追加を行った場合は、アセンブラにも変更を行い、テストプログラムを作成し直して動作検証を行う。

4 おわりに

ここに提案する演習環境を利用することで、従来行われて来た本学のコンピュータ教育に沿いながら、プロセッサ設計実現という新しい演習授業項目の追加が可能になり、さらに高度なプロセッサ設計のステップに進む基盤を演習者に提供できる。

5 今後の方針

今後は次の項目について研究を進める予定である。

1. COMET プロセッサの VHDL 記述の完成
2. 各ボードの設計と製作
3. 演習課題の検討
4. 演習課題を用いた模擬実験によるカリキュラムシミュレーション

参考文献

- [1] 小宮山俊一 他:教育用マイクロプロセッサ MITEC-I の提案, 情報処理学会, 第 51 回大会論文集, 4G-6, 1995.
- [2] 豊島俊 他:教育用プロセッサ MITEC-I のサポートシステム, 情報処理学会, 第 53 回大会論文集, 4F-10, 1996.
- [3] 山崎 義和 他:教育用マイクロプロセッサ MITEC-I を用いたパイプライン処理技術に関する演習方法の提案, 情報処理学会, 第 53 回大会論文集, 4F-9, 1996.