

# 教育用プロセッサ MITEC-I のサポートシステム

4F-10

豊嶋 俊<sup>†</sup> 吉澤 匡<sup>†</sup> 鍋田 努<sup>†</sup> 石川 知雄<sup>†</sup> 若林 大記<sup>††</sup>武蔵工業大学<sup>†</sup> 日立コンピュータエレクトロニクス<sup>††</sup>

## 1 はじめに

本学の電子計算機アーキテクチャ教育におけるハード面での演習をより充実させるため、当研究室では教育用 RISC プロセッサ MITEC-I の開発が進行中である。MITEC-I は、学生が内部の各機能ユニットの動作や制御を学習し、さらに設計の演習を行なうための教材となる予定である。

本研究はプロセッサの開発と並行して、その動作環境を整備することを目的としている。この環境を使用してプロセッサ完成時にプロセッサの動作確認、命令セットの評価、各種の予備実験などを行なう。その結果を基に具体的な教育利用への発展を検討していく。

## 2 MITEC-I サポートシステム

MITEC-I サポートシステムは、ワンボードマイコンである MITEC ボードを中心として、簡易 OS である MITEC-Monitor 及び PC 上で動作するクロスアセンブラなどから構成されている。

プロセッサの動作確認は次のように行う。

1. PC 上でプログラミングし、クロスアセンブラでアセンブル。
2. PC より MITEC ボード上のバスを操作して、メモリに直接プログラムを書き込む。
3. 転送終了後、リセットボタンを押す。

プロセッサ及び BIOS/モニタの動作が確認された後は、次のようにプログラミングを行う。

1. 上に同じ
2. RS232C を用いて、プログラムを MITEC ボードに転送。

Support System of Educational Processor 'MITEC-I'

<sup>†</sup>S.Toshima, T.Yoshizawa, T.Nabeta, T.Ishikawa

<sup>†</sup>Musashi Institute of Technorogy

<sup>††</sup>D.Wakabayashi

<sup>††</sup>Hitachi Computer Electronics

## 3. MITEC-Monitor の制御のもと実行。

また、プロセッサ自体は FPGA のコンフィグレーション ROM として MITEC ボードに搭載する。

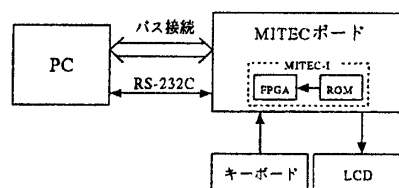


図 1: MITEC サポートシステム構成図

## 3 MITEC ボード概要

MITEC ボードは MITEC-I を動作させるためのベースとなるワンボードマイコンで、MITEC-I の動作確認及び簡単な制御実験を行なう事が出来る。以下のような特徴がある。

- メモリ空間の 1/4 が ROM/RAM の切替え可  
ROM に入れるべきプログラム (BIOS/モニタ) を、まず RAM 上で動作の確認 (デバック) を行ってから、ROM に移行する。
- PLD による集中制御  
制御信号の生成を PLD に集中させることでハードウェア量を削減し、同時に制御論理の変更を容易にする。
- PC よりバスを直接操作する事が出来る  
PC よりメモリの内容を参照及び書き換えを行ったり、IO の動作確認を行ったりする。

### 3.1 ハードウェア構成

ハードウェアは下のような 5 つの部分があり、それらがバスで結合されている。

**MITEC-I 部** MITEC-I の実装部、FPGA 及び FPGA コンフィグレーション用 ROM、バスバッファからなる。

**メモリ部** 64kword (1word=16bit) 分の SRAM と 16kword 分の ROM を実装する。

**集中制御部** 2個のPLDによって様々な制御信号を生成する。

**I/Oボード接続部** PC上のI/OボードとMITECボードのバスを接続する部分。

**パラレル通信部** セントロニクス仕様準拠の出力ポートを2つ持つ。

**シリアル通信部** キーボード用ポートとRS-232Cポートを持つ。

### 3.2 BIOS

割り込みの処理や入出力制御などを行なうBIOSを用意した。これによって、MITEC-Monitor 他MITEC用のプログラムの開発者はボードに関する深い知識が無くとも入出力を行なうプログラムを記述する事ができる。また、制御実験でもプログラミングの際BIOSを参考にすることができる。

## 4 MITEC-Monitor 概要

MKTECボードのOSとしてモニタプログラム“MITEC-Monitor”を用意した。このモニタはメモリ/レジスタへの読み書きやプログラムの実行に加え、RS-232Cを用いてPCと通信しセーブ/ロードを行なう事ができる。

入力にはパソコン用のキーボード、表示は液晶キャラクターディスプレイ(LCD)を用い、コマンドライン型のCUIで操作する。コマンドの一覧を表1に示す。

パイプライン処理を行なうRISCプロセッサにおいて、プログラムのシングルステップ実行は困難であるので、現状では注目したいアドレスやレジスタにウォッチポイントを設定し、開始アドレスと終了アドレスを指定する事による部分実行でプログラムのデバッグを行なう。

## 5 クロスアセンブラ概要

このアセンブラは、システムプログラム(BIOS, モニタ)の開発を想定して製作された。プロセッサの開発と並行して製作したため、命令の追加・変更にはコンフィグレーションファイルを書き換えるだけで対応できるように作られている。実際にプログラムを転送する際には、転送方法によりデータフォーマットが異なるので、クロスアセンブラの出力コー

表1: システム定義のコマンド

コマンド	実行内容
load	PCからのロード
save	PCへセーブ
cls	表示画面のクリア
mem	メモリへの書き込み
dump	メモリ内容の表示
wreg	レジスタへの書き込み
reg	レジスタ内容の表示
go	プログラムの実行
wp	ウォッチポイントの設定

ドをもとに各種データフォーマットに変換するファイルコンバータを用意している。

現段階では、エラーメッセージの対応などが不十分であるので、演習で使用するには改良が必要と思われる。

## 6 まとめ

以上のように教育用プロセッサMITEC-Iの一応の動作環境を整えることができた。今後はこれらを利用してMITEC-Iの評価を行ない、学生実験への応用を検討する。

### 今後の課題

- ボード、モニタの機能検証
- 予備実験の実施
- クロスアセンブラの改良
- 演習内容の検討

### 参考文献

- [1] 小宮山 俊一 他:「教育用マイクロプロセッサMITEC-Iの提案」, 情報処理学会第51回全国大会,1995
- [2] 山崎 義和 他:「教育用マイクロプロセッサMITEC-Iを用いた、パイプライン処理技術に関する演習方法の提案」, 情報処理学会第53回全国大会,1996