

Pentium® Pro SMP Bridge Chip Set

4F-7

大規模論理検証技術

西川 浩司

三菱電機（株）

1 はじめに

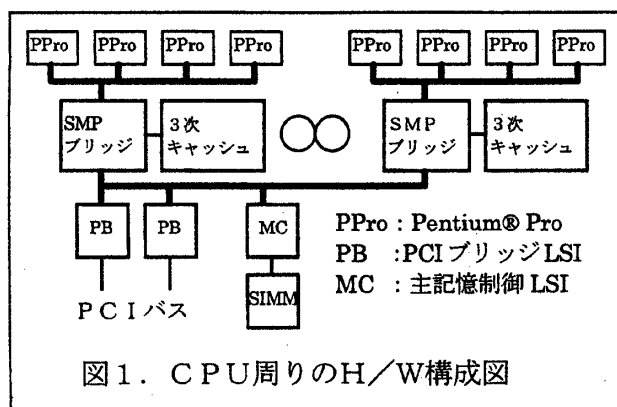
Pentium® Pro 及び周辺チップセットをグルーロジックなしに最大16CPUのSMP（対称型マルチプロセッサ）構成を可能とするSMP制御LSIを開発した。このLSIは、MESI制御の3次キャッシュメモリを持ち、複数のCPU内蔵のキャッシュメモリと主記憶間のデータの coherence 制御を行う。つまり、計算機システムとしての動作確認が重要となる。そのために、今回のLSI開発には、システムレベルの大規模論理検証を適用した。

本稿では、大規模論理検証を行う上での技術的課題とその解決方法について報告する。

2 大規模論理検証における課題

2.1 H/W構成

本システムにおけるCPU周りのH/W構成図を図1に示す。図1において、SMPブリッジが今回開発したLSIであり、階層型共有キャッシュメモリを持つバス・ブリッジである。SMPブリッジLSIには、最大4個のCPUが接続可能であり、システムとして最大4個のSMPブリッジLSIが接続可能である。つまり、最大16個のCPUが接続可能となる。



Pentium®Pro SMP Bridge Chip Set
 System-level Logic Verification
 Koji NISHIKAWA
 Mitsubishi Electric Corp.

SMPブリッジLSIに接続される上下のバスは、同一仕様であり、以下の特徴を持つ。

- ・6つのフェーズからなるパイプライン・バス
- ・最大8個のバス・オペレーションをキューイング
- ・スプリット・トランザクション方式を採用

2.2 検証における課題

従来のシステムレベル検証では、検証項目のリストアップ、テストプログラムの作成、及びシミュレーション結果の解析を人手によって行ってきた。

しかし、今回のシステムレベル検証では、片側のバス動作に関する検証項目だけでも、バスオペレーションの組み合わせ、3次キャッシュのMESIの組み合わせ、各バスオペレーション間のアドレスの依存性の組み合わせ、LSIの内部状態の組み合わせ等により、膨大な数の検証項目になる。また、それぞれの検証項目の内容は、特定のタイミングで、バスオペレーションを発行させたり、複数のバスオペレーションを組み合わせなければならないものが増えている。そのため、バスオペレーションのタイミング調整、主記憶やキャッシュメモリなどの初期設定、シミュレーション後の期待値の生成など、テストプログラム作成に要する時間が長くなる。

さらに、両方のバス動作の競合を組み合わせ、LSI内部の状態を設定し、時間軸を振ると、人手によるテストプログラム作成だけでは、非常に多くの時間が必要となる。また、検証項目が膨大な数のために、項目をリストアップする時点においても、検証漏れの発生する危険性がある。

3 解決方法

今回の大規模論理検証では、図2に示すようにSMPブリッジを挟む2つのバスに接続される「バスインターフェースモデル」を付加して、8プロセッサ構成を取れる検証環境を構築した。

この検証環境で、乱数、或は人手による条件入力を基に、以下の試験項目に対して、テストプログラムを自動生成するツールを開発し、検証に適用した。

- ・バスに発生させるオペレーションの種類

- ・同一バス上のオペレーションの発生間隔
- ・同一バス上のオペレーションの応答間隔
- ・上下2つのバスの競合
- ・3次キャッシュメモリのMESIステート

〔検証環境の特徴〕

- ・SMPブリッジに接続される Pentium®Pro プロセッサ、PCIブリッジ、主記憶制御の「バスインターフェースモデル」を作成した。
- ・プロセッサ対応バスインターフェースモデルは、プロセッサ内蔵2次キャッシュの制御を含めたバスレベルでのオペレーションを扱った。
- ・全てのバスインターフェースモデルは、バス仕様/キャッシュ仕様に基づき、オペレーションの内容や制御信号にたいして、発行・応答のタイミングを任意に指定可能にした。
- ・テストフェイル時の解析作業の効率向上を目的として、バスが規定されたプロトコル仕様通りに制御されていることをチェックするバスモニタリングモデルを作成し、SMPブリッジを挟むバスに接続した。
- ・自動生成したテストプログラムは、キャッシュ制御を含めたバスオペレーションで記述した。
- ・バスオペレーションの内容や制御信号の発行・応答タイミングは、重みを付けてランダムに指定可能にした。
- ・テストプログラムの期待値は、キャッシュ・主記憶に

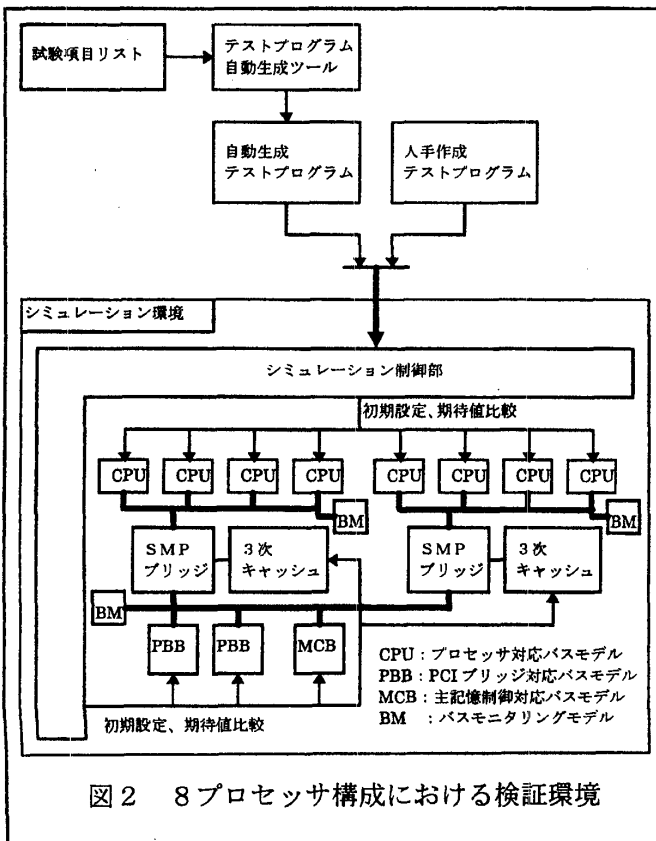


図2 8プロセッサ構成における検証環境

格納された値とし、データの一貫性やデータ値をテスト終了時に自動確認するようにした。

- ・自動生成したテストプログラムは、人手作成のテストプログラムと同一のフォーマットにし、シミュレーション制御部を人手作成の場合と共通化した。

4 効果

今回用いた検証環境においては、ブリッジする2つのバスに接続される「バスインターフェースモデル」をそれぞれ作成し、SMPブリッジLSIとこれらの「バスインターフェースモデル」を組み合わせて、8~16プロセッサ構成の検証環境を構築した。各「バスインターフェースモデル」からバスへの転送要求を乱数に従って独立に発生させ、より実システムに近い形での網羅的な検証を可能とした。

人手作成のテストプログラム(約100万クロック)を用いた検証と並行して、自動生成ツール作成のテストプログラム(約8000万クロック)を用いて検証を行った。

累積の不具合件数と検証期間の関係を図3に示す。図3に示すようにテストプログラムの自動生成によるランダムテストは、特に、検証の後半段階で、人手によるテストプログラムでは検出できなかった不具合を検出している。

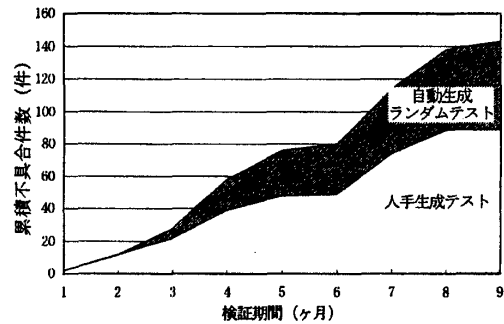


図3 大規模論理検証による不具合検出数

5 おわりに

人手によるテストプログラムは、人間が考えることから自ずと限界があり、人手では思いもよらなかったような、時間軸も含めた組み合わせ条件を自動生成ツールによって生成することで、人手によるテストプログラムでは発見できなかった不具合を発見することができ、論理設計の品質向上に大きな効果を挙げる事ができた。

また、複雑で、かつ膨大な組み合わせの検証項目にたいして、テストプログラム自動生成ツールは有効な検証手法であることが確認できた。