

# 超並列型2次元セルラーオートマトン：CAM<sup>2</sup>

5L-7

池永 剛 小倉 武

NTT LSI 研究所

## 1 はじめに

セルラーオートマトン(CA)は、von Neumannによって提唱された計算機理論であり、従来のノイマンアーキテクチャでは効率的処理が困難であった画像処理等の様々な問題に有効であることが報告されている[1]。しかし、十分な並列度を持ち、小型で実用的な完全並列型マシンは存在しなかった。本稿では、小型でかつ並列度の極めて高いシステムを実現できる超並列型2次元CA：CAM<sup>2</sup> (Cellular Automata on Content Addressable Memorys)を提案し、その特徴、構成、ディープサブミクロン技術を用いた場合の評価結果を示す。

## 2 CAM<sup>2</sup> の特徴

CAM<sup>2</sup> は、次の様に定義される2次元CA

- 2次元配置のセルの集合体(状態rビット)で、同期して単位ステップ毎に各々自分の状態を更新
- セルの次状態は自分と近傍セルの現状態だけを用いた全セルに共通な遷移規則によって決定

を実行可能なシステムであり、次の特徴を持つ。

- 高集積…構成要素として、集積度の極めて高いメモリ技術をベースに実現され、各ワードを任意の遷移規則を実行可能なPEとして利用できる連想メモリ(CAM)[2]を用いており、小型でかつ極めて多数のPEを実現可能。
- 高性能…連想メモリとそのPEアレイへのマッピング方法を工夫しており、CAの状態更新を高速に実行可能。
- 高制御性…制御部から生成される単一の命令流を与えることにより制御可能。また、CAの状態更新毎に異なった遷移規則を適用可能。

これらの特徴により、CAM<sup>2</sup> は、数十万規模のPEが必要で、様々な遷移規則を高速に適用する必要がある実時間、画素対応(1画素=1PE)の画像処理に特に有効であると考えられる。

## 3 CAM<sup>2</sup> の構成

CAM<sup>2</sup> の構成要素として用いるCAMの構成を図1に、CAM<sup>2</sup> の全体構成を図2に示す。

CAMは、ワード、マスクレジスタ、アドレスデコーダ、ヒットフラグレジスタ(HFR)等から構成され、通常のメモリのように、アドレスを与えることにより任意のワードにデータを読み書きできる。またCAMは、マ

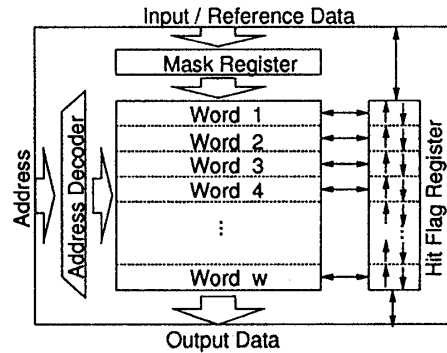
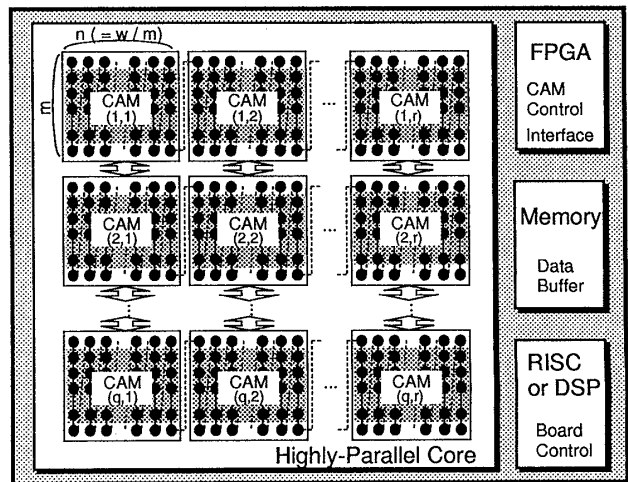


図1: CAMの構成



● : 1 CAM word = 1 PE = 1 CA cell

図2: CAM<sup>2</sup> の構成

スク検索、並列部分書き込み等の機能を有し、これらの機能を用いることにより全ワードに対し同時に任意の論理、算術演算が実行できる。また、1次元のワード間データ転送路として利用できるHFRは、上下両方向のシフトモード…(3.1)、アドレスを用いたワードへのデータ読み書きと同時にシフト可能なモード…(3.2)を持つ。

CAM<sup>2</sup> は、HiPICコンセプト[2]に基づいており、超並列コア、コアの制御と外部とのインタフェース等を行なう再構成可能なFPGA、ボードの制御、逐次的な処理等を行なうRISCあるいはDSP及びメモリから構成されている。超並列コアは、ワードをmずつジグザグ状にマッピングしたCAMをアレイ状に並べる(ワードの多段マッピング…(3.3))ことにより構成している。また、左右のCAMのHFR間はシフト線…(3.4)で結合され、上下のCAM間は専用データバス…(3.5)で結合されている。この様に、CAM<sup>2</sup> は、CAM内は1次元、CAM間は2次元のデータ転送路を持つ。

Highly parallel two-dimensional Cellular Automata : CAM<sup>2</sup>.  
Takeshi IKENAGA, Takeshi OGURA  
NTT LSI Laboratories

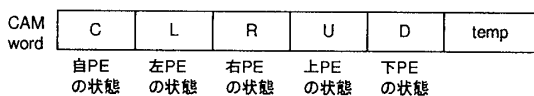


図3: CAのCAMワードへの格納例(4隣接)

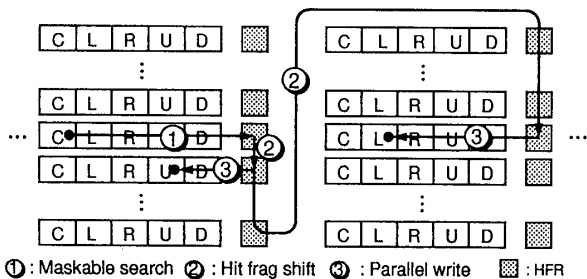


図4: CAM内転送(下、右PEへの転送例)

### 4 CAの状態更新

CAの状態更新は、隣接PEへのデータ転送、遷移規則の適用を繰り返すことにより進められる。

隣接PEへのデータ転送は、各々のCAMワードに自分のPEの状態と隣接PEの状態フィールド(各々rビット)を割り付け(図3)、CAM内転送、CAM間転送に分けて行なう。CAM内転送は、図4に示すマスク検索、HFRシフト、並列部分書き込みを、全ワード同時に転送ビット数r回繰り返すことにより行なう。この際、(3.1)により下左、上右PEへの転送を同様に行なえる。また、(3.4)により横方向に隣接するCAM間のデータ転送も同時に行なえる。また、(3.3)により左右PEへのデータ転送時に必要なHFRのシフト回数を減らせる。CAM間転送は、(3.3)のワードマッピングを多段にすることによって生じる境界部分のワード(網かけ部以外)のデータを、上あるいは下のCAMに転送するためのもので、CAMのアドレスを用いたワードの読み書き機能を用いて行なう。その際、(3.5)の専用パスを用いて奇数行の連想メモリ群→偶数行の連想メモリ群等の転送を同時に行なう(図5)。また、(3.2)を用い、CAM内転送でHFRをシフトしている間、CAM間転送を並行して行なう。データ転送は、特に処理時間を要する部分であるが、(3.1)-(3.5)により高速化が可能である。

各PEでの遷移規則適用は、自分及び転送した隣接PEの状態に対し、CAMのマスク検索、並列部分書き込み機能を用いて遷移規則に基づいた演算処理を行ない、自分のPEの状態を更新することにより行なう。上の処理はビットシリアルに行なうが、数十万規模の全ワードに対し一斉に処理可能なため、極めて高速に行なえる。

### 5 集積度・処理性能評価

**CAM<sup>2</sup>の集積度** 実用的な画素数を扱うには、512×512=256k程度のPEを持つCAM<sup>2</sup>が望まれる。これを実現するためには、例えば16kワードCAM×16チップを一つのPCボード上に集積する必要がある。0.5μ技術では、4kワードCAM<sup>[2]</sup>が実現されているので、ディープサブミクロン技術を用いれば、上のCAM<sup>2</sup>が十分に実現可能であると考えられる。

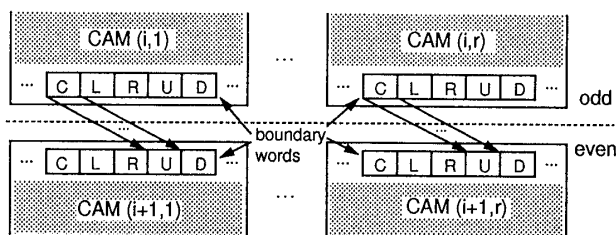


図5: CAM間転送(奇数→偶数の転送例)

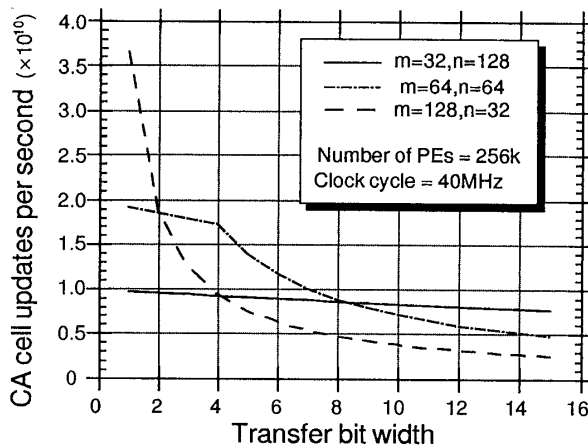


図6: CAセルの状態更新数

**CAM<sup>2</sup>の処理性能** 図6に1秒当たりのCAセル更新数の評価結果を示す。図において、256kPE(4kwordのCAMブロック4つを搭載したCAMチップを16個)を搭載したCAM<sup>2</sup>に対し、4隣接PEのデータを用いたCA処理を仮定している。また、クロックは40MHz、PEでの演算処理時間は無視できるものとしている。図に示すように、転送ビット数rによって最適なmが異なっている。これは、rが小さい時はCAM間転送が支配的になるため、mが大きいが方が転送時間が短く、rが大きいが時はCAM内転送が支配的になるため、mが小さい方が転送時間が短くなるためである。rによってm等を適切に選択することによって、CAセルの更新が1秒間に百億~数百億回可能であり、非常に高速なCA処理が可能である。

### 6 おわりに

本稿では、小型でかつ並列度の極めて高いシステムを実現できる超並列型2次元セルラーオートマトンCAM<sup>2</sup>を提案した。ディープサブミクロン技術を用いることによって、高集積(1ボードに256kのPE)、高性能(CAセルの状態更新が数百億/秒)なCAM<sup>2</sup>が実現可能である。今後は、CAM<sup>2</sup>を実現すると共に、様々な画像処理アプリケーションに適用して評価していく予定である。

### 参考文献

1. K. Preston, Jr., et al: "Basics of Cellular Logic with Some Applications in Medical Image Processing, Proc. of the IEEE, Vol.67, No.5, 1979
2. 小倉他: 超並列画像処理用336k-bit CAM LSI, 1996 信学会総合大会