

細粒度処理向け並列計算機 KUMP/D の 構造体メモリアクセス機構

5L-4

津留 健治
富安 洋史馬場 朗
谷口 倫一郎川野 哲生
雨宮 真人

九州大学総合理工学研究科

1 はじめに

構造体メモリは、構造体データの生産者と消費者との間での同期・通信処理をサポートするためのメモリシステムである。構造体メモリの問題点はそのレイテンシにあるが、並列計算機においては細粒度処理によってレイテンシは隠蔽可能であり、計算機の性能向上を図ることができる。本稿では、構造体メモリの実装における問題点をあげ、その問題点を解決した並列計算機 KUMP/D[1] (Kyushu University Multimedia Processor on Datarol-II) における構造体メモリの実装法を紹介する。KUMP/D は Datarol-II アーキテクチャ[2] に基づき現在筆者らが製作中の並列計算機であり、細粒度処理(構造体データ処理を含む。)を市販の CPU と細粒度メッセージプロセッサ (FMP) により効率的に行うことができる。

2 構造体メモリ

2.1 構造体メモリ設計の問題点

KUMP/D では構造体メモリの機能として、汎用性が高く実装効果が高い I 構造体 [3]、Q 構造体 [4] をサポートする。これらの実装に関する問題点は、待ち合わせ数が複数になったときにヒープ領域の管理が必要となる点である。ハードウェアのみで構造体メモリを実装する場合、ヒープ領域の獲得や解放はメモリ管理を伴い処理が複雑なため、待ち合わせ数を制限した I 構造体や Q 構造体の実装になる。これでは汎用性に欠けるため、待ち合わせ数の制限のない I 構造体や Q 構造体を実装する場合はヒープ管理をソフトウェアで処理することになるが、処理のオーバーヘッドが大きく、細粒度で構造体データを扱うと大きな性能低下の要因となる。

Structure Memory System on Fine-grain Parallel Processor, KUMP/D
Kenji Tsuru, Akira Baba, Tetsuo Kawano, Hiroshi Tomiyasu, Rin-ichiro Taniguchi, Makoto Amamiya
Department of Information Systems, Graduate School of Engineering Sciences, Kyushu University
6-1, Kasuga-koen, Kasuga, Fukuoka 816 JAPAN

2.2 KUMP/D のヒープ管理機構

ヒープ領域の獲得や解放は 2.1 節であげた構造体メモリアクセスのみでなく、プロセスの生成、消滅によっても生じる。細粒度処理向けに設計する KUMP/D では、頻繁に生じるヒープ領域の獲得や解放の処理を重視し、高速化を図った。KUMP/D ではあらかじめフレームと呼ぶヒープ領域を多数確保し、そのポインタを保持する。フレーム管理は FMP で行うが、FMP でのフレームの獲得や解放はあらかじめ確保していたフレームを利用することでメモリ管理を伴わずに行うことができるため、ハードウェアで実現可能である。この機構によって、待ち合わせ数に制限のない I 構造体や Q 構造体の実現に必要なヒープ管理をハードウェアを利用して高速に実現できる。

2.3 構造体メモリの実装

2.2 節で述べた機構を利用し、構造体メモリの実装におけるヒープ領域の管理に関する問題点を解決する。構造体メモリは 2word(64bit) のデータ部と 4bit のタグの組合せであるメモリセルをアクセスの単位として実装する。構造体メモリアクセスでは、FMP はメモリセルデータ部の内容をタグにしたがって解釈し処理を行う。

KUMP/D の構造体メモリによる構造体データの表現例を図 1 に、タグの示すメモリセルのデータ部の内容を表 1 に示す。構造体メモリへのアクセスに関して、待ち合わせているスレッド¹やデータが 2 つまでであれば、メモリセルのデータ部に待ち合わせているスレッド情報²やデータ (以後、待ち合わせているスレッド情報やデータを待ち情報と呼ぶ。) を書き込む。待ち情報が 3 つ以上になれば、メモリセルのデータ部に保持できないので、2.2 節で述べたヒープ管理機構を利用しフレームを獲得し、待ち情報をフレームの先頭から書き込む。その際、メモリセルのデータ部には、

¹並列処理の最小単位。スレッド内の処理は逐次的に処理する。

²データが書き込まれたときのデータ転送先アドレス、データ転送後のスレッド開始アドレス。

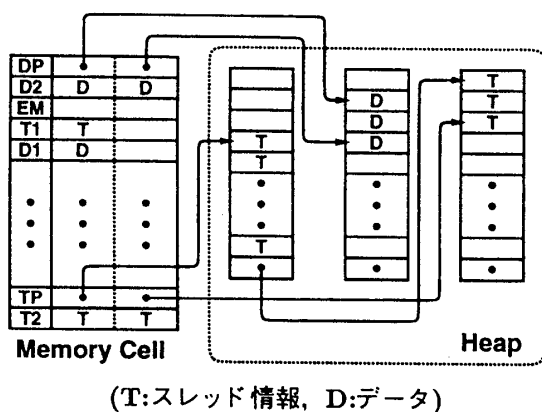


図 1: KUMP/D の構造体メモリの構造体データ表現

タグ	メモリセルデータ部の内容
DP	データを保持する領域へのポインタ
D2	2つのデータ
D1	1つのデータ
EM	(待ち情報が書き込まれていない。)
T1	1つのスレッド情報
T2	2つのスレッド情報
TP	スレッド情報を保持する領域へのポインタ

表 1: タグの示すメモリセルデータ部の内容

待ち情報の先頭と末尾へのポインタを書き込む³。待ち情報がさらに増え、最後に獲得したフレームの最後のアドレスに待ち情報を書き込む必要が生じた時は、フレームの最後のアドレスは新たに獲得するフレームへのポインタを書き込むために使用し、新たに獲得したフレームの先頭に待ち情報を書き込む。また、待ち合わせが成立し待ち情報を読み出す際はメモリセルのデータ部のポインタを参照し、先頭から順に読み出す。フレーム内の待ち情報を全て読み出しフレームが不要になれば、フレームを解放する。

メモリアクセスの高速化のために、KUMP/D では CPU と FMP は 2 次キャッシュを共有している。メモリセルおよびフレームは 2 次キャッシュにキャッシングし、構造体メモリアクセスを高速化する。

2.4 考察

KUMP/D における構造体メモリの実装法の特徴は、低コストのハードウェアによってアクセス数に制限のない I 構造体、Q 構造体をサポートし、かつ高速に処理できる点である。

本方式において、KUMP/D の通常の構造体メモリ

³このためにメモリセルデータ部の大きさを 2word と設定している。

アクセス時間は $3 \sim 9\text{clock}^4$ である。構造体メモリアクセスにフレームの獲得や解放が伴う場合、フレーム間のポインタ操作のためにアクセス時間は $12 \sim 15\text{clock}$ と大きくなるが、その頻度は最大で (フレームサイズ-1) 回の書き込みごとあるいは (フレームサイズ-1) 回の読み出しごとに 1 回であるので、構造体メモリアクセスにおいて 16word 程度のフレームを使用することにより、平均の構造体メモリアクセス時間は $3 \sim 9.5\text{clock}$ 程度になる。

前述した構造体メモリアクセス時間は 2 次キャッシュにヒットした場合の時間であるが、2 次キャッシュでは、メインメモリへの書き込み方式がライトバック方式、ラインサイズが 16word⁵ である場合、1 回のキャッシュミスにより $20 \sim 40\text{clock}$ 程度の遅延が生じる。本方式ではフレームへのポインタをスタックに保持しているため、フレーム獲得と解放のバランスがとれているので、新たに獲得したフレームは 2 次キャッシュ上に存在する可能性が高い。

3 おわりに

本稿では構造体メモリの実装における問題点をあげ、それを解決する KUMP/D の構造体メモリアクセス機構の実装法を紹介した。KUMP/D では I 構造体や Q 構造体へのアクセスに関し、FMP の高速なヒープ管理機構を利用できる。その結果、構造体メモリアクセスにおける待ち情報が複数ある場合においてもハードウェアによって高速にアクセスができ、細粒度の構造体データを効率的に処理することができる。KUMP/D の完成後は、様々なベンチマークによって高い構造体データ処理能力の効果を確認する。

参考文献

- [1] Hiroshi Tomiyasu, Tetsuo Kawano, Rin-ichiro Taniguchi, and Makoto Amamiya. KUMP/D: the Kyushu University Multi-media Processor. In *Proc. of CAMP'95(Computer Architectures for Machine Perception '95)*, pp. 367-374, Como, Italy, July 1995.
- [2] 川野哲生, 日下部茂, 谷口倫一郎, 雨宮真人. 細粒度マルチスレッド処理向けプロセッサ Datarol-II の構成とその評価. *情報処理学会論文誌*, Vol. 36, No. 7, pp. 1700-1708, July 1995.
- [3] Arvind, Rishiyur S. Nikhil, and Keshav K. Pingali. I-structures: Data structures for parallel computing. In *ACM Trans. on Programming Languages and Systems*, Vol. 11, pp. 598-632, 1989.
- [4] 佐藤三久, 児玉祐悦, 坂井修一, 山田喜教. 並列計算機 EM-4 における分散データ構造を用いたマルチスレッドプログラミング. *情報処理学会計算機アーキテクチャ研究会予稿集*, 第 92-7 巻, pp. 1-8, Jan 1992.

⁴CPU の外部クロック (FMP の動作クロック) で計算。

⁵KUMP/D は実験機としての性質上、ラインサイズを変更可能にしている。