

1.2GFLOPSニューロチップ用S/W開発支援環境の開発

4B-8

坪田浩乃 牧田淳子 田村俊之 田中健一 小守伸史 久間和生

三菱電機（株） 半導体基礎研究所

1. はじめに

高性能ニューロプロセッサNEURO4システム用のS/W開発支援環境を開発した。NEURO4は、ニューラルネットワーク演算を高速に実行するために開発された、12個のプロセッシングユニットを有するSIMD型並列処理マイクロプロセッサである(1)。NEURO4チップは、外部拡張ポートを介して通信を行うことで、マルチチップ構成の大規模SIMDシステムを構成できる。

S/W開発環境として高級言語とアセンブリ言語が混在するプログラム開発環境を構築中であるが、本稿では、開発を完了したアセンブリ言語でのプログラム開発環境について述べる。

2. NEURO4 S/W開発支援環境の全体構成

図1にアセンブリ言語によるNEURO4 S/W開発環境を示す。アセンブラ、リンカ、ライブラリアン（アーカイバ）の開発を完了し、デバッグ環境として、アセンブラレベルデバッガを開発した。

NEURO4のシステムとして、ホスト計算機から標準バスを介してアクセスできる汎用ニューロボードが開発されている(2)。1ボードに4個のNEURO4チップが搭載されており、ボード単位で拡張が可能である。また、NEURO4チップの1サイクル単位で動作をシミュレートするS/Wシミュレータも完成している(3)。アセンブラレベルデバッガの実行系は、ニューロボードとS/Wシミュレータのいずれかを選択することができる。

3. NEURO4のアセンブリ言語

NEURO4の命令は、CU(Control Unit)系命令とPU(Processing Unit)系命令に大別される。CU系命令は、ブランチなどの制御命令と整数演算命令、PU系命令は、12個のPUに同時実行させる浮動小数点演算命令などからなる。

NEURO4は、マルチチップ構成で使用されることが多い。これに対応して、初期値データで格納チップ指定を可能とした(図2)。

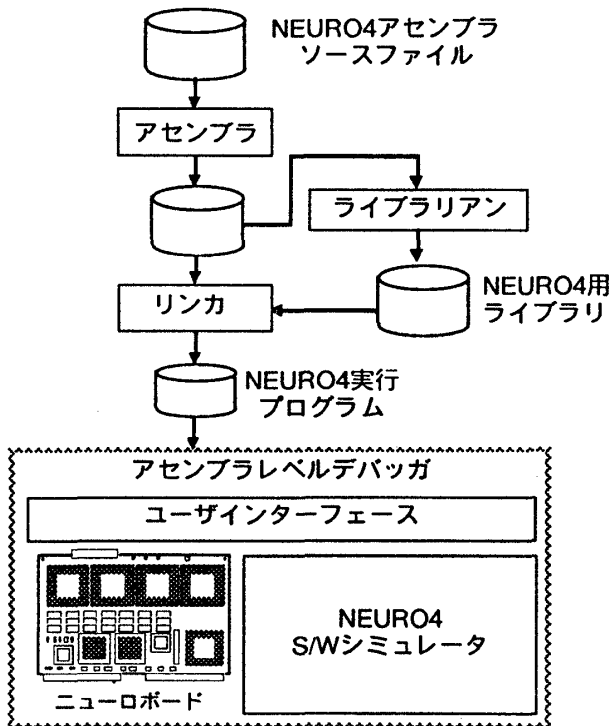


図1. アセンブリ言語によるNEURO4 S/W開発環境

1.2GFLOPS Neural Network Chip Software Development Environment,
Hirono TSUBOTA, Junko MAKITA, Toshiyuki TAMURA,
Kenichi TANAKA, Shinji KOMORI, Kazuo KYUMA,
Mitsubishi Electric Corporation Semiconductor Research Laboratory

```

//      N4_ADD : Vector addition
//      test.s
//
.cseg
.extern NEXT_FUNC
N4_ADD ld  vec_a cr1      // pointer to array a
       ld  vec_b cr2      // pointer to array b
       ld  vec_c cr3      // pointer to array c
       tfr @cr1 ar0
       addtf ar0 @cr2 ar0
       tfr ar0 @cr3
       tfrc pc crf
       bra NEXT_FUNC
       nop
       nop
       st  cre @RAdr0     // return value
       halt
       nop
       nop
RAdr0 .ds 1
// チップ0にロードされるデータセグメント
.dseg 0 // directive: load to chip #0
vec_a .df 0.1,0.2,0.3,...1.0,1.1,1.2
vec_b .df 0.1,0.2,0.3,...1.0,1.1,1.2
vec_c .ds 1
.end
    
```

図2. アセンブリ記述例

4. アセンブラレベルデバグ

アセンブラレベルデバグ(n4adb)は、unix等の一般的なデバグの機能を有し、ソースファイルを参照しながらインタラクティブにデバグができる環境を提供する。デバグ対象プログラムの指定、ステップ実行、ブレイクポイントの設定、各レジスタ、メモリの値の表示と変更などのコマンドをサポートしている(図3)。実行系をニューロボードにするかS/Wシミュレータにするかも、インタラクティブなコマンドで変更できる。

また、これらのコマンドをマクロファイルに記述することができ、さらにマクロファイルのネスティングも可能である。

n4adbでは、上述の一般的なデバグの機能に加え以下の機能を実現している。

(1) undo, save, restore機能

n4adbでは、特に実行系がS/Wシミュレータの場合に、実行時間が問題となる。数時間あるいは数日かかる大規模のプログラムを実行する場合に、プログラムのある時点まで、あるいは数ステップ前に戻って実行をやり直したいと言った場合に、プログラムの最初から再実行するのは、大きなロスとなる。このため、n4adbでは、数十ステップ前の状態にもどるundo機能、および各時点での、シミュレータの全状態のsave, restore機能を実現している。

(2) 着目ボード、チップ指定機能

並列処理システムのソフトウェアデバグでは、情報量が多すぎてデバグの妨げになることがあ

る。そこで、特定のボードあるいは、チップにのみ着目してデバグできるように、着目ボードやチップの指定示す機能を実現している。

(3) ログファイル機能

n4adbでは、入力コマンドおよび結果出力を指定ファイルに記憶させるログファイル機能を実現している。結果出力先の指定には、下記の3つのモードが用意されている。

モード1：CRTのみへの表示

モード2：ログファイルのみへの出力

モード3：CRTとログファイル両方への出力

5. まとめ

高速並列処理システムであるNEURO4システムのアセンブリ言語でのプログラム開発環境について報告した。デバグ環境であるアセンブラレベルデバグでは、実行系として、ニューロボードおよびS/Wシミュレータが選択可能であり、大規模プログラムのデバグに対応して、undo機能、save, restore機能、着目チップ指定機能等を実現した。

6. 今後の課題

NEURO4システムは、ニューラルネットワーク演算、科学技術計算等の高速実行に適している。今後、より使いやすい環境を提供するためバックプロパゲーションをはじめとするニューラルネットワーク演算および科学技術等用のライブラリの整備をする予定である。また、現在開発中のC言語によるプログラミング環境の早期実現を目指す。

謝辞 本研究をご指導、ご支援頂いた関係各位に厚く感謝致します。また、本研究の機会を与えていただいた三菱電機(株)半導体基礎研究所 阿部東彦所長に感謝いたします。

参考文献

- 1) Y. Kondo, "A 1.2GFLOPS Neural Network Chip Exhibiting Fast Convergence", ISSCC Digest of Technical Papers, Vol.37, pp.218-219, 1994.
- 2) "汎用ニューロボード", 三菱電機技報・Vol 69, No.1, pp32, 1995
- 3) 牧田他, 1.2GFLOPSニューロチップ用S/Wシミュレータの開発 情報処理学会第50回全国大会論文集, 4B-7, (1995)

```

1% n4adb
NEURO4 debugger program v1.2 (DEC 2 1994)
n4adb_s>
n4adb_s> debug test.exe
n4adb_s> stop NEXT_FUNC
n4adb_s> run
cycle  addr  filename  line  code  source
10      000007  test.s     8     070030  bra  NEXT_FUNC//M

n4adb_s> print 2#/f
000002(0) : +0.20000E+00
000002(1) : +0.40000E+00
      :
000002(B) : +2.40000E+00

n4adb_s> cont
n4adb_s> print Radr0
display no = 0  board no = 0  chipno = 0
Radr0 = 15

n4adb_s> print 15/f
00000f : +2.40000E+00
n4adb_s> quit
2%
2%
  
```

図3. アセンブラレベルデバグの実行の様子