

# リアルタイム画像生成システム AVIP 用並列分散処理 OS の データ共有機能と同期機能

6B-7

米田 泰司、藤井 茂樹、日高 教行、浅原 重夫、鷲島 敬之

松下電器産業(株) メディア研究所

## 1 はじめに

我々は、映像システムのコアプロセッサとして、画像生成に特化したアーキテクチャを有し、CGによる仮想空間内で物体間の相互作用を計算しながらリアルタイムに現実感の高い画像を生成するグラフィックス用並列コンピュータ AVIP を開発した。AVIP では並列スキャンライン Zバッファ法により画像を生成し、高いスケーラビリティを有する Merge & Map アーキテクチャを採用しているため、100 ノード構成でテクスチャ・照度マッピング、アンチエイリアスつき独立三角形を処理した場合 1200 万ポリゴン/秒という性能を実現する [1][2]。本稿では、AVIP システムの概要について説明した後、AVIP 用並列分散処理 OS である AVIP-OS[3] のデータ共有機能と同期機能について説明する。

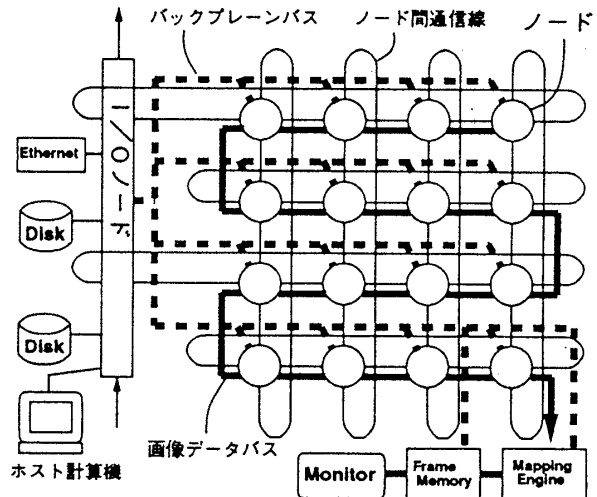


図 1: AVIP システムの構成

## 2 AVIP システムの概要

### 2.1 ハード構成

AVIP は、複数のプロセッサ・メモリ・通信プロセッサ・画像生成ハードから構成されるノードを、複数個トラス上に結合した疎結合型マルチプロセッサシステムである。AVIP のシステム構成を図 1 に示す。

各ノードをトラス上に接続するノード間通信線は、メッセージをメモリへコピーしながら送る機能を備えており、メッセージのブロードキャストが可能である。

各ノードは、以下の機能を持つバックプレーンバスによっても接続される。

1. 他ノードのメモリへのアクセス  
他の一つのノードへのリード/ライト、他の複数ノードへのライト
2. 同期信号線  
ワイヤード OR の同期信号線へのリード/ライト、同期信号線の変化による割り込み機能

**The Function and Implementation of Data Sharing and Synchronization of the Distributed Operating System for Real-Time Image Generating System AVIP**  
Yasushi YONEDA, Shigeki FUJII, Noriyuki HIDAKA, Shigeo ASAHARA, Takayuki SAGISHIMA  
Media Research Laboratory, Matsushita Electric Industrial Co., Ltd.

また、単一のバックプレーンバスで全てのノードを接続することは実装上困難なので、一つのバックプレーンバスにより 10 個のノードと、専用のリング型高速通信線を持つ I/O ノードを接続する (以降ラックと呼ぶ)。ラック間的高速同期のために、ラック内の同期信号と前の I/O ノードの同期信号の OR を次の I/O ノードに渡すリング型の同期信号線が用意されている。

### 2.2 画像生成アプリケーションの構成

リアルタイム画像生成のアプリケーションは、複数のノード上に分散して配置され、互いにメッセージ通信や同期をとりながら協調して並列に動作する。ある一つのノードで画像生成を制御するプロセス (マネージャ) が動作し、他のノードでは画像を生成するプロセス (レンダラ) が動作する。各レンダラは、画像を生成するためのポリゴンデータを分割して保持し、マネージャからの指示により画像を生成する。マネージャは、使用するポリゴンデータや視点位置などの情報を与えて各レンダラに画像の生成を指示する。

視点位置などの情報を全てのレンダラに送るための高速なブロードキャスト機能が必要である。また、画像をリアルタイムに生成する場合には、画像生成のタイミングが 1/30 秒や 1/60 秒となり、複数ノード間での高速な同期も必要となる。

## 2.3 AVIP-OS

AVIP 用並列分散 OS である AVIP-OS[3] は、複数ノードにまたがる並列プログラムをお互い協調させて高速に動作させることを目的としている。AVIP-OS は CMU の Mach3.0 をベースにしており、各ノード毎に動作するマイクロカーネル、I/O ノードで動作するシステムサーバ群、各ノード毎に動作するアプリケーションにリンクされるライブラリから構成される。また、4.3BSD のシステムコール・ライブラリを提供しているのでアプリケーションの移植性が高い。

## 3 データ共有機能

リアルタイム画像生成のアプリケーションの場合、画像を生成するためのポリゴンデータは各レンダラで異なるが、視点位置などのマネージャからもらう情報は各レンダラで共通のものである。また、移動物体の衝突検出などを行なう場合は、他ノードにあるポリゴンデータの位置情報をアクセスできなければならない。

AVIP では共有メモリをハードウェアとして持たないので、それに代わる機能として AVIP-OS では物理メモリ機能を提供する。物理メモリとは、全てのノードで同じ物理アドレスと大きさを持つ領域であり、バックプレーンバスの機能を利用して物理メモリ上のデータを高速にリード/ライトあるいはブロードキャストできる。さらに、他ノードのデータをアクセスする機能として、他ノードのデータを読み込む *Replace* と、他ノードへデータを書き込む *Flush* を提供することにより、アプリケーションからは疑似的な共有メモリとして利用することができる。

アプリケーションが物理メモリを使う場合は、自ノード上の物理メモリを自プロセスのアドレス空間にマップすることにより物理メモリ上のデータをアクセスする。アプリケーションがデータの移動を指示するので、共有メモリに比べてデータ転送頻度が少なくなり、高速処理が可能となる。

物理メモリの動作を図 2 に示す。

## 4 同期機能

AVIP-OS では、バックプレーンバスにある同期信号線を使用して高速同期機能を提供する。同期信号はワイヤード OR で接続されているので、一つでも FALSE のノードがあれば TRUE にならない。これをそのまま利用して全てのノードが同期点に来るまで待ち合わせバリア同期機能を提供し、さらに負の値を利用してイベントの発生を待つイベント同期機能を提供する。

AVIP-OS は、バックプレーンバスの同期信号線 (8

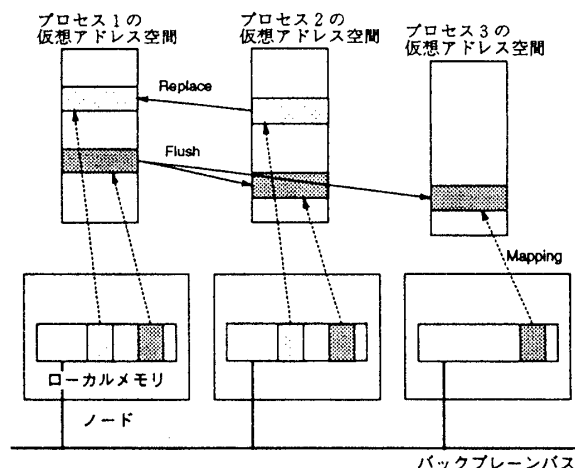


図 2: 物理メモリの動作

本) の管理を行ない、同期信号線の変化で発生する割り込みでメモリ中のフラグをセットする。同期の待ち合わせは、ライブラリ中でメモリ中のフラグをチェックすることにより実現する。さらに、不要な割り込み処理を行なわないように同期を行なわないノードでは割り込みをマスクするようにしている。これにより、コンテキストスイッチの発生をなくした高速な同期を実現している。

また、I/O ノード間の同期信号線を使用してラック内の同期信号の OR をとり、その結果を全てのラックの同期信号線に反映させることにより、ラック内の高速同期機能をラック間にも拡張して実現している。

さらに、リード/ライト操作により排他制御機能を提供するハードウェアであるアトミックロックメモリとこの同期信号線を併用することにより、バックプレーンバスへのアクセス頻度を少なくした高速排他制御機能を提供する。

## 5 おわりに

リアルタイム画像生成に必要な AVIP-OS の機能であるデータ共有機能と同期機能について説明した。これらの機能の高速処理を実現したことにより、AVIP は全体として高いスケーラビリティを実現している。

## 参考文献

- [1] 吉岡、他. リアルタイム画像生成システム AVIP のシステムアーキテクチャ. 情処学会 第 47 回全国大会、1993.
- [2] 太田、他. リアルタイム画像生成システム AVIP の Merge & Map アーキテクチャとその評価. 情処学会 第 47 回全国大会、1993.
- [3] 藤井、他. リアルタイム画像生成システム用 OS の機能と実装. 情処学会 第 60 回システムソフトウェアとオペレーティング・システム研究会、1993.