

LSI論理設計における消費電力算出の一手法

8M-5

指宿 安正

中畑 仁 大西 洋一 伊串 泰宣

(株)沖マイクロデザイン宮崎

沖電気工業株式会社

1. はじめに

低消費電力が特徴であったCMOS-LSIも、近年のプロセスの微細化に伴いLSIの高速化、高集積化が進み、LSI内部の消費電力が増加してきている。

従来、セミカスタムLSIの消費電力は経験豊かな回路設計者がLSI内部を数ブロックに分割し、それぞれ内部動作周波数、ゲート規模を参考にして人手により消費電力を算出してきた。しかしながら、近年にみられるLSIの高集積化、高速化のためにそれも不可能となってきている。

LSIの消費電力はおもに

- 1) LSIを実装した装置全体の消費電力の見積り
- 2) パッケージ材料、形状の選択
- 3) レイアウトパターン幅の最適化

のための情報として使用されるため、論理設計の段階で正確な値を把握することが重要となってきている。

そこで我々はこの様な状況に対応するために、セミカスタムLSIの論理設計段階でより正確な消費電力を容易に得るための手法を考案した。本稿ではその手法の具体的説明と評価結果について述べている。

2. 人手による算出方法

セミカスタムLSIの場合は回路内で使用される各マクロセルの特性、配置配線方法が決定しているため、論理設計段階においてLSIの消費電力をある程度見積ることが可能である。従来、セミカスタムLSIの消費電力は各マクロセルの消費電力、動作周波数、回路動作率(見積り値)をもとに以下の様な式により人手で算出してきた。

$$P = P_{in} + P_{bi} + P_{bo} \dots(1)$$

$$P_{in} = \sum_{i=1}^n (P_{cell} \times T_{cyc} \times G_{cell} \times K) \dots(2)$$

$$P_{bi} = \sum_{i=1}^n (P_{cell} \times T_{cyc} \times G_{cell} \times K) \dots(3)$$

$$P_{bo} = \sum_{i=1}^n ((P_{cell} + CL \times K_{cap}) \times T_{cyc} \times G_{cell} \times K) \dots(4)$$

P	: LSIの消費電力	[uW]
P _{in}	: LSI内部セル部の消費電力	[uW]
P _{bi}	: 入力バッファ部の消費電力	[uW]
P _{bo}	: 出力バッファ部の消費電力	[uW]
P _{cell}	: 単位周波数当りのマクロセルの消費電力	[uW/MHz]
T _{cyc}	: 動作周波数	[MHz]
G _{cell}	: マクロセル数	
K	: マクロセルの動作率	
CL	: 配線負荷容量	[pF]
K _{cap}	: 配線負荷係数	[uW/pF·MHz]
n	: マクロセルの種類	

セミカスタム手法ではLSI化した際の同一マクロセル間での特性ばらつきが少ないため、ライブラリ作成時に回路シミュレーション等で得られたデータからLSI化した際の特性が容易に推測できる。各マクロセルの単位周波数当りの消費電力は回路シミュレーションの結果から以下の式(式(5))を用いて求めることができる。

$$P_{cell} = I_{cell} \times V_{dd} \dots(5)$$

P _{cell}	: マクロセルの消費電力	[uW]
I _{cell}	: 単位周波数当りの電源電流	[uA]
V _{dd}	: 電源電圧	[V]

この様にセミカスタムLSIにおいて、LSI化した際の特性ばらつきが少ないという利点を利用して論理設計段階で人手による消費電力の見積りが行われてきたが、近年のように回路が大規模化してくると人手による見積りは不可能となってくる。また、各種係数の見積り具合、LSIの実動作によっては誤差が増大することになり、算出された消費電力値も信頼性の低いものになってしまう。

3. 消費電力算出の一手法

そこで我々はLSIの実際の動作に応じた消費電力値をLSIの論理設計段階において高速、高精度で得られる手法を考案した。考案した手法では単位周波数当りのLSI消費電力を各マクロセルの消費電力の総和から求めている(式(6))。マクロセルの消費電力は大別して、マクロセル固有のもの、マクロセルに接続されるネットによるもの、接続状況(ファンアウト)によるものに分けられ(図1)、それぞれの和で表される(式(7))。

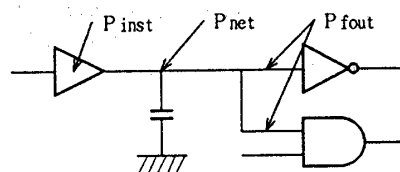


図1 マクロセルの消費電力

$$P = \sum_{i=1}^N (\sum_{j=1}^{cell} P_{cell}) / N \dots(6)$$

$$P_{cell} = (P_{inst} + P_{net} + P_{fout}) \times \delta_{env} \dots(7)$$

P	: LSI消費電力	[uW]
P _{cell}	: 各マクロセルの消費電力	[uW]
P _{inst}	: マクロセルによる消費電力	[uW]
P _{net}	: ネットによる消費電力	[uW]
P _{fout}	: ファンアウトによる消費電力	[uW]
δ _{env}	: 温度、電圧、プロセスによる変動係数	
N	: サイクル数	
cell	: マクロセル数	

Power calculating methodology for LSI logic design

Yasumasa IBUSUKI* Hitoshi NAKAHATA** Yoichi ONISHI** Yasunori IGUSHI**

* OKI micro design miyazaki Co., Ltd. ** OKI Electric Industry Co., Ltd.

マクロセルにおける消費電力は、動的な消費電力（貫通電流による消費電力）と静的消費電力（リーク電流による消費電力）を加算することにより算出できる（式(8)）。ただし、基本的なマクロセルの場合、静的消費電力は無視できるほどのオーダーであるが、外部入出力セル（バッファ部）および大規模マクロセル（メガマクロセル）に対応できる様に考慮している。

$$P_{inst} = \left(\sum_{i=1}^{i_{st}} (PDlib \times T_{cyc}) \right) + PSlib \quad \dots(8)$$

P_{inst} : マクロセルにおける消費電力 [uW]
 $PDlib$: 動的消費電力パラメータ [uW/MHz]
 $PSlib$: 静的消費電力パラメータ [uW]
 T_{cyc} : 動作周波数 [MHz]
 i_{st} : マクロセルの動作回数

ネットによる消費電力は配線容量 (CL) の充放電に伴う消費電力、ファンアウトによる消費電力は入力容量 (CF) の充放電に伴う消費電力とみることができる (図2)。

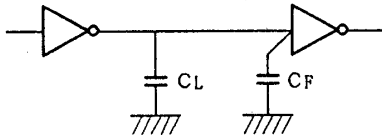


図2 配線容量と入力容量

マクロセルに接続されるネットの総入力容量 (C_{fan}) は各入力容量 (CF) の総和である (式(9))。

$$C_{fan} = \sum_{i=1}^n (CF) \quad \dots(9)$$

ここで、各マクロセルの入力容量はライブラリ内では基本セルの入力容量を基本としたファンイン係数（単位入力容量への換算係数）で表されているため、ネットの総入力容量はネット接続状況（ファンアウト状況）から容易に算出することができる (式(10))。

$$C_{fan} = \left(\sum_{i=1}^n (F_{in}) - F_o / T_o \right) \times K_{fp} \quad \dots(10)$$

C_{fan} : ネットの総入力容量 [pF]
 F_{in} : ファンイン係数 [Fo]
 F_o : 出力端子ファンイン係数 [Fo]
 T_o : ネット内の出力端子数
 K_{fp} : ファンアウト容量換算係数 [pF/Fo]
 n : ネット内のファンイン数 [Fo]

ネットおよびファンアウトによる消費電力はそのネットの状態値が変化した回数をもとに以下の式 (式(11), (12)) で求めることができる。

$$P_{net} = \sum_{i=1}^{net} \left(\sum_{j=1}^{n_{st}} (CL \times K_{cap} \times T_{cyc}) \right) \quad \dots(11)$$

$$P_{fout} = \sum_{i=1}^{net} \left(\sum_{j=1}^{n_{st}} (C_{fan} \times K_{cap} \times T_{cyc}) \right) \quad \dots(12)$$

P_{net} : ネットによる消費電力 [uW]
 P_{fout} : ファンアウトによる消費電力 [uW]
 CL : ネットの配線容量 [pF]
 C_{fan} : ネットの総入力容量 [pF]
 K_{cap} : 消費電力容量換算係数 [uW/pF·MHz]
 T_{cyc} : 動作周波数 [MHz]
 net : マクロセルにつながる総ネット数
 n_{st} : ネットの状態値変化回数

4. 手法の評価

- 我々は本手法の評価のため以下のことを行った。
- ① マクロセルの代表的な電力パラメータを回路シミュレータで抽出
 - ② LSIの実動作から各マクロセルの状態値変化を抽出
 - ③ 配線容量をレイアウトパターンから抽出
 - ④ 算出手法を具体化するソフトウェアの試作

テストケースとして2種類のLSIと3種類のメガマクロセルを評価の対象とした。メガマクロセルは外部入出力バッファを含まない内部マクロセルのみで構成されている。評価結果として以下 (表1) が得られた。

表1 評価結果

テストケース	規模[gate]	実測値[mW]	算出値[mW]	誤差[%]
LSI	30,031	169.95	139.46	-17.9
LSI	41,517	95.70	74.81	-21.8
メガマクロ	1,020	17.00	16.07	- 5.5
メガマクロ	1,308	10.55	10.64	+ 0.9
メガマクロ	3,290	22.25	23.11	+ 3.9

実測値と算出値を比較して、LSI全体で-20%前後、メガマクロセル（内部マクロセルのみの回路）で±5%前後の誤差を生じた。この誤差の原因として

- ① 各マクロセルのパラメータが実動作に対して十分に詳細化されていない
- ② 入出力バッファ部の消費電力は外部からの入力電流、電圧等に影響される
 が考えられる。このため、内部マクロセルのみを使用しているテストケースの方が誤差が小さくなっているものと推測される。

5. まとめ

我々はセミカスタムLSIの消費電力を論理設計段階で高速、高精度に算出する手法を考案したが、未だLSI全体の消費電力で20%前後の誤差が生じている。現在この誤差を最小化するため

- ① 回路シミュレータを用いてマクロセルの内部動作毎の詳細なパラメータを抽出し、消費電力算出時に的確な値を選択できるようにする
- ② LSI外部からの入力電流、電圧をユーザが自由に指定できるようにする
- ③ 配線抵抗を考慮した算出式を盛り込む

が考えられ、現在手法の改良を行っている。我々はこれらの改良で更に誤差を小さくすることが可能であると推測しており、本手法が十分実用化に耐えられるものであると確信している。