

第3世代ESシェル(ARES)を使用した論理回路検証システム

3D-6

川島仁一<sup>\*1</sup>、是枝勝志<sup>\*1</sup>、松下敏之<sup>\*1</sup>、濱田進<sup>\*2</sup>

<sup>\*1</sup>(株)東芝 府中工場、<sup>\*2</sup>(株)東芝 研究開発センター

1. はじめに

プリント板論理回路設計では、論理回路の完成後、設計基準や過去のトラブル事例などをもとに回路の論理検証を行っている。回路の複雑化および大規模化に伴い、検証するチェック項目数が膨大になるとともにチェック作業の難易度が増し、計算機による自動的な論理回路検証の必要性が高まっている。

論理検証は、2値論理図記号(コンポーネント)情報と接続情報で成り立つ回路網情報から、論理シミュレータでは発見できない設計の誤りを見つける作業である。これらの誤りは、例えば、“プルアップ抵抗の付け忘れ”、“コンデンサの容量チェック”等が挙げられ、設計基準を守っていない部分や、過去のトラブル事例と同じ部品等を回路中から見つけださなければならない。

この様な検証作業を自動化するためには、検証のための知識であるチェック項目の作成およびメンテナンスが容易で設計者自身が追加/変更できることと、回路と見つけ出したい部分の照合が高速に行えることが必要である。このために、見つけ出したい部分をグラフィカルに入力できる知識エディタと、回路の照合のための専用推論機構を持つ、ARESのグラフ照合問題向けタスク特化シェルを用いてシステムの開発を行った。

2. システム概要(図1)

本システムは、次の4つの部分から構成される。

- 回路図入力部  
回路の入力および論理検証システムの起動を行う
- チェック項目登録部  
チェック項目の登録/修正を行う
- 回路データ検証部  
チェック項目データベースをもとに、回路図エディタで作成した回路の論理検証を行う
- 検証結果表示部  
検証結果の表示と確認を行う

なお、回路図エディタはWorkview<sup>※</sup>を採用している。

2.1 回路図入力部

回路図入力部では、論理検証システムを回路図エディタのポップアップメニューに組み込み、起動が容易にできるようにした。

2.2 チェック項目登録部

チェック項目を作成するには、“各コンポーネントの接続関係(回路パターン)”、“回路パターンに含まれている各コンポーネントまたはネットが持つ機能条件(制約条件)”を定義する。照合のための推論機構はARESの側で用意されているので、設計者はチェック項目の登録を行うだけでシステムを構築できる。

(1) 回路パターンの定義(図2)

見つけ出したい誤りのある回路パターン(各コンポーネント間の接続関係)を、パターンエディタで定義する。

パターン定義は、回路図エディタで回路を書くのと同様の作業で、グラフィカルに容易に定義することができる。

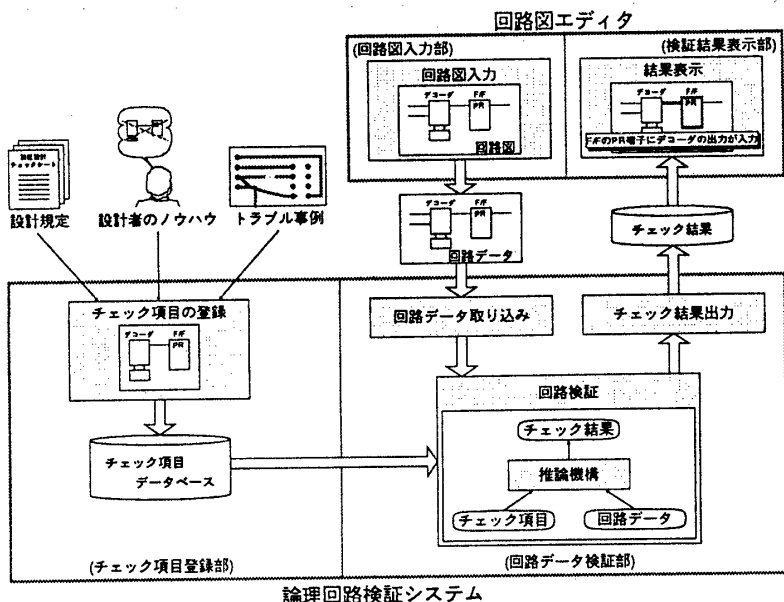


図1 システム概要

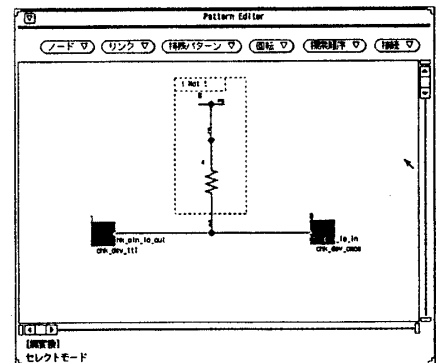


図2 パターン定義

(2) 制約条件の定義 (図3)

回路パターンに含まれているコンポーネントやネットが満たすべき条件を定義する。必要に応じてパターンエディタからウィンドウを開くなどして入力していくことができる。

制約条件には、以下の2種類がある。

(a) 各コンポーネントとネットの制約条件

各コンポーネントやネットの持つ属性値に関する条件等

<例> タイプがTTLかCMOSか、など

(b) コンポーネントやネット間の相互関係

複数コンポーネントやネットの属性値を比較する条件等

<例> 出力ピンの総電流値が入力ピンの許容電流値をオーバーロードしていないか、など

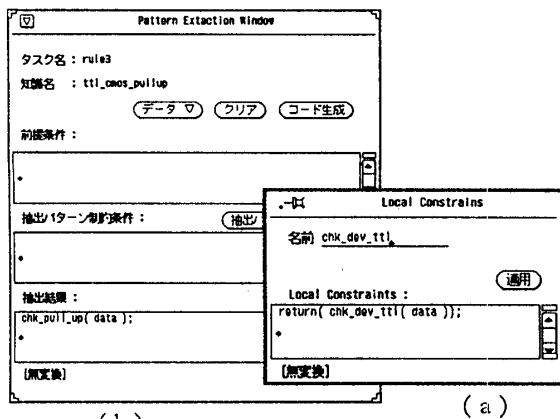


図3 制約条件定義

主要な制約条件はライブラリとして用意されているため、設計者は用意された関数を記述するだけで、容易に制約条件を定義できる。また、必要に応じてC言語で独自の制約条件を定義することもできる。

作成されたチェック項目は自動的にチェック項目データベースへ登録される。このチェック項目データベースをもとに、回路データ検証部で回路の論理検証を行う。

2.3 回路データ検証部

回路データ検証部は、各コンポーネントの属性情報と各コンポーネント間の接続情報をもとに検証を行う。

以下に、検証手順を示す。

(1) 回路データ取り込み

回路図エディタで作成された回路の各コンポーネントの属性情報と接続情報を、メモリ上に取り込む。その際、各コンポーネントデータを接続情報によって関連付けておき、回路検証の高速化をはかっている。

(2) 回路検証

回路検証は、チェック項目データベースに登録されたチェック項目と回路を照合することによって行う。

推論機構では、各チェック項目ごとに指定されたキーとなるコンポーネント(またはネット)を、回路データからサーチし、存在する場合は接続情報と各コンポーネントおよびネットの属性情報をさらに調べ、抽出すべき回路パターンかどうかを判断する。抽出した回路(エラーである回路)については、エラー情報をメモリ上に蓄える。

(3) チェック結果ファイル作成

回路検証の結果、メモリ上に蓄えられたエラー情報を、チェック結果ファイルに出力する。

2.4 検証結果表示部

検証結果表示部では、チェック結果ファイルをもとにエラーメッセージの一覧を表示するとともに(図4)、指定されたメッセージのエラー箇所を回路図エディタ上で確認できるので(図5)、検証結果の確認が容易である。

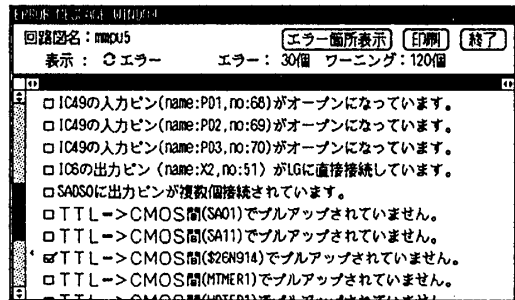


図4 検証結果一覧表示

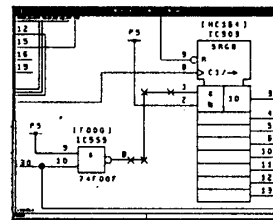


図5 エラー箇所表示

3. おわりに

本システムは、設計部門で運用し、設計ミスの早期発見および回路検証の見落とし防止がはかれ、回路の信頼性向上に貢献している。

また、ウィンドウベースでグラフィカルなチェック項目登録部により、容易に検証知識が入力でき、設計者自身でシステムを作成できる環境を用意した。

今後は、チェック項目データベースの充実と、回路検証のスピードアップをはかり、より難易度の高い回路の論理検証が行えるシステムにしていく予定である。

※ Workviewは、米国ViewLogic社の登録商標

参考文献

- (1) 田中一成、他：“第3世代ESシェル全体の構成”、情報処理学会第46回全国大会論文集、3D-3
- (2) 荒木大、他：“第3世代ESシェルにおける特定問題向け特化シェル群”、情報処理学会第46回全国大会論文集、3D-4