

1 L-3 資源共有型並列計算機“砂丘”のアクセス競合緩和法

(その効果に関する検証)

¹金崎益巳 ¹武田泰明 ²加納尚之 ¹井上倫夫 ¹小林康浩
¹(鳥取大学工学部) ²(米子高等専門学校)

1. はじめに

我々の研究室では、実験室レベルで特定ユーザが利用する数値シミュレーションマシンとして、並列計算機“砂丘”を開発している。“砂丘”は、複数のマイクロプロセッサ(μP)を密に結合したマルチμPシステムである。一般に、この種のシステムでは、メモリを共有することによる各μPの共有メモリへのアクセスの競合する機会が増し、実質的に携わるμPの数が増えないことになる。μPの接続台数が、数十~百台程度であれば、アクセスバスを分散することによりアクセス競合を回避することが可能である。共有メモリ方式は、データの授受が高速にかつ容易に行えることから、様々な処理アルゴリズムに対応できるような利便性のよいシステムの構築が可能である。本報告では、製作終了した“砂丘”のハードウェア特性の評価を行う。

2. システムの性能評価

n台のμPが同一のタスク(処理プログラム)を実行しているとき、共有メモリ本来のアクセス時間、共有バスでの信号遅延時間及びアクセス競合調停のための待ち時間が必要となる。各μPの待ち時間の累積が最大となる(均等負荷動作している)ときのシステムの性能を陽的に解析できる手法を提案した^[2]。ここでは、稼働率を純粋に計算に専念出来た時間の割合として定義する。

2.1 PUのウェイト時間と性能

共有メモリのアクセス回数がk回のプログラムを考える。そのプログラムの実行時間をT(k)[s]の用に表すと、共有メモリを一度もアクセスしないプログラムの場合、実行時間はT(0)[s]となる。これより稼働率Pを次のように定義する。

$$P = \frac{T(0)}{T(k)} \times 100 \quad [\%] \quad (1)$$

ここで、プロセッサが共有メモリをアクセスする場合、先ほどのT(k)は

$$T(k) = T(0) + k \cdot t_w \quad (2)$$

となり、式は、

$$P = \frac{100}{1 + \frac{t_w}{T_h}} \quad (3)$$

となる。これを図1に示す。

ただし、 t_w はn台のプロセッサが同一のタスクを同時に実行している時、共有バスアクセス時に各プロセッサに挿入される平均ウェイト時間である。

$$t_w = t_{Ac} + m \cdot t_s \quad [s] \quad (4)$$

$$t_{Ac} = t_B + t_A + \frac{1}{2} t_s \quad (5)$$

- t_s : 共有資源のサイクル時間 [S]
- t_{Ac} : 共有資源をアクセスするとき各μPが要する平均アクセス時間 [S]
- t_B : BCU, MTX等のアクセス時間 [S]
- T_h : タスクの平均シンクタイム [S]
(μPの共有メモリアクセス平均時間間隔)

ここで、

$$m_n = \begin{cases} 0 & (n \leq i_B \cdot n_0) \\ \frac{n}{i_B} - n_0 & (n > i_B \cdot n_0) \end{cases} \quad (6)$$

- n : 同時に動作しているμPの台数
- i_B : 共有バスのインターリーブ数
- n_0 : 同一の共有バスでアクセス競合による待ち時間の累積なしに動作できるμPの台数

$$n_0 = 1 + \frac{T_h}{t_s} \quad (7)$$

この式から平均ウェイト t_w [s]を短くするか、またはシンクタイム T_h [s]が長ければプロセッサの稼働率を低下させないで、動作させることができる。そこでシステムの並列動作時の各μPの平均稼働率を次のように表すことができる。

$$P(n, T_h) = \frac{100}{1 + \frac{t_{Ac} + m_n \cdot t_s}{T_h}} \quad [\%] \quad (8)$$

2.2 アクセス競合と性能

マルチリード・ワンライトメモリ方式では、並列稼働が可能なμPの台数及び稼働率は、メインメモリへのリードとライトのアクセス比に依存する。メインメモリへのアクセス全体を1としたときのリードアクセスの割合をrとすると、リードアクセスにおいて競合による待ち時間の累積なしに並列稼働が可能なμPの台数は、メインメモリを4ユニット設け、それぞれのリードバスを2インターリーブとしたので、

$$n_R = 8 \left(1 + \frac{T_h / r}{t_s} \right) / r \quad (9)$$

と表せる。ライトアクセスにおける台数は、

How to Decrease Memory Access Contention in The Tightly-Coupled MIMD Type Parallel Processor System "SAKYU" (Effct)

¹Masumi Kanesaki, ¹Yasuaki Takeda, ²Naoyuki Kanou, ¹Michio Inoue and ¹Yasuhiro Kobayasi

¹Tottori University ²Yonago National College of Technology

$$n_w = \left(1 + \frac{Th/(1-r)}{t_s/2} \right) / (1-r) \quad (10)$$

と表せる。(8), (9) 式の関係を図2に示す。この図から $r = 0.67$ 付近である時, 最もアクセス競合が起こりにくいことがわかる。また稼働率を表す式は,

$$P(n) = \frac{100}{1 + \frac{t_{Ac} + m \times t_s}{Th/r} + \frac{t'_{Ac} + m' \times t_s}{Th/(1-r)}} \quad [\%] \quad (11)$$

と表せる。

現在, 並列計算機“砂丘”で製作を終えている32台のプロセッサユニットを16台のバスコントロールユニットに2台ずつ接続のときの本システムの稼働率を測定した。図3にその結果を示す。×印が実測値を表している。この実測値はシンクタイムが12[μs]のプログラムで処理するデータをシステムメモリにおいた場合と, 各プロセッサ専用のローカルメモリにおいた場合の実行時間の比として求めた。図3のI印は理論値であり, 式(5)を元に計算した値である。I印の上端は, 各プロセッサがシステムメモリをアクセスするときのアクセスタイムの最短の場合を示しており, 下端は最長の場合を示している。

3 おわりに

以上, 資源共有型並列計算機“砂丘”の性能評価を行い, マルチリード・ワンライトメモリ方式の採用が効果的であり, また稼働率が理論値とよく一致することを示した。

参考文献

- [1] 井上・小林: “マルチマイクロプロセッサシステムα-16のアーキテクチャ” 情報処理論文誌. Vol. 25, NO. 4, pp. 632-639, July (1984)
- [2] 井上・小林: “α-16マルチマイクロプロセッサシステムの性能評価” 情報処理論文誌. Vol. 25, NO. 4, pp. 640-646, July (1984)
- [3] 井上・小林: “資源共有型マルチマイクロプロセッサシステムにおけるアクセス競合の調停について” 電情研報, 回路とシステム研究会資料, CAS84-206, pp. 9-16 Feb (1985)
- [4] 井上 他: “マルチプロセッサシステム“砂丘”の共有メモリアーキテクチャについて” 情報処理学会研報, ARC-79, Vol. 89, No. 99, pp. 9-16, Nov (1989)
- [5] 荒川・橋本他: “資源共有型並列計算機“砂丘” 情報処理学会研報, ARC-85, Vol. 90, No. 90, pp. 1-6, Nov (1990)
- [6] 瀬崎 他: “資源共有型並列計算機“砂丘”の制御方式の検討” 情報処理学会研報, ARC-10 Vol. 91, No. 100, pp. 77-84, Nov (1991)

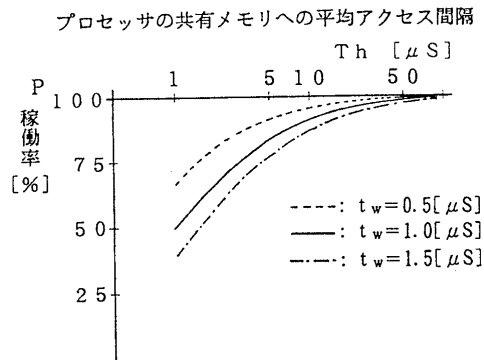


図1 プロセッサの共有メモリ利用時平均アクセス間隔と稼働率

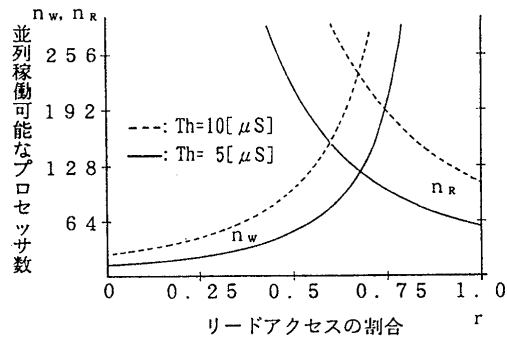


図2 メインメモリ利用時のリード・ライト比と並列稼働可能なプロセッサの台数

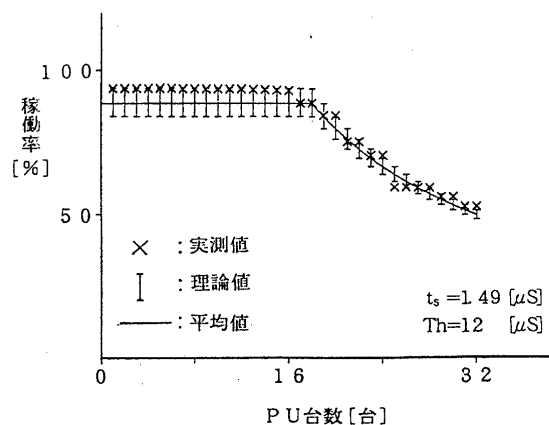


図3 並列計算機“砂丘”のシステムメモリを使用した稼働率の実測値と理論値