

3E-3

多階層論理図記法

西坂利夫¹ 鶴身栄一¹ 三善正之¹ 浜松寿² 渡辺隆晴²
 1:(株)日立製作所 2:(株)日立情報システムズ

1. はじめに

近年の計算機は、高性能、多機能化により論理規模の増大および高集積化が進み、設計工数が増加している。

従来から用いられている単一階層表現のゲートレベル論理回路図記法では、図面枚数が増大し、論理設計工数も増大する。

そこで、図面枚数増大に対しては、論理設計記述としてブール式、真理値表等を用いた機能レベル論理図を導入し、詳細論理向けには、従来のゲートレベル論理回路図との相互関係を表した多階層論理図記法を用いることにより、体系化された論理回路図記法を実現した。

2. 多階層論理図記法の内容

2.1 機能レベル論理図とゲートレベル論理回路図との対応関係表示

論理設計で記述した機能レベル論理図と、詳細な論理ゲートまで記述したゲートレベル論理回路図との間で論理の相互関係を示す必要がある。これは、論理設計時には機能レベル論理図で思考するが、論理シミュレーションおよび診断等で、詳細なレベルで論理追跡を行いたいときに必須となる。

論理図間の対応関係の表示例を図1に示す。

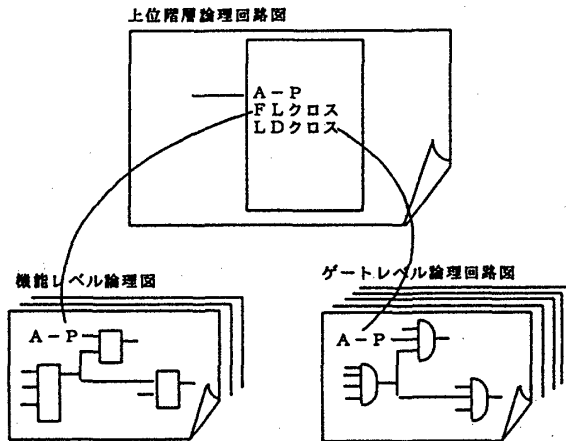


図1 論理図間の関連性表示

2.2 上位階層論理シンボルの自動生成

論理規模の増大とLSIあたりの高集積化に伴い、論理を分割して並行設計し開発期間を短縮する必要がある。LSIを搭載するプリント基板についても同様である。従来方式であると、図2に示すように各論理ブロックまたは、LSIの内部論理をブラックボックス化し、論理シンボルをライブラリに登録して運用していた。

本方式では、図3に示すように上位の論理記述ファイルから、切り口となる信号名を抽出し、自動生成した論理シンボルと共に論理回路図に表示する。

これにより、論理シンボルのデザインおよびライブラリ登録等の煩わしさを削減する。

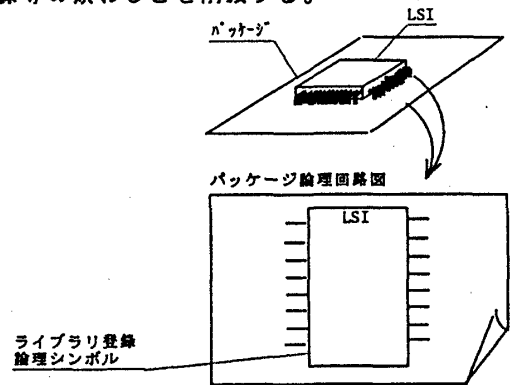


図2 ライブラリ登録論理シンボル

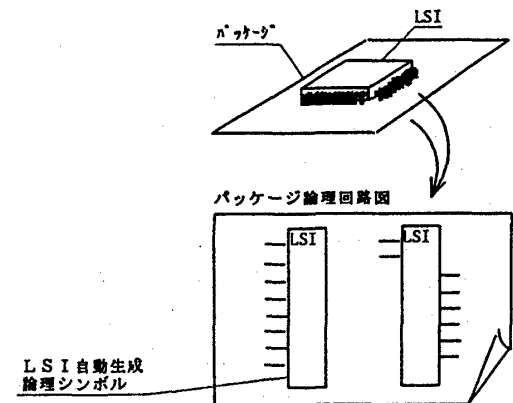


図3 自動生成論理シンボル

A Hierarchal Logic Diagram Drawing Method.

Toshio Nishizaka¹, Eiichi Tsurumi¹, Masayuki Miyoshi¹, Hisashi Hamamatsu², Takaharu Watanabe²

1:Hitachi, Ltd. 2:Hitachi Information Systems Co., Ltd.

2.3 論理回路図の重複出力削減

単一階層表現の論理回路図記法においては、図4に示すように各論理ブロック間のクロスリファレンスを作成して論理回路図上に表示する必要がある。論理変更が生じた際には論理変更後、再度クロスリファレンスを作成して論理回路図を出力するため、変更箇所以外についても再出力する必要があった。

本方式では、図5に示すように各論理ブロックを独立とし重複出力を削減する。

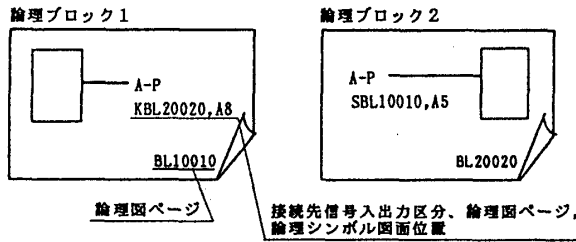


図4 論理ブロック間クロスリファレンス表示

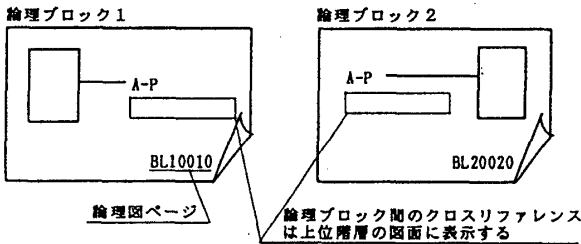


図5 論理ブロック別論理回路図表示

3. 多階層論理図記法の体系

以上、述べた内容をとりまとめて、多階層論理図記法の体系概念を図6に示す。

上位階層論理回路図上に示す論理ボックスは、下位階層論理回路図へ展開される。

上位階層から下位階層への論理追跡は、クロス①により、下位階層論理回路図上への図面位置①を示す。下位階層論理回路図から機能レベル論理図及びゲートレベル論理回路図に対しても同様である。

また、それぞれの下位階層から別の下位階層への論理追跡は、PIN INDEX LISTを用い上位階層を経由して行う。

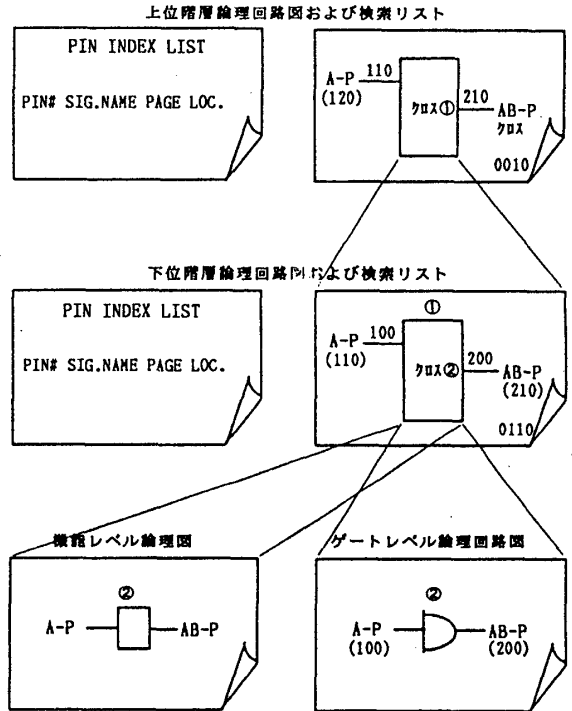


図6 多階層論理図体系概念

4. まとめ

本方式を用いて設計した場合、従来方式と比較すると推定で、以下の成果が得られた。

項目	従来方式	本方式
論理図出力 (出力ページ数)	1	0.3

5. おわりに

本方式による多階層論理図記法における今後の課題として、各論理ブロック間の論理追跡に際し、一度上位階層の論理回路図を経由する煩わしさが生じる。

これに対しては、ワークステーションのウィンドウ上で、高速に検索閲覧できるようにする等の改善が必要である。

<参考文献>

- (1) 内田 昭博他、論理回路図簡略記法に関する考察、情報処理学会第38回全国大会