

4D-3

EWS4800 エントリーモデルの グラフィックス・アーキテクチャ

福田公彦* 大野信吾** 宮内由仁** 相原真二** 藤岡郁夫**

*日本電気(株) **四国日本電気ソフトウェア(株)

1. はじめに

近年、EWSにもダウンサイジングの波が押し寄せ、小型化/高性能化されたマシンが開発されている。今回、我々はEWS4800シリーズのエントリーモデルとして、LSI化を駆使して低消費電力化を図り、アップライトをコンセプトとして筐体サイズが極小のデスクトップマシンEWS4800/210を開発した。本マシンでは、グラフィックス機能としてラスタ演算機能やFRB (FRam e Buffer) に対してのブロックライト/ページライトアクセスを制御する機能、コマンドFIFOを有するバスインターフェース機能等を有する。前述の機能については下地が119Kゲートで1μmルールのCMOS LSI (ゲートアレイ) 1チップに組み込み、グラフィックスの小型化、高性能化を実現した。

本稿では、そのグラフィックスの構成、アーキテクチャについて報告する。

2. グラフィックスの構成

グラフィックスの構成は、制御系/データ処理系としてLSI1チップ、FRBとして2MバイトのVRAM (Video RAM)、HWマーカ内蔵のD/Aコンバータ、そしてCLOCK回路とシンプルな構成を実現した(図1)。その結果として、グラフィックスは葉書大のPKG1枚で実現することが出来た。CRTの解像度は1280*1024ドットであり、従来のデスクトップEWSと同一の高解像度を実現した。また、表示色は、1670万色中256色を同時に表示できる。

3. アーキテクチャ

グラフィックスの高速化として、LSI1チップ内にラスタ演算、ブロックライト/ページライトアクセスをサポートするFRB制御、コマンドFIFOを有するバスインターフェースの機能等、グラフィックスの演算系/制御系全てを組み込んだ。

(1) ラスタ演算

FRB上のデータと上位プロセッサがハンドリング可能なデータ(メインメモリ上、FRB上)を論理演算してFRB上に戻すオペレーション等である。本機能はFRBとのバス幅を広げ、FRBに対して大量のデータを一括にリード/演算/ライトすることを可能として、高速化処理を実現した。また、ある決められたパターンとの論理演算を行う場合には、予めLSI内のパターンレジスタにそのパターンをセットしてラスタ演算を実行すれば、更に高速処理が可能である。本機能により、FRB上でのエリアのコピーや塗りつぶし、パターン描画、文字表示等を高速に行うことが可能となった。また、本機能では更に後述するページライトアクセスもサポートしているので、高速な連続ライトアクセスが可能である。尚、論理演算が不要な場合

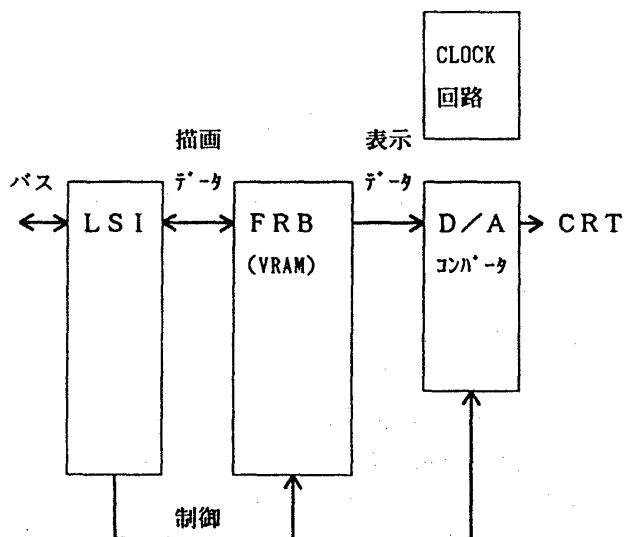


図1 グラフィックスの構成

Graphics Architecture of EWS4800 Entry Model

Kimihiko Fukuda*, Shingo Oono**, Yoshihito Miyauchi**, Shinji Aibara**, Ikuo Fujioka**

*NEC Corp. **NEC Software Shikoku Corp.

(コピーや塗りつぶし等)には、後述のブロックライトアクセスを行う方がより高速処理を実現できる。

(2) ブロックライト/ページライト

上位プロセッサから連続してFRBをアクセスする場合に、特定の条件下ではページアクセスモードに移行し、高速描画を可能とした。また、同じ色で高速に塗りつぶし等を行いたい時には、多ピクセルを1度のアクセスで塗りつぶせる、マスク機能を持ったブロックライトをサポートした。本機能により、上位プロセッサからの高速な図形描画が可能になった。

(3) コマンドFIFO

上位プロセッサからグラフィックスに対してコマンドを連続して発行した時に、上位プロセッサのコマンド発行処理よりもグラフィックスの処理時間が長い為に上位プロセッサが待たされることがあった。これを解消する為にライトアクセス時に有効となるコマンドFIFOをサポートした。本機能により、上位プロセッサはグラフィックスの処理時間が短縮され、システムとしてのスループットが向上した。

更に、グラフィックスを高速化する手法として、バスの動作周波数に依存しないFRBアクセスに最適な動作周波数を採用した。その結果、バスよりも高い周波数でグラフィックスを動作させることが出来た。但し、バスとの同期化ロスが発生するが、ライトアクセス時はコマンドFIFOが同期化ロスを吸収している。

上記(1)、(2)、(3)の施策を施すことにより、従来の当社の高速2DデスクトップEWSと同等のXベンチ性能を引き出すことができ、EWSのエントリーモデルとしては世界最高レベルの性能を達成することが出来た。

4. LSIの開発技術

本LSIの開発では、機能記述言語から自動的に回路図へ変換するツールや論理/遅延検証ツール等を駆使した。かつ、そのほとんど全てのツールをEWS4800上で実行したことにより、短時間で高集積LSIの開発を行うことが出来た。

(1) LSI開発ツール

本LSIの開発では、論理記述をFDL (Functional Description Language)で行い、論理合成を用いて回路の作成を行った。その為に従来の人手による回路図作成に比べて10倍以上の効率化を図ることが出来た。

論理シミュレーションではFDLレベルの高速シミュレーションを行ったので、従来の回路図レベルで行うシミュレーションに比べて1/6以下の時間に短縮出来た。

故障検出率用テストパターンの作成では、CLOCK信号との同時動作をチェックして自動的にパターンを修正するツールを使用し、パターン修正工数を1/10に削減すると共に高品質のテストパターン作成が実現出来た。

また、シミュレーションではLSI単体のシミュレーションだけではなく、RPM™ Emulation Systemを使用してLSIモデルとプリント基板上的実回路によりシステムレベルでのシミュレーションを実行した。その為、高品質のLSIを開発することが出来た。

(2) CAD技術による成果

前述のCAD技術を駆使することにより、以下に述べることが実現できた。

- ① LSIの高品質を確保
- ② シミュレーション期間の短縮 (従来比1/2)
- ③ シミュレーション工数の削減 (従来比1/3)
- ④ テストパターン作成工数の削減 (従来比1/2)
- ⑤ LSIの装置評価期間の短縮 (従来比1/2)

5. おわりに

以上、本稿ではEWS4800/210のグラフィックスのアーキテクチャについて紹介した。

EWS市場は年々拡大しているが、今後はますますパーソナルEWS市場が拡大していくと考えられ、より小型で高性能なEWSが要求されるであろう。

今後は、今回の開発を生かして、さらに小型/高性能/低価格なマシンを開発していきたい。また、本マシンをベースにバリエーション(液晶や高性能デスクトップEWS等)を増やしていきたい。

* RPM™は米国クイックターン社の登録商標です。
EWS4800は日本電気の商標です。