

HITAC M-880 マルチプロセッサ高性能化アーキテクチャ

7 J-5

田村恭久*、金子誠司*、山本章雄**、渡部真也**、木下俊之*

*(株)日立製作所システム開発研究所、**同神奈川工場

1.はじめに

汎用大型計算機に対する高性能化の要求に応えるため、3階層記憶の密結合マルチプロセッサにおける高性能化機構を開発し、M-880プロセッサグループに適用した。現行機のマルチプロセッサ性能を解析し、高多重プロセッサの環境においてもマルチプロセッサオーバヘッドの少ない論理方式を開発した。

2.M-880の記憶階層

M-880 モデル420(4台マルチプロセッサ)の記憶階層と各々の容量、アクセス速度を図1に示す。1次レベルキャッシュであるバッファ記憶(BS:Buffer Storage)は各IPに固有であり、演算装置から直接アクセスされる。2次レベルキャッシュであるワーク記憶(WS:Work Storage)は複数のIPから共有され、演算装置の求めるデータがBSに存在しなかった場合などにアクセスされる。主記憶(MS:Main Storage)や拡張記憶(ES:Extended Storage)は演算装置がアクセス可能な全データを格納する。BSはストアスルー制御であり、ストア処理はBSと同時にWSにも行なわれる。WSはストアイン制御であり、ストア処理はMSに即座には行なわれず、WSの不足時にWSの更新されているデータがMSに格納される。

現行のM-68xマルチプロセッサの性能を解析した結果、上記の構成では(1) WSへのアクセス、(2) MSからのデータ転送、(3) IP間の排他制御、等が性能向上のボトルネックとなることが判明した。本稿では、WSアクセスの高速化について述べる。

3.WSアクセス高速化方式

(1)WAA並列検索方式

WSは、4ウェイのセットアソシアティブ方式のキャッシュ記憶であり、WAA (Work storage Address Array) と呼ぶタグメモリを備える。WSより上位のキャッシュ記憶であるBSがストアスルー制御であるため、WSへのストア処理が頻繁に発生する。そしてそのストア処理の全てでWAAが検索されるため、WAAのビジ-

率が高くなる。特にマルチプロセッサ構成ではWAA検索のための待ち時間が増大し、性能低下を招く。そこで、これを解決する高性能化方式を提案した。

まず、WAAを複数面設けて並列検索することで、WAAのビジ-

率を低減させた。次に、BSがストアスルー制御であることを用いて、WAAの検索結果を再利用する方式を提案した。ストア処理は、BS→WSにおけるデータ転送のバンド幅が8バイト(B:Byte)であることから、同一データのストアであっても8B単位に分割して処理される。一方、WSの登録単位(ラインと呼ぶ)のサイズは256Bであり、異なるデータアドレスであってもこの同一ライン内のWAA検索はWAAの同一箇所を検索することになる。そこで、以前のWAA検索結果を保存し、これと同一ライン内のストア処理であればこれを再利用する同一ラインストア(SLST:Same Line Store)方式を提案した。この方式によると、WAA RAMの搭載量は増加させずに検索のスループットを向上させることができ、コストパフォーマンスが良い。

SLST方式の有効性を検証するために、実際の稼働環境での連続する同一ライン内のストア処理の割合を、

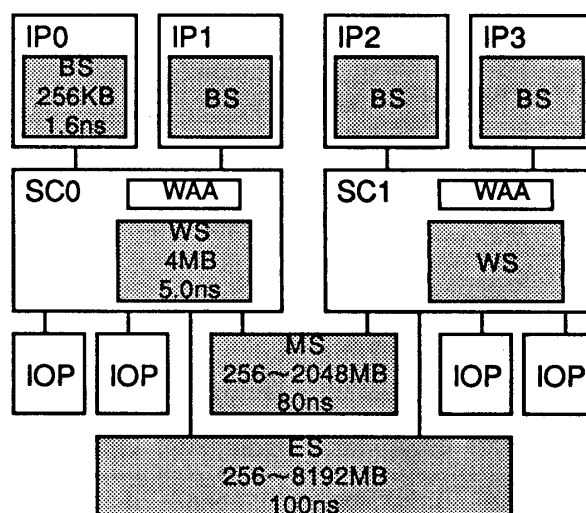


図1 M-880 モデル420の記憶階層

命令トレースの解析により算出した。結果を表1に示す。表に示すように、ストア処理の約80%がSLST処理を適用可能なものであることがわかった。

(2)SLST方式の評価

WAA面を1面から3面、SLST方式による検索面を0面から2面設けた場合の、それらの組み合わせによるビジー率を、シミュレーションにより評価した。ハードウェア構成はWAAに最も負荷のかかる、3台のIPがSCに接続された構成である。また、ソフトウェア負荷にはストア処理の多いオンライントランザクション処理を選んだ。

評価結果を表2に示す。ここでWAAが1面の場合、SLST 0面では明らかな過負荷状態であり、SLSTを1面付加してようやく動ける程度である。従って、WAAは2面以上必要である。一方、SLSTを2面備えた場合、WAAの面数にかかわらずSLST 1面の場合とビジー率はほとんど変化しないため、SLSTは1面で充分である。解析によると、WAAのビジー率が60%を超えるとWAA待ち時間が急激に増加するので、ビジー率をこれを下回る必要がある。以上の結果や実装上の制約などを考慮して、M-880ではWAA 2面、SLST 1面の検索方式を採用した。

4.マルチプロセッサオーバヘッドの削減評価

M-880マルチプロセッサにおいて、前述の各ボトルネック要因について方式改善を行なった。また、ソフトウェア面からマルチプロセッサ利用方式の改良を行なった。この結果、従来と比較して図2に示すオーバヘッド削減の見通しを得た。

5.おわりに

3階層記憶の密結合マルチプロセッサにおいて、WSアクセス高速化を含む高性能化方式を開発した。これにより、従来と比較して性能劣化の少ない高多重マルチプロセッサを構成する見通しが得られた。開発した方式はM-880プロセッサグループに適用した。

[参考文献]

- 1.山岡、久保、中村：M-68xにおけるメモリシステム、情報処理学会コンピュータアーキテクチャシンポジウム論文集 1988年5月

表1 同一ラインストア率

| 動作環境 | 同一ラインストア率 |
|-----------|-----------|
| OSスーパーバイザ | 60% |
| 通信管理 | 77% |
| オンライン | 72% |
| アプリケーション | 89% |
| 平均 | 80% |

表2 組み合わせによるWAAビジー率の評価

| WAA \ SLST | 0 | 1 | 2 |
|------------|-------|-------|-------|
| 1 | - | 72.8% | 72.5% |
| 2 | 87.0% | 54.0% | 53.8% |
| 3 | 57.9% | 35.3% | 35.3% |

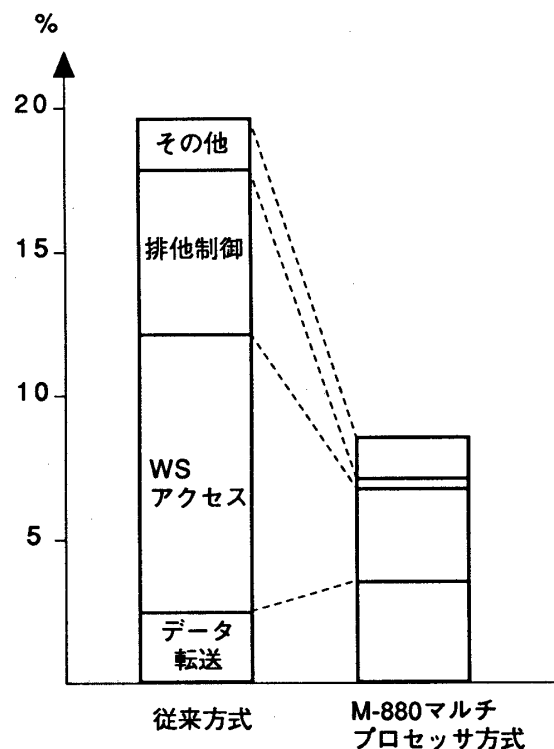


図2 マルチプロセッサにおけるオーバヘッド削減の効果