

# LSI補修設計自動化システム

## 5J-5

鈴木勝喜 長尾葉介 石井建基 佐藤康夫 浜本正人 高橋幸治 谷口富夫  
(株)日立製作所 日立ソフトウェアエンジニアリング(株)

### 1. はじめに

近年電子計算機の小型化、高集積化、低価格化を実現する為、搭載部品は全LSI化されている。超大型計算機では数百品種のLSIが開発され、試作評価を繰り返して調整を行っている。例えば4層配線LSIを再試作するにはマスク作成から完成まで数週間を要するため調整期間が長期化する問題があった。この対応として、LSIチップ上でFIB<sup>1)</sup>(集束イオンビーム)とレーザCVD<sup>2)</sup>(化学気相成長)を使用して配線を直接切断、接続することで不良発見から対策LSI組込までを数日で可能とする技術<sup>3)</sup>が必要不可欠とされた。

今回、上記LSI配線補修技術の一つとして配線補修時における論理、実装情報の作成、検証を行う自動化システムを開発したので報告する。

### 2. LSI補修概要

LSI補修とは、LSIチップ上でFIBとレーザCVDを使用して配線を直接切断、接続することで不良対策を行うことである。例えば、図1(1)の論理図に示すよう内部論理の信号名SIGAをハイクランプする論理変更を実施したい場合既存の配線を切断後にハイクランプ用のゲートに接続を行えばよい。この実装情報を二次元のXY座標系で表現したのが図1(2)のXY図面である。このXY座標系を使用して実際の切断位置、接続位置、接続用の配線(ジャンパ線:レーザCVDによるモリブデン形成配線)経路、ジャンパ線と電源層を分離する切欠き情報等を表現する。この情報を補修装置を制御するミニコンに渡して実際に補修を実施する。図2に補修されたLSIの断面図を示す。

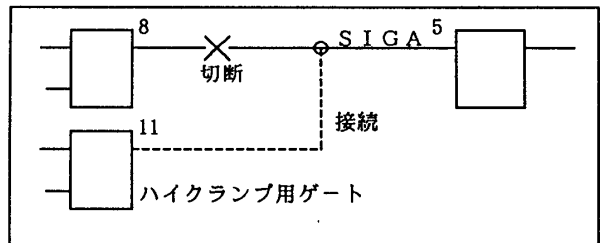
### 3. LSI補修設計自動化システムの構成

LSI補修設計自動化システムの構成は図3に示す通りである。

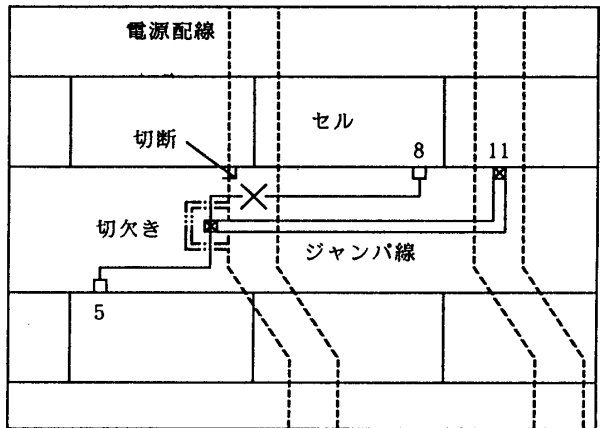
まず第一に、補修考慮のLSI設計を行う必要がある。考慮点1としてチップ上に論理構成に関係しない予備ゲート、ラッチを配置配線に影響ない範囲

On-chip modification design automation system for LSI's

- † Katsuyoshi Suzuki      † Yoosuke Nagao
- † Tatsuki Ishii            † Yasuo Satou
- † Hamamoto Masahito    † HITACHI Ltd.
- ‡ Kouji Takahashi        ‡ Tomio Taniguchi
- ‡ HITACHI SOFTWARE ENGINEERING CO.,Ltd.



(1) 論理図



(2) XY図面

図1 LSI補修概要

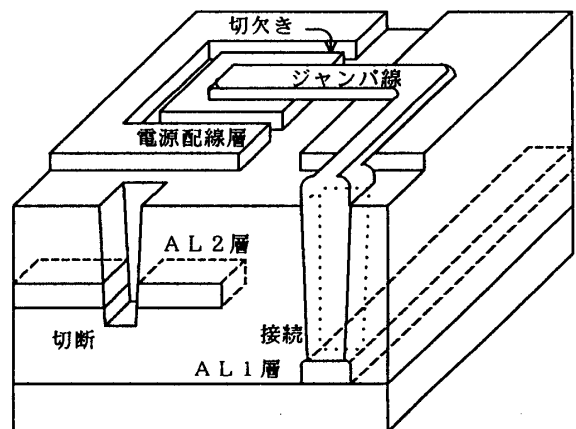


図2 補修LSI断面図

で埋込んでおくことにより、変更論理を容易に実現可能とすることができる。考慮点2として各配線に1ヵ所以上隣接配線との間隔が広い場所及び最上位配線層への引き上げを行っておくことにより<sup>4)</sup>、加工時に隣接配線を過剰切断したり上層配線が障害になる等の問題が減少して加工時の歩留まりを向上させることができる。

第二に変更論理が実際にチップ上で補修可能であるかを事前に評価する必要がある。例えばある配線の切断を行うという論理変更を決定しても、実装データを作成する段階で、その配線上空の電源端子等が障害となり補修不可という場合が発生する。この結果もう一度別の変更論理を考えるという作業の後戻りが発生して補修設計期間が長期化する問題が発生する。LSI補修では、不良発見から補修装置へのデータ引渡しまでの期間を極力短期間にしたい。この対応策として実装前に補修の可否を評価するシステムを開発<sup>5)</sup>した。また実装データ作成時にこのシステムを使用することで補修箇所を容易に決定することが可能となった。

第三に変更論理について論理制約違反がないか、論理が正しいかをシミュレーションする必要がある。例えば図4に示すようにWORネットの切断時、切断により分割された片方のネットには終端抵抗が付いていないことになる。このような場合は予備ゲートの予備終端抵抗を付加する必要がある。

第四に切断、接続等の実装情報の登録、及びレイアウト検証を行うシステム<sup>6)</sup>が必要とされる。これを支援するシステムとして静電プロッタによるXY製画、WSによるグラフィック表示機能がある。レイアウト検証システムについてはチェック漏れがあると即加工不良になるため高信頼性が必要とされる。この対応策として全ての加工ルールをライブラリ化して不良対策を行った。

第五にホスト計算機上で作成した補修データを補修装置を制御するミニコンに引き渡しFIB、レーザーCVDにより補修を行う。補修機での加工の終わったチップは診断等の検査終了後、組み立てを行い調整中の計算機に搭載される。

#### 4. おわりに

本システムにより不良発見から補修LSIを調整中の計算機に搭載するまでの期間を従来の十分の一以下とすることができた。本システムは当社新製品M880他の開発に適用を行い、開発期間の短縮に大きく寄与した。

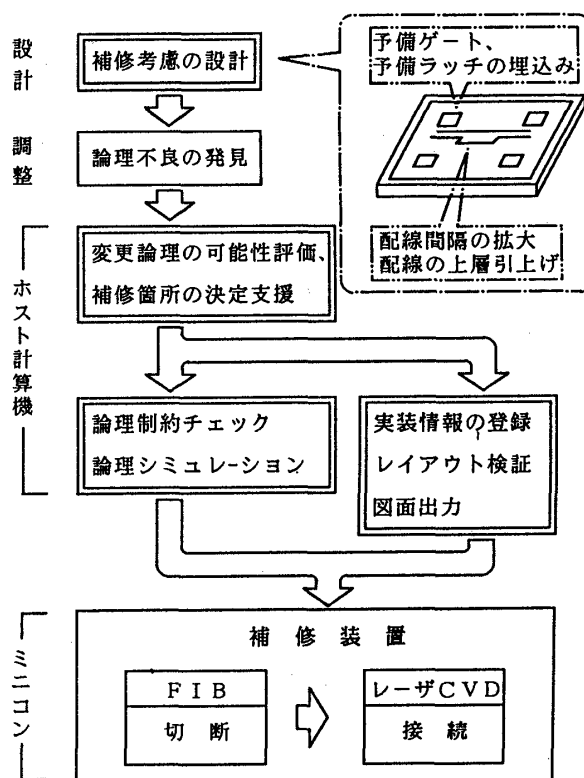


図3 補修設計自動化システムの構成

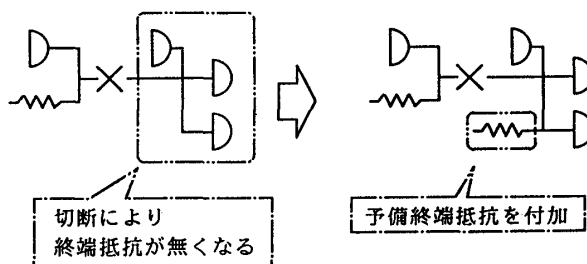


図4 WORネットの分割

#### 参考文献

- 1) 伊藤文和：LSIのオンチップ配線修正システム(1) 第50回応用物理学会学術講演会予稿集P510(1989.9)
- 2) 本郷幹雄：LSIのオンチップ配線修正システム(2) 第50回応用物理学会学術講演会予稿集P510(1989.9)
- 3) 高橋貴彦：LSIのオンチップ配線修正システム(3) 第50回応用物理学会学術講演会予稿集P510(1989.9)
- 4) 川島良之：LSI補修パターン整形システム 第42回情報処理学会全国大会論文集(1991.3)
- 5) 谷口富夫：LSI補修データ作成支援システム 第42回情報処理学会全国大会論文集(1991.3)
- 6) 中嶋努：LSI補修データチェックシステム 第42回情報処理学会全国大会論文集(1991.3)