

- (b) ● CR_h の示すアドレスで RP 中のデータを SB に書き込む。
- OM の tail 部に CR_h の値を書き込む。(パケットが一つも到着していなかった場合は head 部にも CR_h の値を書き込む)
 - OM の状態フラグを書き換える。
 - CR_h を次の空き領域を指すように書き換える。
2. ペアオペランドが到着しているとき(リードモード、SB からオペランドを読みだし命令パケット IP を生成する)
- (a) OM の head の示すアドレスで SB を読み出し、パケットストリームの先頭要素と次の要素へのポインタを得る。
- (b) ● OM の head の値を CR_r の示すアドレスで SB の Next link 部に書き込み
- OM の head の値を CR_r に書き込む。
 - もし head==tailであったならば、OM の到着フラグを書き換え、そうでなければ、OM の head を次のパケットを示すように書き換える。
 - IP を生成する。

以上のような処理を行えばパケットストリームを SB を用いて管理することができる。しかし、上記のように多数のステップを踏むためにメモリアクセスの回数が増え、命令パケット (IP) の生成に要する時間が増大する可能性がある。データフローマシンはもともとメモリアクセスの回数が多いためこれは問題である。この問題に対処するために我々は Dual Port memory を用いてメモリユニットをパイプライン化し、メモリアクセスの増加による IP 生成の遅れを抑えることにした。以下このパイプラインについて述べる。

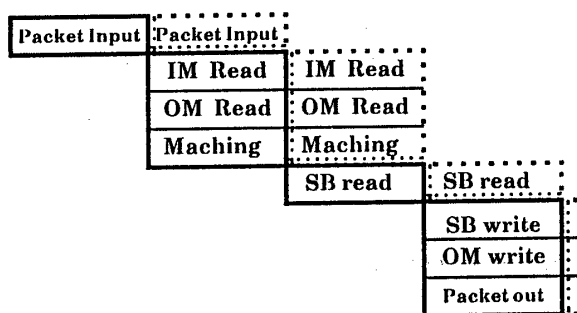


Fig2 命令読み出しパイプライン

3.2 命令読みだしパイプライン

上記のようにストリームバッファによるパケットストリームの管理は、メモリアクセスの増加を招く。これによる IP 生成の効率低下を防ぐには OM, IM, 及び SB へのアクセスをパイプライン化するのが有効である。Fig2 にパイプラインのタイムチャートを示す。

このパイプラインではインターロックを避けるために Dual Port RAM を用いている。IM は第 1 ステージでアクセスされるだけなので問題はないが、OM は第 1 ステージと第 3 ステージで、SB は第 2 ステージと第 3 ステージで同時にアクセスされるため、Single Port のメモリではアクセス競合が発生するからである。

また、第 3 ステージでは SB が Data 部と Next link 部別々のアドレスでアクセスされるのでこの二つを独立させている。

上記のようなパイプラインの構成によってインターロックを回避し、IP 生成の効率を高めることが可能になる。

4 ハードウェアコストと速度に関する考察

本稿で述べた機構を実現するのに必要なハードウェアは次のようになる。ここでは IM, OM, SB は各々 64kword として考察を行っている。

IM 幅 61bit × 64kword。

OM (状態フラグ 3bit, head, tail 各々 16bit) × 64kword。

SB (Data 部 32bit, Next link 部 16bit) × 64kword。

従来方式では OM の head, tail 部に相当する部分にオペランドを格納していたので、本稿の方式を取ることによる増加は SB の部分で、48bit × 64k である。ただし、OM および SB は Dual Port RAM を使用するためこの部分の配線量は Single Port の RAM を使用する場合に比べて増大している。また、SB の Data 部と Next link 部は独立にアクセスされるため配線量は更に僅かながら増大する。

速度的には既に述べたように、ストリーム処理を行なうことによる遅れはパイプライン化によって完全に回避されている。また、Dual Port RAM の使用によってインターロックは発生せず、パイプライン化の効果が十分に発揮され、IP 生成の効率が改善されている。

以上の考察により、必要なメモリの容量は増大するが制御構造は比較的単純であり、ストリーム処理の有効性と IP 生成の高効率化により、十分なメリットがあると考えられる。

5 まとめ

入出力処理の比率が高い実時間信号処理においてストリーム処理は非常に重要である。

本稿では新たにストリームバッファを設け、Dual Port RAM を用いてパイプラインを構成し処理速度の低下を招くことなくストリーム処理を実現できることを示した。

6 参考文献

- (1) 谷口, 雨宮: "画像処理と理解のための自律型非同期超並列プロセッサ AMP", "画像理解の高度化と高速化" シンポジウム講演論文集, pp.53-58(1989).
- (2) R. Taniguchi and M. Amamiya: "AMP: an Autonomous Multi-Processor for Image Processing and Computer Vision" in Proc. 10th ICPR, IEEE Computer Society Press, Vol. II, pp.497-500(1990)