

# 5 T-8 高速LAN通信制御装置の性能に関する一考察

水谷美加 平田哲彦 横山達也 寺田松昭

(株)日立製作所システム開発研究所

## 1. はじめに

伝送速度の高速化が著しいローカルエリアネットワーク(LAN)を使った分散環境では、ユーザに提供されるエンドツーエンドの実効データ転送スループットが、LANの伝送速度に見合っていないことが問題となっている。この要因の大部分は、計算機内での通信制御処理オーバーヘッドによるものである。上記問題解決のため、下記のアプローチにより、研究が進められている。

- (a) 通信制御処理の高速化方式(通信制御処理のハードウェア化など)の提案
- (b) 高速なネットワーク向けの新プロトコルの提案

本稿では、OSI通信プロトコルのレイヤ2~4を高速に処理する通信プロトコル高速処理プロセッサ[1]を実装した高速LAN通信制御装置[2]を100Mbpsの伝送速度を持つFDDIに適用した場合のデータ転送時間の内訳に焦点を当て、性能についての考察を行う。

## 2. 高速LAN通信制御装置の概要

高速LAN通信制御装置は、計算機の内部バスに直接接続される装置であって、①計算機とのインタフェース処理を司る計算機インタフェース部、②通信プロトコル処理部、③ネットワーク伝送路のインタフェース制御を司る回線制御部から構成される。

高速なネットワーク伝送路のスループットに見合った性能を得るためになされた高速LAN通信制御装置の工夫点を次に示す[2]。

- (1) データ経路と制御経路の分離により、バス競合の抑制を行う。
- (2) マルチプロセッサにより、計算機インタフェース処理、通信プロトコル処理、回線制御を独立に動作させ、スループットの向上を図る。
- (3) 通信プロトコル処理部(OSI通信プロトコルレイヤ2~4)に、高速に通信プロトコル処理を実行する通信プロトコル高速処理プロセッサを適用する。

## 3. 高速LAN通信制御装置の性能評価

### 3.1 性能評価時の実測モデル

高速LAN通信制御装置の構成方式の有効性の確認、性能評価のため、それをFDDIに適用した実験システムを作成した。図1に示すように、高速LAN通信制御装置を実装した計算機2台により、FDDIのリングを構成し、両計算機間でデータ転送を行った。高速LAN通信制御装置に適用した具体的な通信プロトコルは、トランスポートクラス4、CLNP(Connectionless Network Protocol)、LLCタイプ1という、主にLAN環境で用いられる組合せである。

図2にデータ転送時のシーケンスを示す。トランスポートコネクションを1本設定し、このトランスポートコネクション上で双方向にデータ転送を行い、高速LAN通信制御装置ユーザレベルでの転送時間を測定した。測定時の条件を下記に示す。

- (1) 高速LAN通信制御装置ユーザレベルの1つのデータ送信要求が1つのトランスポートデータバケットに相当する。
- (2) 1つのトランスポートデータバケットに対し1つのAKバケットを返送する。

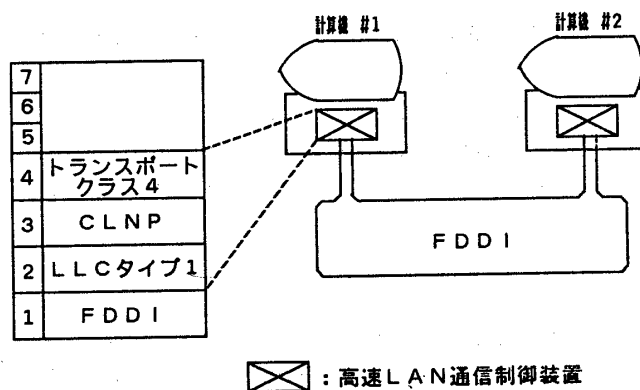


図1 実験システムの構成

(3) 1度に送信可能なトランスポートデータバケット数(クレジット値)を15とする。

(4) データ転送に関しては、チェックサムの計算を行わない。

さらに、計算機と高速LAN通信制御装置間の転送データコピーを行うDMACが、実験システムに使用したもののより高速である場合の高速LAN通信制御装置のデータ転送時間を次の方法で測定する。DMACによる転送データコピー処理時間を机上計算し、その時間だけ、実験システムのDMACを起動する。DMAC起動完了後、転送データのコピーが終了したと仮定し、データ転送処理を行う。データを受信した側でも、同様にDMACを起動する。

2.2 評価結果

測定したデータ転送時間から求めた正規化(伝送路へのデータ伝送時間により正規化を行った)転送時間を図3に、データ転送時間の内訳を図4に示す。

正規化転送時間は、1MB/sよりも16MB/sのDMACを使用した場合、約1/5~2/5と短縮される。データ転送時間の内訳に関しては、1MB/sのDMACを使用した場合、全体のデータ転送時間の83%がDMACによる転送データコピー処理時間であるのに対し、16MB/sの場合、通信制御処理時間が全体の60%以上となる。DMACの性能を向上させると、データ転送時間を支配する処理が、DMACによる転送データコピー処理から、通信制御処理へと変化している。これらより、下記のことが言える。

- (1) 計算機と高速LAN通信制御装置間の転送データコピー処理が、高速LAN通信制御装置の性能に大きな影響を与える。
- (2) 通信制御処理において、処理時間の70%以上が計算機インタフェース処理や回線制御処理によるものであり、一般に性能に大きな影響を与えられている通信プロトコル処理は、通信プロトコル高速処理プロセッサなどの導入により、全体の25%程度に低減できている。

4. おわりに

高速LAN通信制御装置をFDDIに適用した実験システムを用いて、データ転送時間の内訳を調べ、高速LAN通信制御装置の性能について考察した。

<参考文献>

- [1] 横山 他：通信プロトコル高速処理プロセッサの方式提案，第41回情報処理学会全国大会(4Q-7)
- [2] 平田 他：高速LAN通信制御装置の構成に関する一考察，第42回情報処理学会全国大会

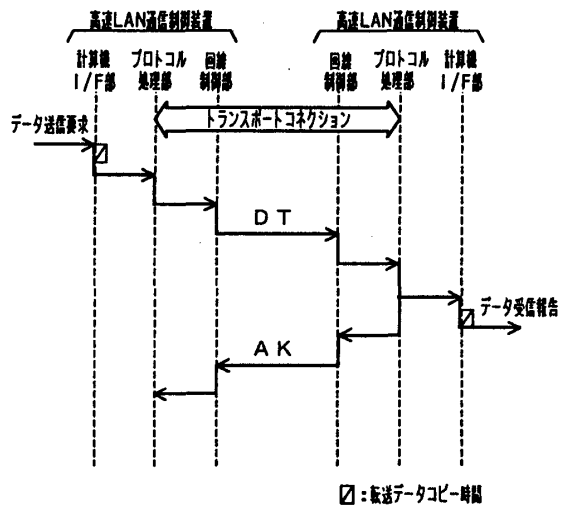


図2 データ転送時のシーケンス

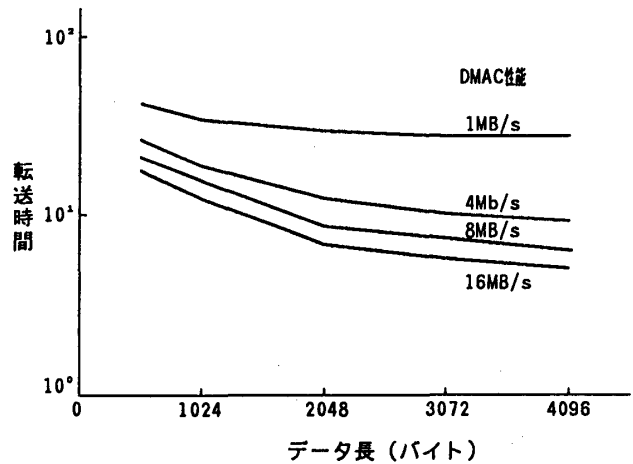


図3 転送時間

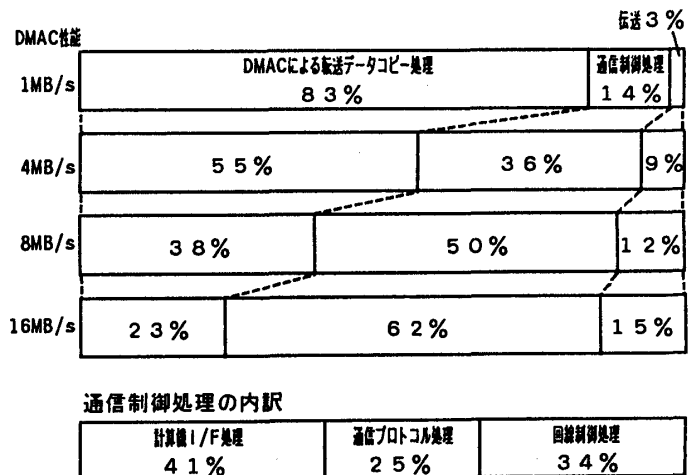


図4 データ転送時間内訳(データ長4Kバイト)