

5P-4

並列分散システム Lilac の構成

安田 弘幸、實藤 隆則、前川博俊
ソニー(株) 総合研究所

1. はじめに

我々は、記述された並列性と実際の並列計算との対応性を高め、効率のよい並列分散処理を実現するシステム Lilac の開発を行っている。現在、記号処理分野への適用を考慮した実験システムを開発中であり、その構成要素である Evaluation Unit (EU) が稼働している^[1]。本稿では、システムの特徴的な基本アーキテクチャと実験システムの構成について述べる。

2. 並列分散処理システム Lilac

並列処理を行うためには計算をその処理単位に分解する必要がある。これには、ハードウェア上での計算プロセスからアプリケーションのデータに至るまで、様々な階層の分解が考えられる。従来の並列処理では、その並列性は他の階層に依らず各階層内で保持できるのが一般的である。このような手法では階層間の処理が他の階層において不透明であり、ユーザによって記述された並列性とハードウェア上での実際の計算との対応性が良くなく、処理効率の低下を招く可能性が高い。

我々は、分解された並列の処理単位を計算の資源として捉え、この資源を計算の基本要素とするアーキテクチャに基づいた並列分散処理システム Lilac を開発している。Lilac ではプログラム開発者がアプリケーション上に表現した並列性や分散処理記述をハードウェアの並列動作に反映しやすく、各階層における並列処理単位を資源という形で効率良く計算できることが期待できる。

一般に、並列処理のために分解した処理単位に対する計算の機能は異なるものであることが考えられる。したがって、この処理単位を計算機のハードウェア要素に割り当てたとき、その計算の機能を動的に計算機資源に割り当てることができれば、さらに全体の処理効率を高めることができる。我々はこの計算機能の動的な割り付けを計算機能の動的配置と呼ぶ。Lilac は並列処理の単位を資源として効率よく扱うとともに、計算機能の動的配置を行い計算機資源の有効利用によって処理効率を向上させ、計算の高速化を実現することを目的としている。

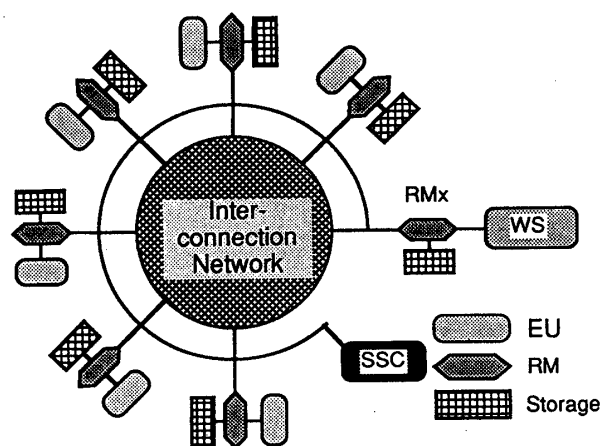


図1. Lilacの構成

3. Lilac の基本アーキテクチャ

Lilac のアーキテクチャは、すでに我々が提案している計算の資源と評価に基づくアーキテクチャ ACRE^[2] に基づいて設計した。ACRE は計算の実行時における計算データとメモリ管理やプロセス管理などを資源、計算を実行する過程を評価としてそれぞれ認識し、これらをモジュールとして具現化するアーキテクチャである。ACRE を用いることにより、計算資源として捉えた並列処理の単位を ACRE での資源に対応させ資源間で情報伝達を行い、並列処理効率の向上と並列処理システムの記述性の向上をはかることができ、Lilac のシステム構築が容易に実現できる。

資源は、データの静的表現であり、内部では資源の管理などの処理がなされるがこれは評価からは見えない。評価は資源の動的振る舞いであり、資源に対して変化を与えるものである。

4. Lilac の構成

Lilac は、ACRE に基づく Processing Element を複数台有する並列分散処理システムである(図1)。PE の内、ACRE での評価に相当する部分が Evaluation Unit (EU)、資源に相当する部分が Resources Unit (RU) である。資源

は既存技術で実現するため、Resource Manager (RM)と Storage で構成した。外部とのインターフェイスは EU のかわりに Workstation (WS) などを接続して行う。このための RM が RMx である。さらに記憶領域の拡張のために二次記憶を制御する Secondary Storage Controller (SSC) を備えた。

5. 要素プロセッサ EU

一般に記号処理計算機では、数値的な演算よりも、ポインタ操作などのメモリアクセスや、データの内容による分岐などの命令の実行頻度が高い。Lilac システムにおいて、評価を実現する役割を持つ EU では、このような操作を効率良く実行することが必要不可欠である。

EU は、64bits・64KwordsのWCSを持つマイクロプログラム制御のプロセッサである。上記の要求を満たすため、EU には以下のような機構を実現した。

5.1. 高性能スクラッチパッド・メモリ

一命令で読み書き可能な32bits・64Kwordsの大容量スクラッチパッド・メモリ(SM)を持つ。SMは、その領域の一部が汎用レジスタファイルとして予約されており、直接アクセスを行なえるほか、ポインタレジスタにより、間接アクセスを行なうこともできる。ポインタ・レジスタによるアクセスには、ポインタの自動増減やオフセット付きアクセスの機能があるため、手続きの呼び出しなどにおけるデータスタックなども効率良く実現できる。ポインタ・レジスタは4個用意し、複数のスタックを実現する。

さらに、ポインタ・レジスタ毎にハードウェアによるアドレス検査機構を持ち、指定された範囲外の領域へのアクセスに対して割り込みを発生することができる。これによって、SM 上に実現されたスタックのオーバーフロー/アンダーフローのチェックを、通常のスタックアクセス時の効率を犠牲にすることなく行なえる。

5.2. テーブル参照による多方向分岐

多様なデータに対し、その種類に応じた柔軟な処理を実現する一つの手段として、テーブル・ルックアップによる多方向分岐機能を持つ。テーブルは32bits・64Kwordsの容量を持つシステム・スタック(SS)上にとられ、命令毎に指定できる。テーブルのインデックスとしては、任意のレジスタから、4bitsあるいは8bitsのフィールドを抽出したものをを用いる。この機能により、例えばタグ付きデータを処理する場合のディスパッチは一命令で記述できる。さらに、分岐条件の指定を組み合わせることも可能である。

5.3. その他の機能

以上のような機能に加え EU では、ページテーブルによる WCS の仮想記憶化や、部分的ではあるが、命令レベルの並列処理機能なども実現した。WCS の仮想記憶化によって、EU の機能を動的に拡張することができるなど、評価を実現するにあたっての柔軟性や高速性を狙っている。

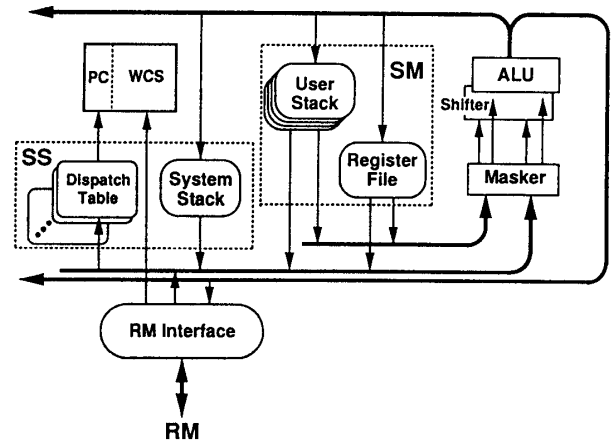


図2. EUの構成

6. おわりに

計算における評価と資源という見方に基づいたアーキテクチャを持つ並列分散システム Lilac の概要と構成を述べた。また、Lilac システムにおいて評価を担当する構成要素である EU について、その特徴を挙げて概説した。

EU は、テスト環境上で、Lisp 1.5 や CLOS サブセットなどの処理系を実装し、単体での動作の確認を終えた。現在、RM、RMx を含んだ Lilac 最小システムを製作中である。今後、これらのシステムを用いて Lilac アーキテクチャの評価、ACRE モデルの有効性の検証を行っていく。

謝辞

本研究の遂行にあたっては、福田譲治室長をはじめとする当研究室のメンバーの支援を受けた。特に Lilac のアーキテクチャに関する沢田佳明、榎本隆昭両氏との議論は大変有益であった。

本研究の機会を与えて頂いた当社総合研究所の宮岡所長、ならびに総合研究所情報通信研究所の松田所長に感謝する。

【参考文献】

- [1] 安田弘幸 他: 計算資源指向型並列分散処理システム—Lilac—, 情報処理学会研究会資料, SYM56-2 (1990).
- [2] 前川博俊 他: 計算における評価と資源に基づくアーキテクチャ, 情報処理学会第40回全国大会, 5L-1, pp.1225-1226 (1990).