

回路図インタフェースにおける論理検証の一手法

3M-8

吉永 和弘 小池 豊

沖電気工業株式会社

1. はじめに

LSI化を考慮していない論理回路図をインタフェースデータとしてカスタムLSI化する場合、レイアウトや性能を考慮したLSI用回路図に変更する必要がある。

本稿では、論理回路図をLSI用回路図に変更する理由および論理回路図の変更作業の前後で誤りがないことを検証するための手法について述べる。

2. 論理回路図変更の理由

論理回路変更が必要な理由は、論理回路図に省略記法を用いている場合と、論理回路図がLSI化を考慮して設計されていない場合である。省略記法を用いる理由は設計簡易化のためであり、LSI化を考慮していない理由は、論理回路設計者にLSI設計特有の知識がないためである。

これらの論理回路図変更の例を以下に述べる。

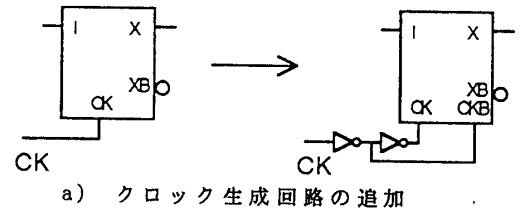
- 1) クロック信号を省略した場合のクロック生成回路の追加(図1-a)
- 2) 回路の駆動能力を上げ、LSIの動作を保証するためのバッファの追加(図1-b)
- 3) レイアウト設計上、反転信号がレイアウト的に近傍にある場合の反転信号を直接使用したインバータの省略およびAND/OR変換(図1-c)
- 4) レイアウトの繰り返し性を高めるための同一機能の繰り返し回路への変更(図1-d)

3. 回路図比較システム

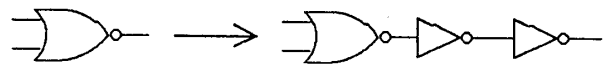
論理回路図変更が正しく行われたかを検証するために、インバータの追加変更に着目した回路図比較システム(SVS)を開発した。以下に回路図変更誤り検出の仕組みおよび処理概要を述べる。

3.1 SVSの仕組み

論理回路図とLSI用回路図の照合の仕組みを説明する。論理回路図とLSI用回路図を直接比較する方式では現実的ではないため、論理回路図・LSI用回路図のそれぞれに対し、簡易的論理合成処理を行ない最適化された状態にして、ネットリストの比較を行なう。最適化された状態で比較を行なうため、論理回路図とLSI用回路図が表現上異なっても、論理的に等しければ不一致にならないため照合が可能となる。



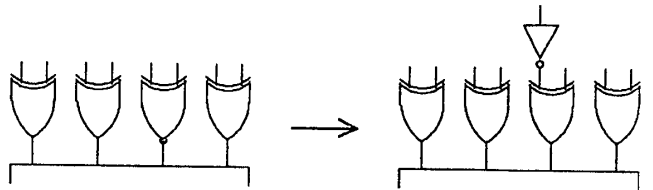
a) クロック生成回路の追加



b) バッファの追加変更



c) インバータの省略およびAND/OR論理の変更



d) 同一機能の繰り返し回路への変更

図1 論理回路図からLSI用回路図への変更

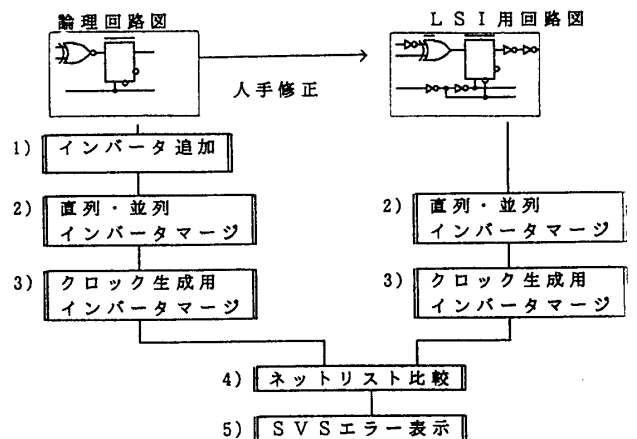


図2 SVSの概略フロー

A Logic Verification Method for Schematic Interface

Kazuhiro YOSHINAGA, Yutaka KOIKE

Oki Electric Industry Co., Ltd.

3.2 処理概要フロー

SVSの概略処理フローを図2に示す。SVSは大きく5つの部分からなり、1)から3)までは、ルールベース手法を用い、4)、5)は手続き的手法を用いている

1) クロック生成用インバータの追加

論理回路図のクロックドゲートに対し、クロック生成用インバータの追加を行う(図3)。それは、クロックドゲートにクロック生成用のインバータが記述されていないためである。

2) 駆動能力向上用インバータのマージ

それぞれの回路図に対し独立に、直列・並列に接続されたインバータをマージする(図4)。それは、LSI用回路図には駆動能力を向上させるためのインバータが追加されているためである。

3) クロック生成用のインバータのマージ

それぞれの回路図に対し独立に、同一のクロック信号を持つインバータを一箇所にマージする(図5)。それは、LSI用回路図には、クロック生成用のインバータを他のクロックドゲートと共有して持っているものがあるためである。

4) ネットリストの比較

1)から3)の処理を行ったネットリストに対し、ネットリストの比較を行う[1]。比較の結果、不一致ノードのリストおよびその表示用データを出力する。

5) エラー表示

回路図入力システムを利用し不一致となったノードを画面上に表示する。図6に実行結果の出力例を示す。

4. おわりに

回路図インタフェースにおける論理回路変更の検証の一手法について述べた。論理回路図の変更に関しては、回路図変換プログラムおよび回路図照合システムを開発し試行を行っている。

今後の課題としては、回路図照合システムの運用結果による不足機能や問題点の抽出・改良が挙げられる。特に、今回開発したシステムはインバータの追加変更に着目しているため、その他の回路変更についても検討を行っていきたい。

参考文献

- [1] R.M. Allgair et.al., "A Comprehensive Approach to a Connectivity Audit, or a fruitful comparison of Apples and Oranges." Proceedings of Design Automation conference 1977.

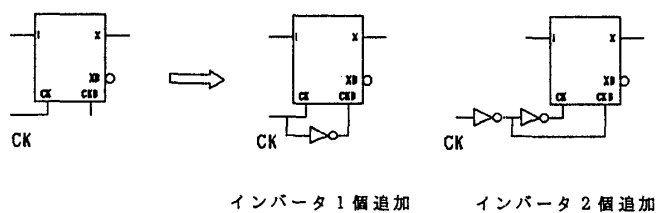
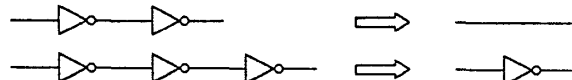


図3 クロックドゲートへのインバータの追加

・直列インバータのマージ



・並列インバータのマージ



図4 駆動能力向上用インバータのマージ

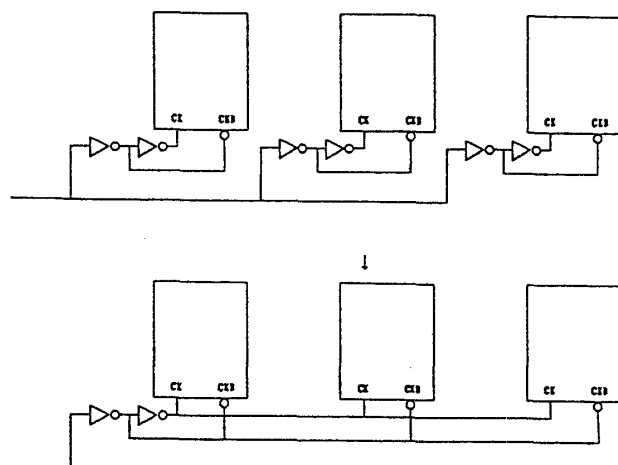


図5 クロック生成用のインバータのマージ

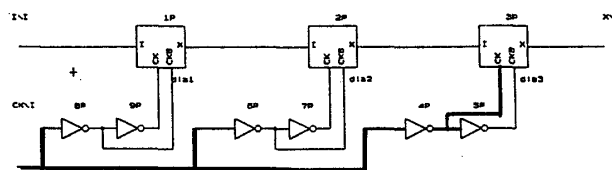
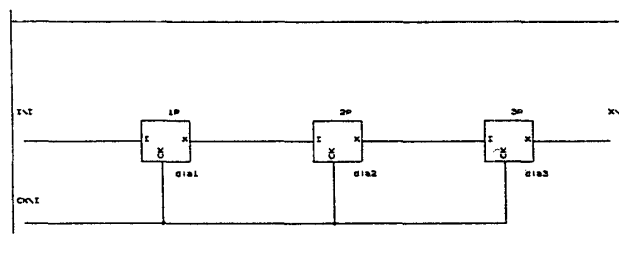


図6 実行例